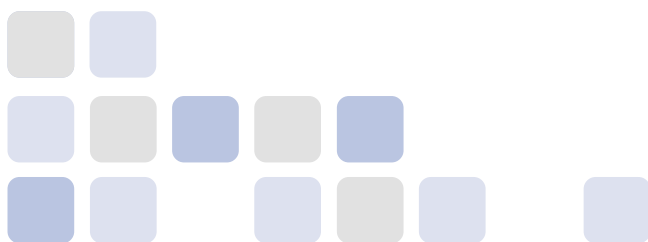


## ■ PXI 数字化仪器在 FPGA 和 ASIC 测试与验证中的应用

---

**Geotest-Marvin Test Systems, Inc**



# Geotest: PXI数字化仪器在FPGA和ASIC测试与验证中的应用



## PXI数字化仪器在FPGA和ASIC测试与验证中的应用

2008年5月



PXI TAC 2008 1 Geotest 1

## 日程

- 背景-数字化的测试方法和仪器在ASIC和FPGA测试中的应用
- 应用概况

PXI TAC 2008 2 Geotest 2

## ASIC和FPGA的市场趋势

- 更短的开发和产品的生命周期
  - 测试和调试周期变短
  - 对ASIC设计的测试和检验要先于板级产品的交付,因此使用FPGA来进行ASIC初步功能的设计检验成为了趋势。
  - 需要在测试和辨别设备时使用低费用的测试平台,因此一百万\$的IC测试装置不是一个可行的解决方案。
- 快速采用FPGA
  - 更短的产品生命周期使得FPGA成为首选的解决方案。
  - 需要一个具有性价比的测试方案在往PCB上安装之前来对FPGA设计进行功能上的验证。

PXI TAC 2008 3 Geotest 3

## ASIC和FPGA 测试需求

测试需求	原型以及试验阶段: ASIC和FPGA的设计验证测试	ASIC 产品测试: 对有故障的过程进行测试
功能上	广泛,多文件/方面	有限,测试时间受限
直流参数	有限	在直流参数测试中所有引脚都进行检测
性能、电源、温度以及数据速率	广泛	有限,"corner cases" 仅在周围环境温度下测试
测试能力	几分钟到几小时	数秒钟
设备测试/辨别	数十到数百	数千到百万
测试系统与成本	基于PXI的自动测试设备 通常50K-100K \$	IC测试系统 通常大于一百万 \$

PXI TAC 2008 4 Geotest 4

## ASIC和FPGA测试需求-原型以及试验阶段

- 基板或者预装件的测试
- 广泛的功能逻辑测试
- 中等到大规模的引脚数量(取决于设备以及应用)
- 大的图像存储空间
  - 可以满足大容量的模拟文件
- 固定的I/O电平
- 设备测试性能取决于电源模块,向量速率以及环境的温度



PXI TAC 2008 5 Geotest 5

## 数字化仪器特征-I/O配置

- 单端: 一根线缆具有一个逻辑的电平信号,与此同时,另外一根线缆连接一个参考电压,通常这个参考电压为地。
- 差分: 相比设备的接受端来讲,逻辑数据是按照互补的电压进行传输的,两根线上的电压差代表了逻辑电平。
  - LVDS (低电压差分信号):
    - 提高了抗干扰性- 普通情况下的噪声
    - 减少了电磁辐射的噪声
    - 低的普通模式电压可以使用在低功率的集成电路中
    - 相对于其他的系统来讲,低电压差分信号消耗非常低的功率
    - 在高速的接口方面使用非常广泛(> 100 MHz)

PXI TAC 2008 6 Geotest 6

# Geotest: PXI数字化仪器在FPGA和ASIC测试与验证中的应用

## 数字化仪器特征 - I/O 电平

- 多样的 I/O 电平: 允许仪器的接口和多种的UUT进行连接.
  - 固定单端信号
    - TTL
    - PECL
    - 开路集电极
  - 固定差分信号
    - LVDS
    - RS422
  - 可编程
    - TTL/CMOS: 0V to +11V
    - LVTTTL: 0V to 3.6V
    - 离散信号: -10V to +15V
- 可编程的 LVTTTL 和 LVDS 对今天高性能的ASIC和FPGA设备的应用是非常普遍的

PXI TAC 2008 7 Geotest

## 多种 I/O 电平 - 优点

- 可选的和可编程的 I/O 电平:
  - 允许不同的设备在相同的装置上进行测试, 而不需要线缆的重新连接
  - 使得测试过程更加简单化
    - 灵活的资源分配
  - 提高测试系统的可重复使用性
    - 减少外部逻辑电平的转换部分
    - 减少了与逻辑电平转换部分的特殊线缆
    - 对硬件设备的普通设置可以使用在多种不同的应用中

PXI TAC 2008 8 Geotest

## 数字仪器的存储空间

- 现代的设备需要成千上万的测试量
- 大容量的仪器存储空间 (大于每通道 32Mb) 可以避免多存储之间的工作量, 节省测试时间
- 存储配置可以使存储深度与通道宽度之间保持一个平衡
  - 在非常长、非重复序列情况下支持串行数字的数据流
  - 例如: 32 个通道 @ 128 Mb/通道 可以配置成1个通道 @ 4 Gb 的深度

PXI TAC 2008 9 Geotest

## 数字化仪器特征 - 可编程的压摆率

- 可编程的压摆率: 控制信号跳变的缓慢程度
- 通过减小传输路径的不连续造成的振荡和反射从而可以控制信号的质量

PXI TAC 2008 10 Geotest

## 数字化仪器特征 - 灵活的时序

- UUT 时钟
  - 在设备验证中具有可编程的频率范围
  - 亚纳秒的数据/时钟分辨率补偿了固定效应
- 多数字仪器可工作在单个或者多个时间域

PXI TAC 2008 11 Geotest

## ASIC 测试例子 - 背景

- 一个大型的军方航空公司为军方的DSP应用开发出了是一种非常尖端的高速ASIC
- 在ASIC设计验证阶段, 客户需要一个高速的数字I/O测试平台, 同时需要一个非常高的通道数目 (超过400个通道)

PXI TAC 2008 12 Geotest

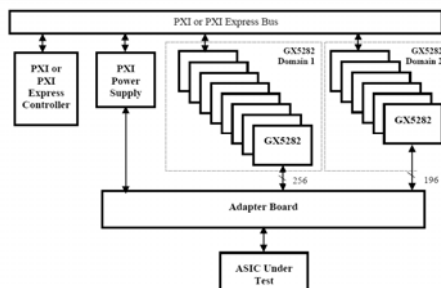
# Geotest: PXI数字化仪器在FPGA和ASIC测试与验证中的应用

## ASIC 测试实例

- 为一个DSP的项目测试一个高性能的180 MHz ASIC
- 448 通道 - 需要 2 个时序域
  - 196 通道和 256 通道
  - LVDS逻辑电平
- 对所有的测试量需要大于3.5 GB 的测试存储空间



## ASIC 测试实例 - 测试系统配置



## 系统配置

- 完整的、独立的系统
  - 3U PXI 机箱
  - 嵌入式的 PXI控制器
  - PXI模块化的电源(可编程)
  - 14 个PXI 高速的LVDS 数字I/O卡
  - 具有图像软件接口和工具的测试量的装载、编辑和显示
- 紧凑的、低费用的配置允许系统发送到客户的设计和开发合作伙伴

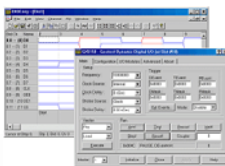
## 系统配置(cont'd)

- ASIC测试装置配置需要两个独立的时序模块或者域(独立的时钟源)
- 需要多个 GX5283 数字仪器模块卡
  - 每个卡具有32通道数目, 512 MB 的存储空间, 200 MHz 向量速率
  - 多个卡可以工作在单个时序和多个时序
  - I/O 同时支持TTL 和 LVDS 逻辑电平
- 两个GX5283 可以进行配置组合:
  - 8 个卡(256个 I/O 通道)
  - 6 个卡(192通道)



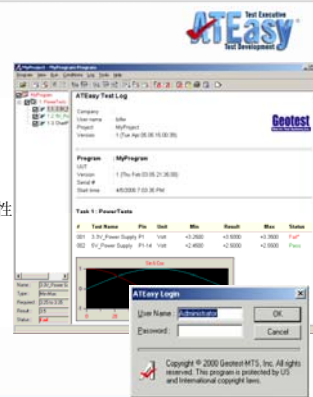
## 图形化的软件接口

- 使用图形接口或者使用嵌入式的VB的脚本环境可以创建/编辑数字波形向量
- 支持高达512位宽、32Mb深的波形向量
- 快速的生成、编辑和比较复杂的数字波形
- 对所有的数字I/O板卡, 可以进行从ASCII波形格式到数字I/O格式, 同时反之亦然
- 允许GUI环境的定制



## 系统软件: 测试执行和开发环境

- 支持工业标准的软件组件:
  - .NET, DLL, ActiveX/COM, DDE, IVI
  - 功能面板 (fp) 驱动和 LabView VI's
- 可订制的用户界面
- 产品和开发的用户接口
- 内置的具有用户特权的管理安全特性
- 内置的测试序列编辑器
- 具有可以和 Microsoft® Visual SourceSafe™ 的一致性
- 数据记录 - 文本或者HTML格式



# Geotest: PXI数字化仪器在FPGA和ASIC测试与验证中的应用

## 总结 - ASIC 测试实例

- 在ASIC中使用性价比高的、多通道数目、高性能的PXI数字化的仪器可以进行验证和试制生产的测试
- 在多个时钟源的情况下，多个域或者时序模块可以提供设备测试的能力
- 图形化的波形编辑器和测试执行软件给用户提供一种非常方便的方式对数字测试进行修改和调试，同时使得整个测试和数据的采集过程自动化



## 问题 / 讨论



Thank you!!!

For more information please visit: <http://www.geotestinc.com/>

中国区总代理与技术支持中心

 北京汉通达科技有限公司  
● MTCS Systems Engineering Co.,Ltd.

地 址:北京市海淀区长春桥路11号万柳亿城大厦C1座1905室

电 话: 010-5881 6565

传 真: 010-5881 6566

电子邮箱: [sales@mtcs.com.cn](mailto:sales@mtcs.com.cn)

公司网站: [www.mtcs.com.cn](http://www.mtcs.com.cn)