

文章编号: 1000 - 8829(2004)11 - 0064 - 02

自适应抗混叠滤波器在机械振动信号采集中的应用

Design for Tracking Filtering Circuit in Anti-Aliasing Filtering of Machine Vibration Signal

(北京化工大学 信息科学与技术学院, 北京 100029) 杜 彬, 张进明, 李 蒙

摘要: 采用 8 阶开关电容滤波器和 CPLD 所设计的分频电路, 设计了一跟踪滤波电路。解决了旋转机械在不同转速下的抗混叠滤波的问题, 实现了只跟踪变化的有效信号中心频率的 10 倍频程, 并将其他多余信号滤掉的功能。

关键词: 键相位; 抗混叠滤波; 倍频

中图分类号: TH76

文件标识码: B

Abstract: A tracking filtering circuit is successfully developed by using a 8th-order switched-capacitor filter and dividing-frequency circuit based on CPLD. This circuit solves the problem of anti-aliasing filtering when the rotational speed of a machine is not constant. At the same time, tracking decade of effective signals' center frequencies and filtering other unnecessary signals are realized.

Key words: key phase signal; anti-aliasing filtering; dividing-frequency.

旋转机械在启动和停机时转速是变化的, 为了输入信号的精确、抗混叠, 消除不必要的高、低频信号的干扰, 只跟踪变化的有效信号中心频率的 10 倍频程, 将其他多余的信号滤掉, 故而设计了跟踪滤波电路。

1 电路组成框图

如图 1 所示。该电路主要由输入信号、隔直电容、平移、整形、测频电路、倍频电路和开关电容滤波器所组成, 其中主要信号输入元件是 74HC7046 锁相环和 MAX291 八阶抗混叠滤波器以及实现分频器功能的 CPLD。因为设计中是采用编程的方法来实现分频的, 因此大大节省了硬件分频所需要的硬件, 减化了电路, 并且可以根据实际需要自由地改变分频系数。

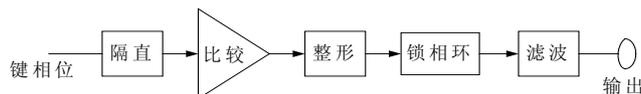


图 1 跟踪滤波框图

收稿日期: 2004 - 02 - 16

基金项目: 北京化工大学青年基金项目

作者简介: 杜彬(1972—), 女, 河北石家庄人, 讲师, 硕士研究生, 主要研究方向为智能化仪表。

2 硬件电路设计

2.1 硬件电路图

硬件电路图如图 2 所示。图中 74HC7046 为锁相环, 此处实现 1 000 倍频; MAX291 为 8 阶抗混叠滤波器。

2.2 工作原理

2.2.1 输入信号

取键相位信号作为测频输入, 通过 1 μ F 电容滤波, 送入 MAX903 比较放大器调节平移, 输出的脉冲由 7414 施密特触发器进一步整形后作为锁相环的输入信号, 即 CLK 转速信号。

2.2.2 倍频的实现

当相位锁定时, 压控振荡器能在某一范围内自动跟踪输入信号的变化, 通过分频器, 将输出信号进行 N 分频后返回锁相环的输入端, 从锁相环整体看就实现了 N 倍频。笔者利用 74HC7046 的这一特性并配以 CPLD 编程实现的 1 000 分频器取代了硬件的分频器, 从而构成了 1 000 倍频。电路中选用 74HC7046 取代 CD4046 是因为前者可以锁定更高的频率。

在 CPLD 中实现 1 000 分频的程序如下:

```
LIBRARY IEEE;
USE IEEE.STD_LOGIC_1164.ALL;
ENTITY FQ_DIVIDER1000 IS
PORT(RESET: IN STD_LOGIC;
      CLK1000: IN STD_LOGIC;
      CLK_1000: OUT STD_LOGIC);
END FQ_DIVIDER1000;
ARCHITECTURE ART OF FQ_DIVIDER1000 IS
BEGIN
PROCESS(CLK1000) IS
VARIABLE CNT1: INTEGER RANGE 0 TO 1000;
BEGIN
IF CLK1000='1' AND CLK1000'EVENT THEN
IF RESET='1' THEN
IF CNT1<500 THEN
CLK_1000<='1';
CNT1:=CNT1+1;
ELSIF CNT1<999 THEN
CLK_1000<='0';
CNT1:=CNT1+1;
ELSE CNT1:=0;
END IF;
END IF;
```

```

ELSE CNT1:=0;
END IF;
END IF;
END PROCESS;
END ARCHITECTURE ART;
    
```

仿真图形如图 3 所示。这是一局部放大图形。CLK1000 为锁相环的倍频输出信号也是分频器的输入信号，CLK_1000 为 CPLD 分频器的输出信号。在 16 进制 1F4 处，也即十进制 500 处 CLK_1000 从高电平跳到低电平，而高电平的周期正好是 500 个 CLK1000 信号的周期。因此，一个完整的 CLK_1000 的周期即是 1 000 个 CLK1000 信号的周期。这样，当锁相环锁定时 CLK1000 跟踪 CLK 的 1 000 倍频变化，从而实现了 CLK

的 1 000 倍频。

2.2.3 用 8 阶开关电容滤波器 (SCF) 集成电路实现抗混叠滤波器

设计中用到 8 阶开关电容滤波器是 MAX291(具体参数见 MAX291 资料手册)，如图 2 所示，将 74HC7046 的输出信号 clk1000 接至 MAX291 的 CLK 管脚，因为 MAX291 的截止频率是随着输入时钟的变化而变化的，且 $f_{clk} : f_c = 100 : 1$ ，因此它的抗混叠滤波的截止频率就是 10 倍的信号输入频率，也即 10clk，而且可以随着输入频率的变化，从而起到了跟踪滤波的功能。电路中 ACCE 和 ACCER 分别为滤波前后的振动加速度信号。最后将滤波后的信号送入 A/D，其中 A/D 的整周期采样控制也通过 CPLD 实现，从而完成振动信号的采集。

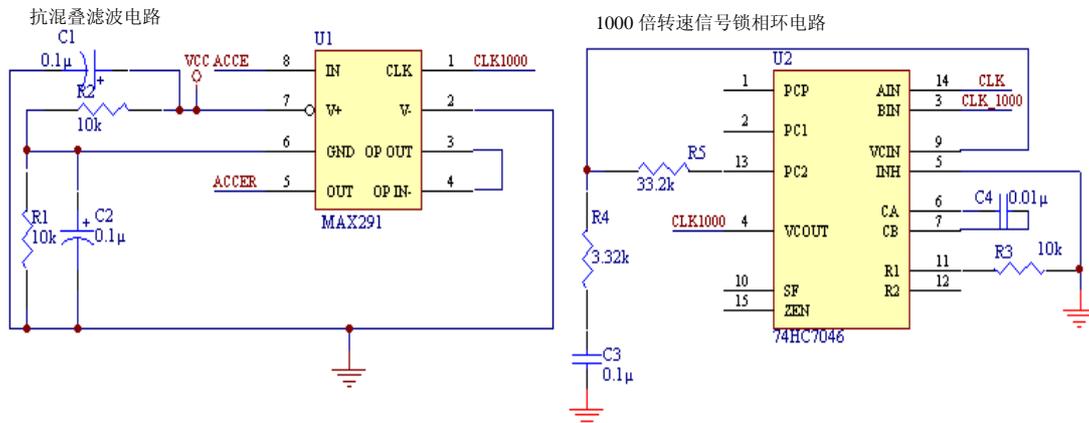


图 2 跟踪滤波电路

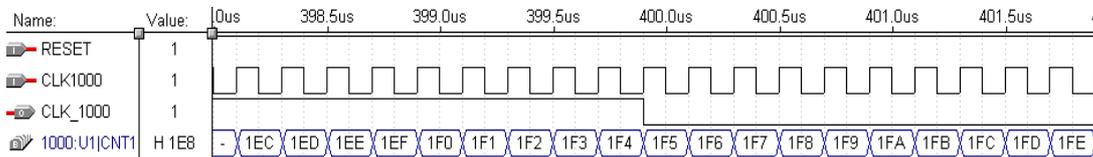


图 3 编程实现 1000 分频

3 结论

采用锁相环技术和 CPLD 技术实现的跟踪滤波器，实现了对旋转机械起停机时转速不定时抗混叠滤波的难题，分频采用编程实现，节省了硬件电路，而且扩展方便。直接从程序中更改即可。本跟踪滤波电路成功应用在便携式振动信号数据采集与处理系统中，工作良好，有效地抑制了高频信号的干扰。

参考文献：

- [1] 黄文虎,夏松波,刘瑞岩,等.设备故障诊断原理、技术及应用[M].北京:科学出版社,1994.
- [2] 赵俊超.集成电路设计 VHDL 教程[M].北京:希望电子出版社, 2002.
- [3] 李方泽,刘馥清,王正.工程振动测试与分析[M].北京:高等教育出版社,1992.
- [4] (美) James R, Armstrong,F.Cail Gray.VHDL 设计表示和综合[M].北京:机械工业出版社,2002.

□

专业提供各种军用民用 Flash

M-systems 产品系列：3.5 英寸、2.5 英寸 FFD 系列电子盘。与机械硬盘兼容、接口与安装结构基本一致。容量 128MB 至 90.1GB。电子盘（宽温、普温）产品系列：DiskOnChip (DOC)、DiskOnModule (DOM)、CompactFlashCard (CF 卡)、PCMCIA Card (PC 卡)。

中国指定代理商 诚征区域经销商

华高科技北京分公司

地址：北京市海淀区西大街 70 号 305 室 (100080)
 联系人：冯闰生 电话：010-82872251, 62659642

华高科技深圳分公司

地址：深圳市深南大道 6007 号创展中心 1711 室 (518040)
 联系人：罗定安 电话：0755-83867018, 83867718

华高科技成都分公司

联系人：赵欣 电话：028-85556951, 85533246