

基于 DSP 和以太网的数据采集处理系统

摘要：介绍了一种基于 DSP 和以太网的数据采集处理系统。论述了数据采集处理系统中的以太网应用，介绍了系统的硬件设计方案，提出了基于实时操作系统 DSP/BIOS 进行软件设计的思路和实现方法。

关键词：DSP 以太网 网络变压器 YL18-2050S 数据采集 实时

随着测试技术的不断发展，低功耗、高性能的 DSP 逐渐取代了通用单片机在数据采集处理系统中的地位；同时，以太网技术也在数据采集、测试测量技术中发挥越来越大的作用。本文从软件、硬件出发，介绍一种基于 DSP 和以太网的数据采集处理系统的设计思想及实现。

1 基于以太网的数据采集处理系统

生产和科研领域对测试的要求越来越高，所需测试和处理的数据量也越来越巨大，有时需要多个测试仪器同时进行测试，各测试仪器之间又需要进行数据交换；而且测试领域也越来越广泛，有些现场不适合工作人员亲临，这时就需要通过网络进行控制。以太网技术在数据采集处理系统中的应用如图 1 所示。

与工业现场应用比较多的现场总线比较，以太网最大的特点是开发性好、成本低。通过把复杂的 TCP/IP 协议封装而提供各种网络测试技术，使网络测试的开发变得不再复杂。同时，由于网络测试带来巨大效益，使网络测试在测试自动化领域得到广泛应用。以太网作为分布式测试的一个网络方案，其潜力无疑是巨大的。

图 1 数据采集处理系统中的以太网应用

以太网接口控制器和 DSP 微处理器的价格不断下降,使得将以太网直接集成到基于 DSP 等嵌入式系统的测试、采集、工业 I/O 设备中成为越来越明显的趋势。基于以太网的 I/O 设备是将以太网接口直接嵌入到设备内部,所以使得设备更简洁,体积更小,安装也更灵活。和一些目前应用于工业的其它通信方案比较,以太网方式通常需要功能更强大的微处理器和更大的内存。而网络和计算机技术的发展,特别是 DSP 技术的应用,可以大大降低这方面的成本。

2 数据采集处理系统的硬件设计

该系统以 TI 公司的 TMS320C6000 系列 DSP 中的 TMS320C6211 和 10/100M 自适应以太网控制芯片 MX98728EC+网络变压器 YL18-2050S 为核心,主要包括 ADC 数据采集、DSP 数据处理和以太网接口三个部分。图 2 为数据采集处理系统框图。

2.1 TMS320C6000 DSP

TMS320C6000 是美国 TI 公司于 1997 年推出的新一代高性能 DSP 芯片。这种芯片是定点、浮点兼容的 DSP。其定点系列是 TMS320C62XX,浮点系列是 TMS320C67XX。TMS320C6000 片内有 8 个并行的处理单元,分为相同的两组,芯片的最高时钟频率可以达到 300MHz。当芯片内部 8 个处理单元同时运行时,其最大处理能力可以达到 2400MIPs。本数据采集处理系统采用 T

MS320C6211,其主要特别如下:

相土

- 每个周期 8 条 32 位指令

- 8 个高度独立的功能单元，包括 6 个 32/40 位的运算器和 2 个 16 位的乘法器 (32bit 结果)

- 32 个 32 位通用寄存器

图 2 数据采集处理系统框图

- 灵活自由的数据/程序定位，L1/L2 存储器结果：4K 字节 L1P 程序 Cache、4K 字节的 L1D

数据 Cache、64K 字节 L2 通用 RAM/Cache

- 32 位外部存储器接口 (EMIF)：对异步存储器的无缝接口，如 SRAM、EPROM；对同步存储器的无缝接口，如 SDRAM、SBSRAM；共 512M 字节外部存储器可寻址空间

- 增强的 DMA (EDMA 控制)：16 个独立通道

- 两个 32 位通用定时器

- 支持 JTAG 边界扫描标准，调试时可以方便可靠地控制 DSP 上面的所有资源

2.2 以太网控制器 MX98728EC

MX98728EC 是一个通用的单片 10/100M 快速以太网控制器，通过它的主机总线接口，可以实现各种各样的应用，而不需要或者只需极少的外部控制逻辑。单片机的解决方案可以减小电

路板的尺寸，减少板上芯片的数量，以降低系统的成本。MX98728EC 的特点如下：

- 32 位通用异步总线结构，支持频率最高达 33MHz

- 单片解决方案，集成了 10/100M TP 收发器

- 可选的外部收发器 MII 接口
- 完全兼容 IEEE 802.3u 协议
- 支持 16/8bit 打包缓冲数据宽度和 32/16bit 主机总线数据宽度
- 分离的 TX 和 RX FIFO，支持全双工模式，独立的 TX 和 RX 通道
- 丰富的片上寄存器，支持各种各样的网络管理功能
- 支持 16/8bit 的用于打包缓冲器的 SRAM 接口、支持片上 FIFO 的突发 DMA 模式
- 自动设置网络速度和协议的 NWAY 功能
- 可选的 EEPROM 设置，支持 1kbit 和 4kbit 的 EEPROM 接口
- 支持软件 EEPROM 接口，方便升级 EEPROM 的内容

图 3 DSP 和以太网接口部分硬件设计

2.3 系统结构

2.3.1 ADC 数据采集部分

CPLD1 由 DSP 提供时钟信号，主要作用是提供扫描表 SRAM 的地址，扫描表 SRAM 的数据由 DSP 写入。扫描表输出的数据用来设定 A/D 转换的通道和仪表放大器的增益。ADC 采用 14 位的 LTC1416。32 路模拟信号通过多路复用器后，其中一路信号被选中，进入仪表放大器，放大之后进入 ADC。ADC 的转换时钟由 DSP 的定时器提供。

2.3.2 DSP 数据处理部分

ADC 转换后的 14 位数据通过 FIFO 进入 DSP 进行处理, FIFO 采用 4 片 CY7C425 形成乒乓结构, 以实现模拟信号的不间断采样。DSP 扩展一片 Flash Memory 作为 DSP 的程序存储器, 另外还扩展了一片 SRAM 作为程序缓存。脱机运行时, DSP 将 Flash 中的程序写入 SRAM, 再写入 DSP 内部 RAM。CPLD2 主要用于控制 FIFO 的读写, 并且提供以太网接口部分的控制信号。DSP 系统中的数字信号处理算法主要实现滤波、采样率变换、非线性修正、温漂修正等。

2.3.3 以太网接口部分

以太网主控芯片 MX98728EC 通过网络变压器 YL18-2050S 和 RJ45 接口连接以太网, 扩展一片 SRAM 作为以太网数据收发存储器, 另外又扩展一片 EEPROM 以存储以太网卡的 MAC 地址、IO 基地址、中断线选择等配置寄存器的初始化数据。CPLD3 通过 DSP 高位地址线的译码控制以太网芯片的片选并提供以太网接口部分的复位信号等。DSP 和以太网的接口部分硬件如图 3

所示。

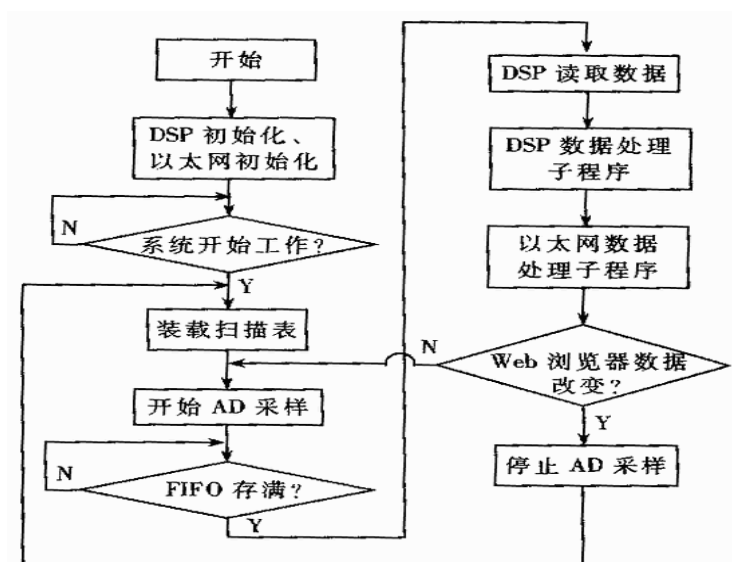


图 4 数据采集处理程序流程图

3 数据采集处理系统的软件设计

软件编程时应该充分利用硬件资源及开发工具，使代码达到所期望的性能，并且在 DSP 嵌入式系统的基础上集成已经封装的 TCP/IP 协议栈，增加网络连接代码。由于 DSP 系统硬件以及以太网协议的复杂性，本系统中的软件编程是一个难点。

在本系统的软件设计过程中，采用了 TI 公司的基于 C6000 系列 DSP 的实时操作系统 DSP/BIOS 以及 DSP/BIOS 提供的实时数据交换功能 RTDX (Real-Time-Data-eXchange)。DSP/BIOS 针对 DSP 的应用环境，通过一系列的对象模块向开发者提供了一个实用优秀的实时操作系统。它可以寿命用户提高软件的模块化程度、并行性和可维护性等，有利于降低系统成本和缩短开发周期，运行于该操作系统之上的应用程序在开发时间、软件维护、升级等方面都有了极大的提高。实时数据交换功能是 DSP/BIOS 提供的一个全新的功能。在很多应用中要求

DSP 不停下来，而需要从主机中实时地读取数据或者向主机实时地输出数据。

因为本系统的软件结构较为复杂，涉及的算法较多，故应采用模块化、由顶向下、逐步细化的结构化程序设计方法。这一方法可节省软件工作量、提高工作效率。图 4 为简化的数据采集处理程序流程图。

实践证明，根据以上方案设计基于 DSP 和以太网的数据采集处理系统，可以很好地实现对模拟信号的采集和处理。在此基础上，也可以将其作为其于 DSP 和以太网的网络测试平台开发过程中的调试工具，从而加速把以太网集成到测试、采集和工业 I/O 仪器中的开发进程。