

嵌入式系统以太网卡控制器 LAN91C96

摘要：以 LAN91C96 为例，介绍嵌入式以太网控制器基本结构；结合 PXA250(XScale)，分析嵌入式系统网络接口卡（NIC）软硬件设计。

关键词：嵌入式系统 NIC 网络接口卡 LAN91C96 脉冲变压器 YL18-1001D

引言

当今社会已经进入数字信息技术和网络技术高速发展的后 PC(Post-PC)时代，嵌入式系统已经广泛渗透到科学研究、工程设计、军事技术、各类产业和商业文化艺术、娱乐业以及人们的日常生活等方方面面；而网络技术的快速发展和互联网的广泛应用，使得嵌入式产品有了更广泛的前景。各种家电设备、PDA、仪器仪表、工业生产中数据的采集与控制等设备正在逐渐走向网络化，以共享互连网络中庞大的信息资源。嵌入式设备的网络化开发有着广阔的前景。

本文以 SMSC 公司的 LAN91C96 嵌入式以太网控制器为例，介绍嵌入式系统网络接口卡(NIC)的软硬件设计。

1 以太网控制器 LAN91C96 简介

LAN91C96 是 SMSC 公司生产的专门用于嵌入式产品的 10M 以太网控制器。其优良的性能、低功耗及小尺寸，使 LAN91C96 成为嵌入式 NIC 中的主流产品。

图 1

1.1 主要特点

- ◆ 支持 IEEE802.3(ANSI8802-3)以太网标准
- ◆ 全双工收发方式，具有睡眠模式
- ◆ 6KB 的片上 RAM
- ◆ 与处理器接口可采用 PCMCIA、ISA 或 Motorola 68000
- ◆ 支持先进的传输队列管理
- ◆ 硬件 MMU
- ◆ 通过串行 EEPROM 选择性配置
- ◆ 全双工传输模式
- ◆ 可连接同轴电缆和双绞线，支持 10Base5、10Base2、10BaseT，并可自动检测所连介质
- ◆ 高级的电源管理特性
- ◆ 支持“Magic Packet”电源管理技术
- ◆ 低功耗的 CMOS 设计

1.2 内部框架

图 1 是 LAN91C96 原理框图。

LAN91C96 网卡控制其内部集成了 6KB 的 RAM，用来存放数据包。内部的 MMU、判决器和 DMA 对数据包的传输发送进行有效的管理。CSMA/CD(载波监听多路访问/冲突避免)模块集成了 IEEE 802.3 MAC 层协议，负责监听网络情况和地址过滤，若目的地址是 LAN91C96 的地址、广播地址或多播地址，则接收此数据包，否则抛弃。内部物理接口(PHY)包含一个 ENDEC 和 10BaseT Transceiver。编解码器(ENDEC)负责曼彻斯特(Manchester)编解码，并提供标准 6 脚连接单元接口(AUI)，外接同轴传输接收器，应用 10Base2/5。传输数据时，10BaseT Transceiver 负责把主控制器传过来的反向不归零码(NRZ)数据转换为 Manchester 数据，并以适当的电平加以驱动；接收时负责连接完整性测试。外接的串行电可擦除只读 ROM(EEPROM)中可存储网卡的 MAC 地址，当 OS 启动加载网卡时，以太网控制器就从 EEPROM 的固定地址中读取 MAC 地址并存储在相应的寄存器中。

前导位	帧起始位	目的地址	源地址	数据长度	数据	帧校验字
62B	2B	6B	6B	2B	46B~1500B	4B

图 2 IEEE802.3 数据帧的组成

1.3 工作原理

LAN91C96 内部 6KB 的 RAM 为数据包的传输接收提供缓冲，使全双工工作模式下数据传输率可达 10Mbps；MMU 把 RAM 分成 256B 的页，并负责为每个数据帧分配一个或多个页。

当主处理器传输数据时，MMU 首先根据数据大小为其在 RAM 中分配若干页。在数据传送到 RAM 时，此数据帧的帧号也在 TX FIFO 中排队，然后此数据帧在轮到时传送到 PHY 模块进行 Manchester 编码，最后根据 CSMA/CD 协议把此数据帧传送到相应的介质上。

在介质上有数据时，LAN91C96 将数据帧复制一份并传送到 ENDEC 模块进行 Manchester 解码，而 CSMA/CD 模块根据该数据帧头的目的地址是否为本网卡 MAC 地址、广播或多播地址来决定此数据帧的取舍。若地址匹配，MMU 为其在 RAM 中开辟相应大小的空间，并以中断的方式告知主处理器。在数据帧被取走后，MMU 释放此块内存。

1.4 数据帧的构成

一个 IEEE 802.3 数据帧由以下几个部分组成：前导位(preamble)、帧起始位(SFD)、目的地址(destination)、源地址(source)、数据长度(length)、数据(data)、帧校验字(FCS)。如图 2 所示，数据的数量范围 46~1500B，如一组要传送的数据为 46B，就用零补足；超过 1500B 时，需要拆成多个帧传送。前导位、帧起始位和帧校验字仅供控制器本身用，主处理器收到的数据帧的组成依次包括：接收状态(1B)、下一帧的页地址指针(1B)、目的地址(6B)、源地址(6B)、数据长度/帧类型(2B)、数据。数据长度/帧类型的值小于或等于 1500B 时，表示数据场的长度；反之，表示数据帧的类型。如值依次为 0x08、0x00，表示数据为 IP 包；值依次为 0x08、0x06，表示数据为 ARP 包。

2 以太网卡设计方案

2.1 硬件设计方案

此设计方案采用的嵌入式处理器是 Intel 公司的 PXA250(XScale)。该处理器是 Intel 为了满足便携式和嵌入式应用需求而优化的微处理器。PXA250 基于 Intel XScale 微体系结构，RISC 架构，最高可以运行 400MHz。PXA250 采用 ARM 指令、数据高速缓存、内存管理单元(MMU)和读/写缓冲器。另外，PXA250 提供系统支持逻辑、多串行通信通道、彩色/灰度刻度 LCD 控制器、支持 PCMCIA、通用 I/O 端口、USB、串口、红外接口、JTAG、音频等。

图 3 是嵌入式以太网卡的原理图。LANC91C96 内部寄存器可通过对地址线 A0、A1、A2、A3……的操作来访问，LANC91C96 内部寄存器宽度是 16bit；而 PXA250 的访问宽度是 32bit，所以 LANC91C96 的 A1、A2、A3……分别与 PXA250 的 A2、A3、A4……相连。LANC91C96 的数据访问宽度是 16bit，所以其 16 根数据线与 PXA250 的低 16 根数据线相连。中断 INTR0 与 PXA250 的 GPIO11 相连。

外接的 93C46 是 1Kbit 的串行 EEPROM，64×16 阵列，按字访问，用来存储以太网卡的 MAC 地址。MAC 地址是 48bit，预先烧写在 EEPROM 的指定位置。每次系统启动时，LANC91C96 从 EEPROM 重读出自己的 MAC 地址，存在指定的寄存器中。YL18-1001D 是针对 10M 以太网的变压滤波器。

图 3

2.2 软件设计方案

该嵌入式设备运行 Windows CE.net 操作系统。Windows CE 是一个抢先式多任务并具有强大通信和图形显示功能的 Win32 嵌入式操作系统，具有可移植性、实时性、模块化等特点；是微软专门为信息设备、移动应用、消费类电子产品、嵌入式应用设计的高性能操作系统。Windows CE 是从整体上为有限资源的平台设

计的多线程、完整优先级、多任务的操作系统。其模块化设计允许它对于从掌上电脑到专用工业控制器的用户电子设备进行定制。

对 LAN91C96 的软件操作采用中断处理方式：当系统有数据要传输时，首先把该数据传到 LAN91C96，LAN91C96 把数据封装成帧，加上前导字、校验字等部分，并检测到网络中没有数据在传输，才把此数据帧传输到网络中，并向系统提出中断，告知已成功传输数据；当 LAN91C96 接收到一数据帧时，首先由 CSMA/CD 模块察看此数据帧的目的地址，若为此网卡 MAC 地址、广播地址或多播地址，才向系统提出中断，并把此数据帧传到 LAN91C96 的数据寄存器中。系统对此包进行处理，察看是否校验字错误等，并剥去前导字，然后传给上层 NDIS 进行处理。

3 结论

基于上述方案的嵌入式以太网卡可以稳定地工作，实际网络速度可以达到 9 Mbps (依网络状况而定)，并具有 FTP 等功能