

锁相环基本原理

一个典型的锁相环（PLL）系统，是由鉴相器（PD），压控振荡器（VCO）和低通滤波器（LPF）三个基本电路组成，如图 1，

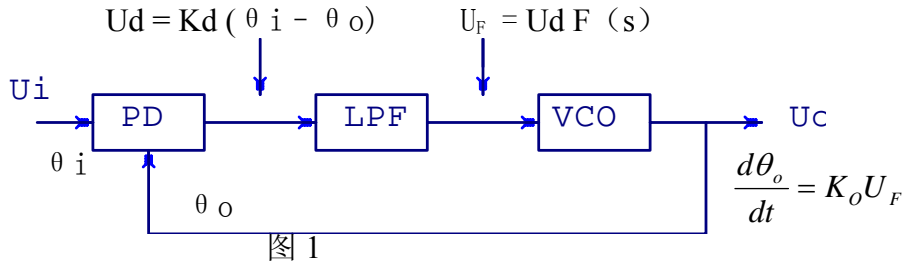


图 1

一. 鉴相器（PD）

构成鉴相器的电路形式很多，这里仅介绍实验中用到的两种鉴相器。

1. 异或门鉴相器 异或门的逻辑真值表示于表 1，图 2 是逻辑符号图。

输入		输出
A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

表 1

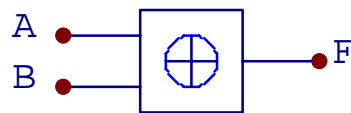


图 2

$$F = \bar{A} B + A \bar{B}$$

从表 1 可知，如果输入端 A 和 B 分别送入占空比为 50% 的信号波形，则当两者存在相位差 $\Delta \theta$ 时，输出端 F 的波形的占空比与 $\Delta \theta$ 有关，见图 3。将 F 输出波形通过积分器平滑，则积分器输出波形的平均值，它同样与 $\Delta \theta$ 有关，这样，我们就可以利用异或门来进行相位到电压的转换，构成相位检出电路。于是经积分器积分后的平均值（直流分量）为：

$$U = V_{dd} * \Delta \theta / \pi \quad (1)$$

不同的 $\Delta \theta$ ，有不同的直流分量 V_d 。

$\Delta \theta$ 与 V 的关系可用图 4 来描述。

从图中可知，两者呈简单线形关系：

$$U_d = K_d * \Delta \theta \quad (2)$$

K_d 为鉴相灵敏度

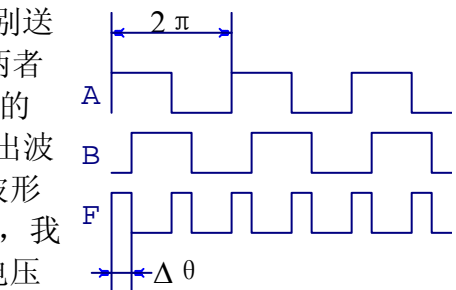


图 3

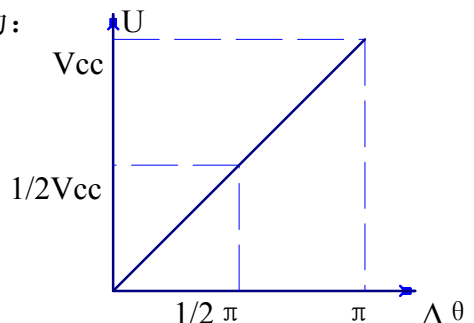


图 4

2. 边沿触发鉴相器 前已述及，异或门相位比较器在使用时要求两个作比较的信号必须是占空比为 50%的波形，这就给应用带来了一些不便。而边沿触发鉴相器是通过比较两输入信号的上跳边沿（或下跳边沿）来对信号进行鉴相，对输入信号的占空比不作要求。

二. 压控振荡器（VCO）

压控振荡器是振荡频率 ω_0 受控制电压 $U_F(t)$ 控制的振荡器，即是一种电压——频率变换器。VCO的特性可以用瞬时频率 $\omega_0(t)$ 与控制电压 $U_F(t)$ 之间的关系曲线来表示。未加控制电压时（但不能认为就是控制直流电压为 0，因控制端电压应是直流电压和控制电压的叠加），VCO 的振荡频率，称为自由振荡频率 ω_{om} ，或中心频率，在 VCO 线性控制范围内，其瞬时角频率可表示为：

$$\omega_0(t) = \omega_{om} + K_0 U_F(t)$$

式中， K_0 ——VCO 控制特性曲线的斜率，常称为 VCO 的控制灵敏度，或称压控灵敏度。

三. 环路滤波器

这里仅讨论无源比例积分滤波器如图 5。

其传递函数为：

$$K_F(s) = \frac{U_o(s)}{U_i(s)} = \frac{s\tau_2 + 1}{s(\tau_1 + \tau_2) + 1}$$

式中： $\tau_1 = R_1 C$

$\tau_2 = R_2 C$

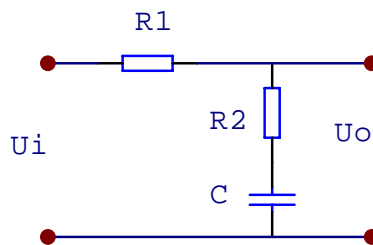


图 5

四. 锁相环的相位模型及传输函数

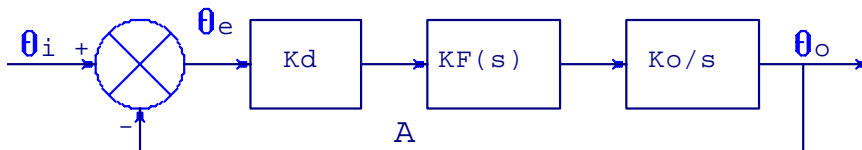


图 6

图 6 为锁相环的相位模型。要注意一点，锁相环是一个相位反馈系统，在环路中流通的是相位，而不是电压。因此研究锁相环的相位模型就可得环路的完整性能。

由图 6 可知：

(1) 当 A 点断开环路时，锁相环的开环相位传输函数为

$$K_L(S) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{K_d K_o K_F(s)}{S}$$

(2) 环路闭合时的相位传输函数为

$$H(S) = \frac{\theta_o(S)}{\theta_i(S)} = \frac{K_d K_o K_F(S)}{S + K_d K_o K_F(S)}$$

(3) 环路闭合时的相位误差传输函数为

$$H_e(S) = \frac{\theta_i(S) - \theta_o(S)}{\theta_i(S)} = \frac{\theta_e(S)}{\theta_i(S)} = \frac{S}{S + K_d K_o K_F(S)}$$

当环路滤波器选用无源比例积分滤波器时，经推导可得：

$$H(S) = \frac{\omega_n^2 + (2\xi\omega_n - \frac{\omega_n^2}{K})S}{S^2 + 2\xi\omega_n S + \omega_n^2}$$

式中， $\omega_n^2 = \frac{K}{\tau_1 + \tau_2}$ ， $\tau_1 = R_1 C$ ， $\tau_2 = R_2 C$

$$2\xi\omega_n = \frac{1}{\tau_1 + \tau_2} + \frac{K\tau_2}{\tau_1 + \tau_2}$$

$$\xi = \frac{1}{2} \frac{K}{\tau_1 + \tau_2} \left(\tau_2 + \frac{1}{K} \right), \quad K = K_d K_o$$

同样可得：

$$H_e(S) = \frac{S^2 + \frac{\omega_n}{K} S}{S^2 + 2\xi\omega_n S + \omega_n^2}$$

ω_n 称为系统的固有频率或自然角频率；

ξ 称为系统的阻尼系数。

要注意的是上面讨论中的 ω 指的是输入信号相位的变化角频率，而不是输入信号本身的角频率。如输入信号是调频信号，则 ω 指的是调制信号的角频率而不是载波的角频率。

五. 锁相环的同步与捕捉

锁相环的输出频率（或VCO的频率） ω_o 能跟踪输入频率 ω_i 的工作状态，称为同步状态，在同步状态下，始终有 $\omega_o = \omega_i$ 。在锁相环保持同步

的条件下，输入频率 ω_i 的最大变化范围，称为同步带宽，用 $\Delta\omega_H$ 表示。超出此范围，环路则失锁。

失锁时， $\omega_o \neq \omega_i$ ，如果从两个方向设法改变 ω_i ，使 ω_i 向 ω_o 靠拢，进而使 $\Delta\omega_o = (\omega_i - \omega_o) \downarrow$ ，当 $\Delta\omega_o$ 小到某一数值时，环路则从失锁进入锁定状态。这个使 PLL 经过频率牵引最终导致入锁的频率范围称为捕捉带 $\Delta\omega_p$ 。

同步带 $\Delta\omega_H$ ，捕捉带 $\Delta\omega_p$ 和 VCO 中心频率 ω_o 的关系如图 7。

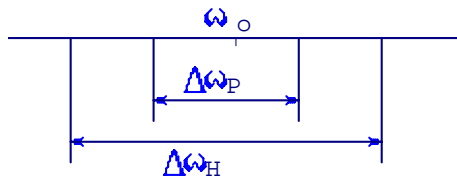


图 7

实验原理及步骤

利用 CMOS 固有的低功耗、宽工作电源、集成度高等特点，可以设计出性能良好、使用方便的锁相环单片电路。其中 CD4046 是一种能工作在 1MHz 以下的通用 PLL 产品，它广泛应用于通信计算机接口领域。

图 8 示出 CD4046 的电路方框功能图。

在这个单片集成电路中，内含两个相位比较器，其中 PD1 是异或门鉴相器；PD2 是边沿触发式鉴相器。另外电路中含有一个 VCO，一个前置放大器 A1，一个低通滤波器输出缓冲放大器 A2 和一个内部 5V 基准稳压管。

从图 8 可看出，引脚（16）是正电源引入端；（8）脚是负电源端，在用单电源时接地；（6）脚，（7）脚外接电阻 C67；（11）脚外接电阻 R11 和 C67 决定了 VCO 的自由振荡频率；（12）脚外接电阻 R12，它用作确定在控制电压为零时的最低振荡频率 f_{omin} ；（5）脚为 VCO 禁止端，当（5）脚加上“1”电平

（即 V_{DD} ）时，VCO 停止工作，当为“0”

电平（即 V_{SS} ）时，VCO 工作；（14）脚是 PLL 参考基准输入端；（4）脚是 VCO 输出；（3）是比较输入端；（2）和（13）脚分别是 PD1 和 PD2 的输出端；（9）脚是 VCO 的控制端；（10）是缓冲放大器的输出端；（1）脚和（2）脚配合可做锁定指示；（15）脚是内设 5V 基准电压输出端

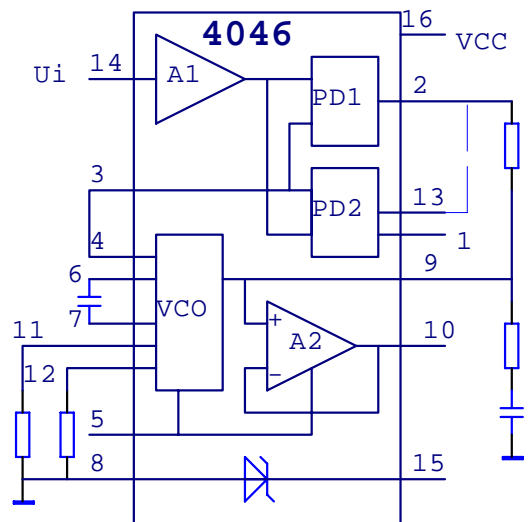


图 8 CD4046 原理图

实验一、PLL 参数测试

一、压控灵敏度 K_0 的测量

如图 9, $V(9)$ 从 0~9V
每隔 1 伏测一点, 作出 $f-V(9)$
曲线, 从曲线求 K_0 。 $(K_0$ 的单位是
 $\text{rad/s}\cdot\text{V})$ 同时测出 $V(9) =$
 $1/2V_{DD} = 4.5\text{V}$ 时VCO的频率 f_0

(即中心频率)

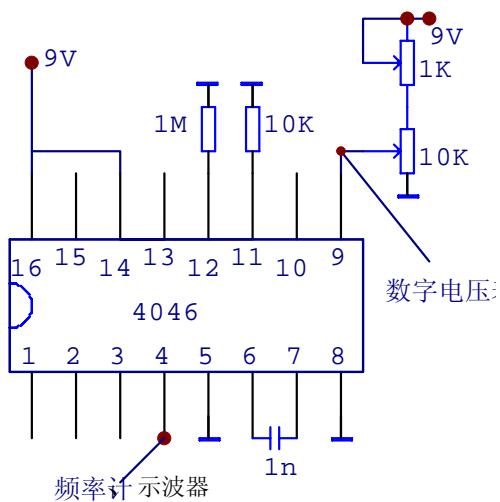


图 9

二、鉴相灵敏度 K_d 的测量。

测量方框如图 10, 其中 LPF
为附录 3 中的 (b)。由于取
值 $R_2=100\text{K} \gg R_W$ 和 $R_2=$

R_3 , 则运放的同相增益:

$$K_A = \frac{R_2 + R_3}{R_2} = 2$$

反相增益: $K_M = -\frac{R_3}{R_2} = -1$

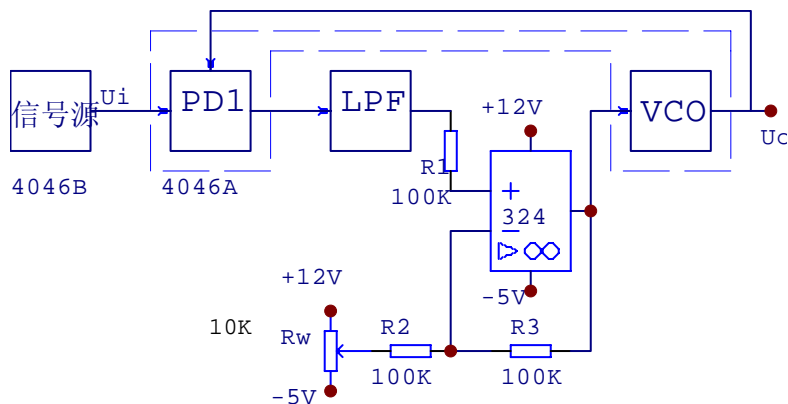


图 10

所以运放的输出 $U_A = K_A U_F + K_M U_M = 2U_F - U_W$

信号源为一频率连续可调的方波发生器。

实验步骤

1. 用另一块 4046 (记为 4046B, 图 9 那块记为 4046A) 组装一信号源, 如图 11。

2. 按图 10 接实验图, 注意运放 324

和 RW 的工作电压为 9V 和 -5V, 4046

的电压为 9V 和 0V。由于实验中的稳

压电源只能提供两路电源, 而实际需要三路, 所以应将稳压电源输出分别

调节到 +12V 和 -5V。9V 电压由 +12V

经三端稳压器 7809 降压后提供。

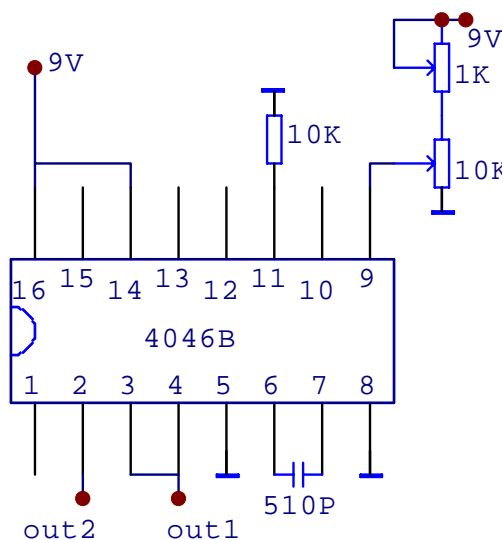


图 11

3. 断开信号源和 4046A 的 PD1 的连接, 调 R_w , 使 4046A 的 VCO 的频率为中心频率 f_0 , 同时调信号源的输出频率也为 4046A 的中心频率 f_0 。

4. 连接信号源和 4046A 的 PD1, 用双踪示波器观察 U_i 、 U_o , 可观察到两个锁定的方波信号, 其相差约为 $\pi/2$ 。

5. 调 R_w , 观察 U_d 波形的变化, 用示波器观察 U_d 、 U_i 、 U_o , 应能观察到它们符合图 3 所示的相位关系。

6. 通过用示波器测 U_d 的占空比测 θ_e (参考图 3) 用数字电压表测 U_F (即 U), θ_e

从 $\pi/6$ 到 $5\pi/6$, 每 $\pi/6$ 测一点, 作出 $U_F \sim \theta_e$ 曲线, 并由曲线求出 K_d (单位为 V / Rad)。可调节示波器 X 轴扫描速度, 让 U_d 的一个周期在荧屏上显示整六格, 则每格就代表 $\pi/6$, 这样可以提高测量速度。

三、环路开环增益的测量 (K_H)



图 12 环路开环增益测量方块图

开环增益即为环路直流总增益 $K_H = \Delta \omega / \Delta \theta = K_d K_0 K_F(0)$ ，式中 $K_F(0)$ 为频率为 0 时，环路低通滤波器的传递函数，显然当用比例积分滤波器时， $K_F(0) = 1$ ， $\therefore K_H = K_d K_0$ 。

实验方块图如图 12，注意不用运放，LPF 为附录 3 中的 (b)。当鉴相器比较两同相信号时， $U_F = 0$ ，VCO 振荡于 f_{min} ；当鉴相器比较两反相信号时， $U_F = V_{DD}$ ，VCO 振荡于 f_{max} 。做这实验时应注意是开环。在理想情况下

$$K_H = \Delta \omega / \Delta \theta = 2\pi \Delta f / \Delta \theta = 2\pi (f_{max} - f_{min}) / \pi = 2(f_{max} - f_{min})$$

实验中信号源即为图 11 信号源，其 Out1 和 Out2 为倒相信号。

四、同步带、捕捉带测量

实验方块如图 13 (LPF 为附录 3 中的 (b))。

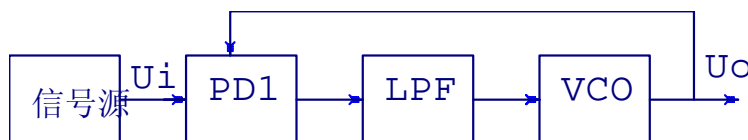


图 13 同步带、捕捉带测量方块图

1. 同步带的测量：调信号源（图 11）频率约为 4 0 4 6 A 的中心频率。示波器分别测 U_i 和 U_o ，并以 U_i 作为示波器的触发同步信号，频率计测 U_i ，这时示波器可显示两个稳定的波形，即 U_i 和 U_o 是锁定的。在一定范围内缓慢改变信号源频率，可看到两个波形的频率同时变化，且都保持稳定清晰，这就是跟踪。但当信号源频率远大于（高端）或远小于（低端）4 0 4 6 A 的中心频率时， U_i 波形还保持稳定清晰，但 U_o 不能保持稳定清晰，这就是失锁。记下刚出现失锁时的 U_i 频率即高端频率 f_{HH} 和低端频率 f_{HL} ，则同步带 $\Delta f_H = f_{HH} - f_{HL}$ 。由于我们用的是 PD1，是异或门相鉴器，当 U_i 和 U_o 为分数倍数关系时，也可能出现两个稳定的波形，这种情况应认为是“失锁”。只有出现两个同频的稳定波形时才认为是“锁定”。

2. 捕捉带的测量：环路失锁后，缓慢改变信号源频率，从高端或低端向

实验二、PLL 应用实验

一、PLL 频率合成器实验

频率合成器的基本原理如图 15。从 PLL 原理知,当 PLL 处于锁定状态时,PD 两个输入信号的频率一定精确相等。所以可得:

$$f_0 = N f_i$$

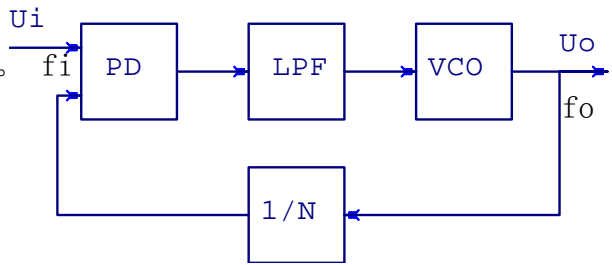


图 15

若 f_i 为晶振标准信号,则通过改变分频比 N ,便可获得同样精度的不同频率信号输出。选用不同的分频电路就可组成各种不同的频率合成器。

一) 1KHZ 标准信号源制作

1、用 CMOS 与非门和 4M 晶体组成 4MHz 振荡器,如图 16。图中 R_f 使 F1 工作于线性放大区。晶体的等效电感, C_1 、 C_2 构成谐振回路。 C_1 、 C_2 可利用器件的分布电容不另接。 F_1 、 F_2 、 F_3 使用 CD4069。

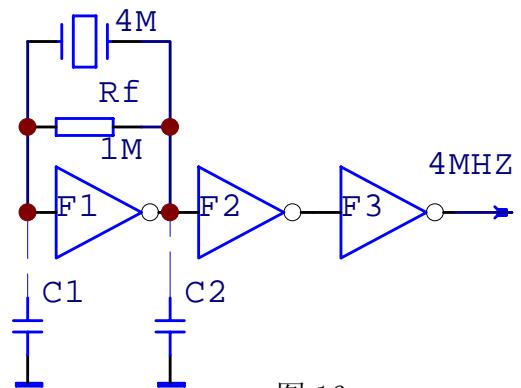


图 16

2、据讲义后面的 CD4518 管脚图,测量并画出 Q_1 、 Q_2 、 Q_3 、 Q_4 及 CP 之间的相位关系图。CD4518

是 CMOS 器件,输入的 CP 信号一

一定要用 CMOS 信号,即低电平为地,高电平接近 VDD,(不能用直流电平为 0 的交流方波信号)其高低电平不能超过器件电源的正负电平。测量时示波器的一个通道固定测 Q_4 ,都以 Q_4 作示波器的同步触发源,且以 Q_4 的下降沿作示波器的开始扫描点,另一个通道轮流测其他信号(CP 、 Q_1 、 Q_2 、 Q_3)这样就能保证相位准确而且开始扫描点为计数器的“0”状态。同时调节 CP 信号的频率或示波器的扫描速度让示波器标尺的每大格代表一个 CP 周期。这样就可方便测量。CD4518 是 BCD 码计数器,其真值表不难自己写出,然后和测出的波形进行对照,理解其工作原理,尤其是 Q_2 的波形特别注意。

3、根据上面测出的 4518 的波形图,用二片 CD4518 (共 4 个计数器)组成一个 4000 分频器,也就是一个四分频器,三个十分频器,这样就可把 4MHz 的晶振信号变成 1KHz 的标准信号。连线时应注意清零端的灵活应用

二)、用一片 CD4017 作分频器组成 2-9KHZ 频率合成器

1、根据附录 2 中的 4017 管脚图，用示波器测试 4017（十进制计数分配器）功能。测量时应固定一个通道测“0”，并以该信号作作示波器的同步触发源，且以上升沿作示波器的开始扫描点。测量并画出 4017 的“0”，“1”，“2”，“9”输出端信号相对 CP 信号的波形。理解 4017 的工作原理。

2、将 CP（14）作输入端，“0”（3）作输出端，R(15)分别接“2”、“3”，---“9”则 4017 就成为二、三，---“九”等分频器，理解其工作原理。将上述 4017 组成的分频器代入图 15 中的 1/N 分频器，就组成 2——9KHZ 频率合成器。如图 17

三)、拨盘开关式 1——999KHZ 频率合成器

1、单片 CD4522 频率合成器。

CD4522 是可预置数的二一十进制 1/N 减计数器。其引脚见附录。其中 D1-D4 是预置端，Q1—Q4 是计数器输出端，其余控制端的功能如下：

- PE (3) = “1” 时 D1—D4 值置进计数器
- EN (4) = “0” 且 CP (6) 时，计数器 (Q1—Q4) 减计数；
- CF (13) = “1” 且计数器 (Q1—Q4) 减到 “0” 时，QC (12) = “1”
- Cr(10) = “1” 时，计数器清零。

(1) 单片 4522 分频器，如图 18

拨盘开关为 BCD 码开关，如当数据窗口显示“3”时则 A 和“1”“2”相连；当显示“5”时，则 A 和“1”“4”相连，其余类推。4 个 100K 电阻用来保证当拨盘开关为某脚不和 A 相连，也就是悬空时，为低电平。工作过程是这样的：设拨盘开关拨到“N”，当某时刻 PE (3) = “1”，

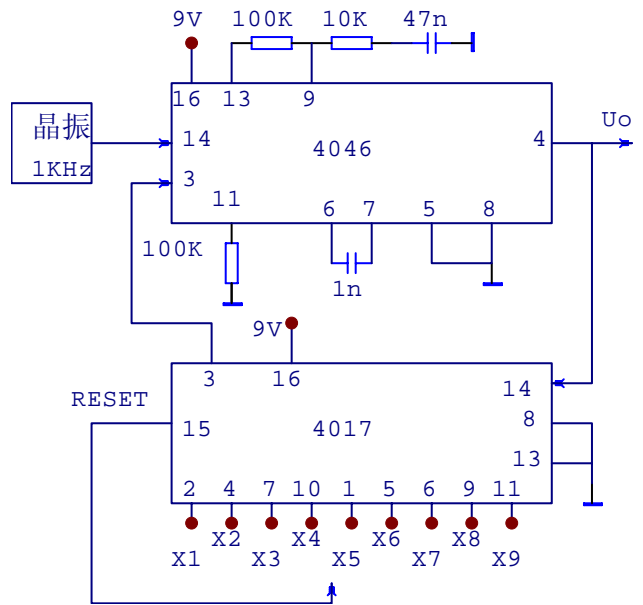


图 17 2——9KHz 频率合成器

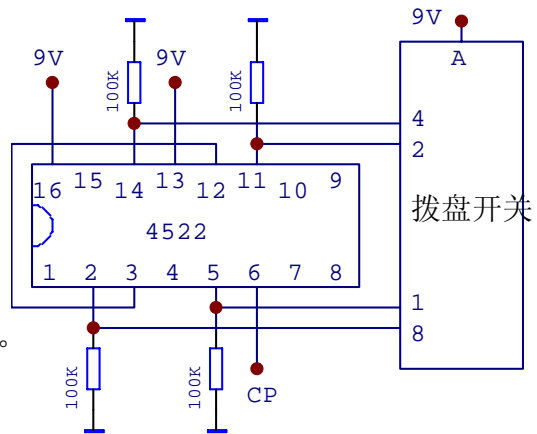


图 18 单片 4522 分频

则 N 置到 IC 内的计数器中，下一个 CP 来时，计数器减计数变为 N-1，……，一直到第 N 个 CP 来时，计数器为 0。这时由于 CF (13) = “1”，∴QC (12) = “1”，也即 PE (3) = “1” 又恢复到开始状态，开始一个新的循环。很显然，每来个 N 个 CP，QC (12) 就会出现一个高电平，也就是 QC (12) 应是 CP 的 N 分频信号。

实验步骤：如图 18 连好，让拨盘开关分别为 1, 2, ……9，用示波器观察 CP (6) 和 QC (12) 的波形。

(2) 单片 CD4522 频率合成器

用图 18 电路代替图 17 中 4017 部分，组成 1—9KHz 频率合成器

2、用三片 4522 组成 1——999HHZ 频率合成器

如图 19，最终应做到拨盘开关的数值是多少，VCO 输出信号的频率就是多少 KHz。（注意：该电路后面还要用，该实验做完后暂时不要拆掉）

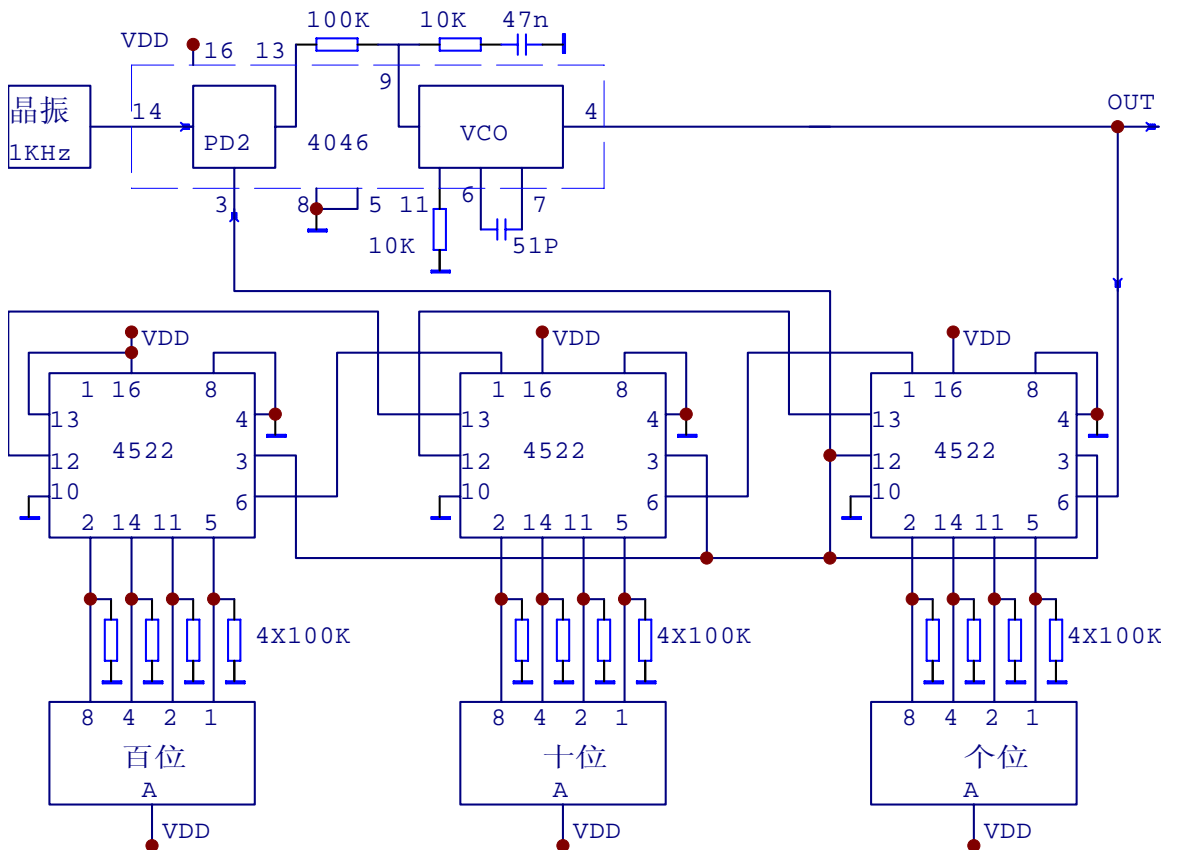


图 19

四)、键盘置数式 1——999KHZ 频率合成器。

就是用数字键盘以及一些数字 IC 替代 b 实验中的拨盘开关组成 1——999KHZ 频率合成器。最终应做到：当顺序按键盘的任意三个键（如 5.9.2）时，则输出信号的频率就为 592KHz。置数部分的框图如图 20

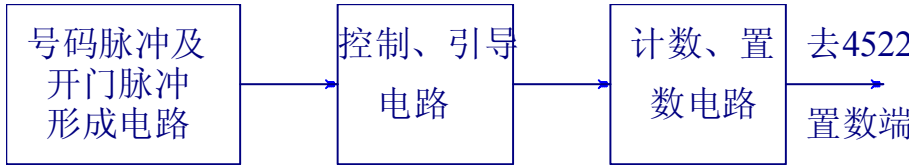


图 20

1、号码脉冲发生器

号码脉冲发生器的核心是电话号码脉冲发生器专用 IC：HM9102D（图 21），其技术资料如下：

HM9102D 可输出号码脉冲，也可输出双音多频信号。其引脚功能为：
R1、R2、R3、R4、C1、C2、C3、C4 与键盘的相应的引线相连。

HKS：启动脚。 HKS = “0” 时，启动（片选）

B / M：断续比选择。 B / M = 5V 时，断续比为 2 : 1

B / M = 0V 时，断续比为 1.5 : 1

MODE：模式选择。 MODE = 5V 时，脉冲方式

MODE = 0V 时，双音多频方式（DTMF）

SOC1、SOC2：外接 3.58MHz 晶体

VDD = 5V

VSS = 0V

T / PM：静噪输出，拨号时为“0”。（使用时悬空）

DP：号码脉冲输出（负脉冲），OC 电路。

DTMF：双音多频（DTMF）信号输出。

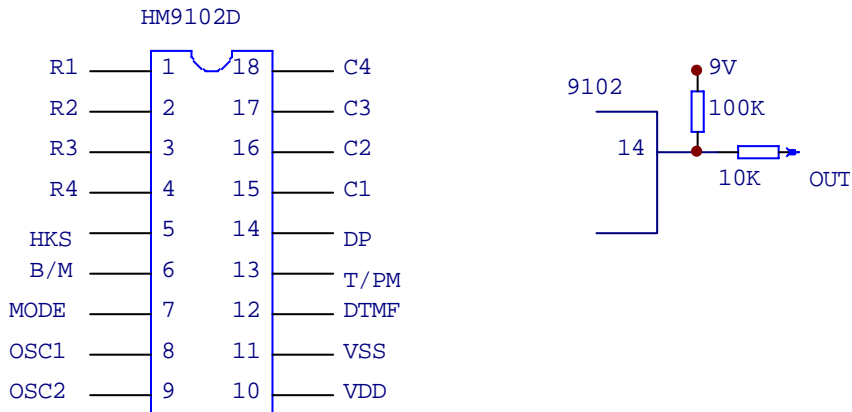


图 21

电话机用键盘的内部结构如图 22。当按某数字时，实际上就是让某根横线和某根竖线短接。如按一下“5”就是让 COL2 和 ROW2 短接一下。

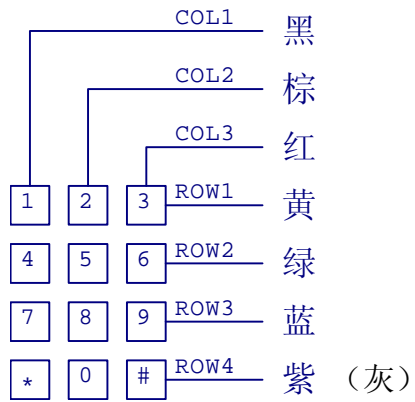


图 22

根据上面资料，请用 HM9102D 自己设计一个号码脉冲发生器，要求：

- 1) VDD = 5V;
- 2) 断续比为 1.5 : 1
- 3) 号码脉冲输出幅度为 0 到 9V(注意:DP 输出端是 OC 电路,上拉电阻取 100K。另外,为安全起见,输出和负载之间应串一个 10K 电阻,如图 21)

2、开门脉冲和记数脉冲发生器

为了使后面的控制引导电路能正常工作，还需一种开门脉冲。也就是每按一次键，即每输出一列脉冲（不管这一列含有几个号码脉冲）就要产生一个开门脉冲。同时为了使后面的记数电路能正确记数，还应保证“先开门后送计数脉冲”。也就是要求开门脉冲要比送到计数器的号码脉冲超前一点。所以开门脉冲和号码脉冲的时间关系应如图 23 所示。注意：HM9102D 输出的是负脉冲。

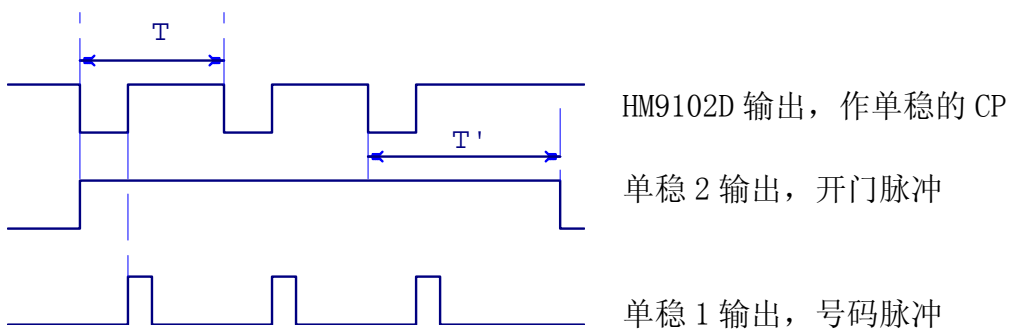


图 23

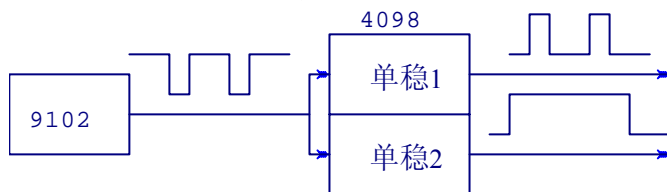


图 24

我们可用单稳电路（CD4098）达到上述目的，如图 24。其中单稳 1 用后沿（上升沿）触发，C, R 分别为 47nF、470K Ω ；单稳 2 用前沿（下降沿）触发，C, R 分别为 0.22 μ 、3M3 Ω ，这样单稳 2 的暂态时间 T' 大于触发信号周期 T，就可连续触发，形成开门脉冲。

根据上述原理以及附录中 4098 的管脚功能，自己设计这部分电路

3、控制引导电路及计数、置数电路：

如图 25。当按第一次键时，开门脉冲通过 4017 仅将百位的门（4011）打开，让紧接着来的号码脉冲通过，并对百位计数器（4518）计数。4518 的输出就替代实验 b 中的拨盘开关作为 4522 的置数信号。当第二次按时，4017 将百位和个位的门关死，打开十位的门，让号码脉冲对十位的计数器计数。第三次按时，则仅打开个位的门。在按百位数之前，应对 4017 和 4518 进行清零。

根据图 25，搭出具体电路，完成 1——999KHZ 键盘置数式频率合成器。清零部分先设计成手动的，即清零通过一导线用手动式碰一下高电平。再设计成：当第四次按键盘时，自动清零。

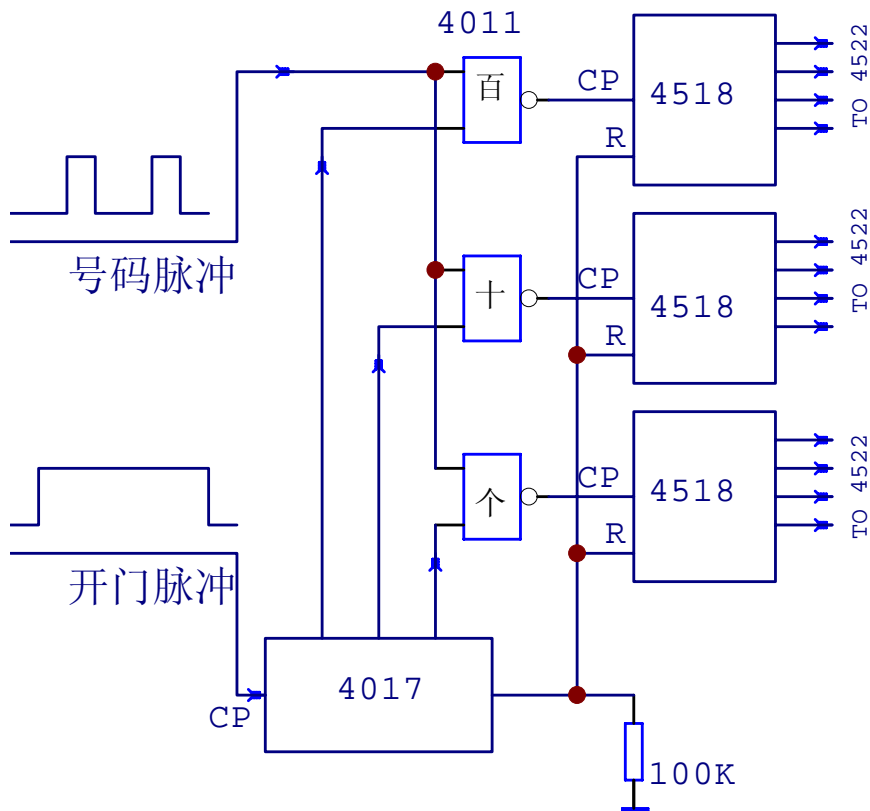


图 25

二、PLL 调频 (FM) 解调

如图 26, 4046 B 组成 FM 信号形成电路。4046A 组成 PLL 式 FM 解调电路。只要处于锁定状态, 4046A (10) 脚就输出叠加有一定载波成分的调制信号。经有源 LPF 滤去载波成分就可解出调制信号。

实验步骤:

1. 测由运放 324 组成的有源 LPF 的截止频率 f_c (输入信号应加在 10μ 电容左侧, 但又不能加到 4046A (10) 脚。输出信号不能限幅);
 2. 4046A(14)接地, 测其中心频率 f_0 (应断开 4046B(4))
 3. 调 4046B(4)的VCO频率至 4046A的 f_0 ;
 4. 4046B(4)接 4046A(14), 观察锁定波形;
- 加入 V_i ($100\text{Hz}\sim 1\text{kHz}$ 的正弦波) 观察并画出 V_i 、4046A(10)及 V_o 的波形。

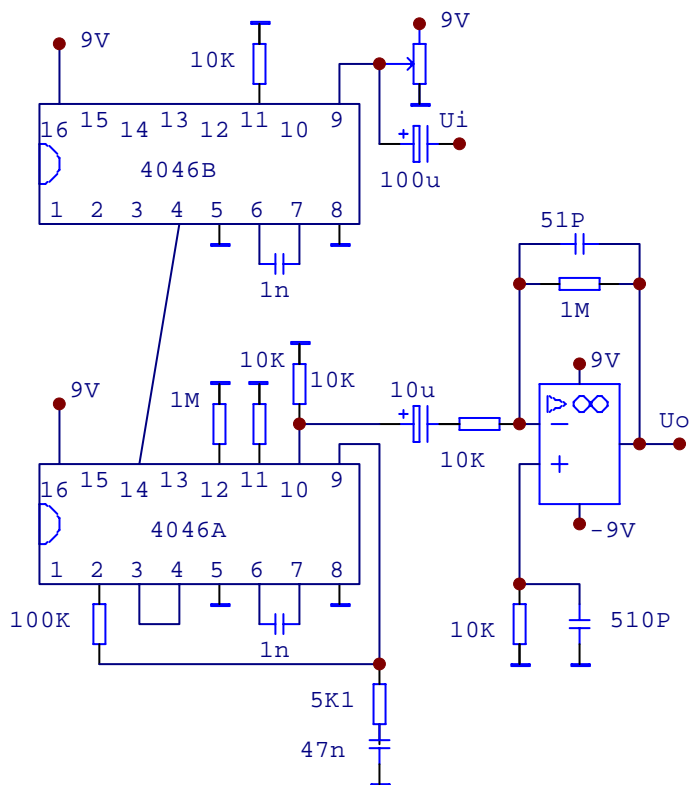


图 26

三、锁相式双音多频信号 (DTMF) 解码器

1、实验原理

在自动电话交换网中, 有两种呼叫信号: 一种是一串串脉冲信号 (如前面实验中用的 HM9102D 产生的信号); 另一种是双音多频信号 (DTMF)。一台按钮电话机共有 12 个按钮, 分别代表 0~9 等 10 数字及 “*”、“#” 两个符号。每按一个按钮就产生两种音调的信号。不同按钮有不同的音调组合。DTMF 信

号有两组音调，称高频群（H）和低频群（L），每个按钮各由 H 和 L 中的一个频率组成。按钮的频率组合如表 2 所示。

双音多频按钮电话有很多优点：选号速度比脉冲选号速度快得多；在通话状态时还能发送其他信号（如计算机数据或遥测遥控信号）；抗干扰性强，传输特性好等等。

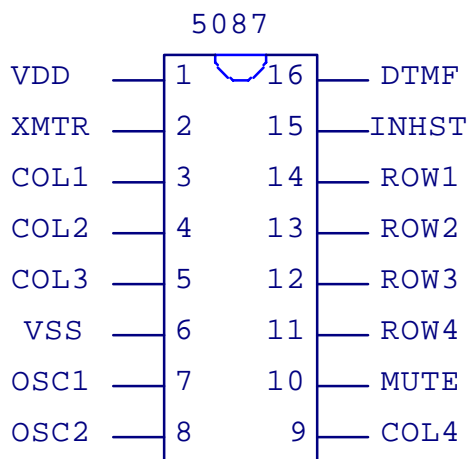


图 27

低频群 (Hz)	高频群 (Hz)		
	1209	1336	1477
697	1	2	3
770	4	5	6
852	7	8	9
941	*	0	#

表 2

为了产生 DTMF 信号，现在有很多专用芯片，5087 就是其中之一，5087 已广泛应用于按键式新型电话机，程控交换机等通信设备和其它电子仪器，是我国优选的通信集成电路品种。其引脚如图 27。

引出端功能说明

COL₁~COL₄——列输入端。它们通过内部电阻R_c保持于V_{SS}。当与一行输入相接时，该输入将呈有效逻辑电平（近似为V_{DD}/2）

ROW₁~ROW₄——行输入端。它们通过内部电阻R_R保持于V_{DD}。当与一行输入相接时，该输入将呈有效逻辑电平（近似为V_{DD}/2）

OSC₁、OSC₀——振荡器输入与输出端，通常于两端间外接 3.579545MHz 晶体，产生电路时钟信号。

MUTE——静默输出。当无按键输入时，该CMOS输出端为V_{SS}电平，当有一按键输入时，该端呈现V_{DD}电平。其输出状态与INH_{ST}无关。

XMTR——发送转换开关。它实际是集电极接于V_{DD}的双极型晶体管之发射极输出，若无按键输入时，该输出保持在V_{DD}电平；若有一按键输入时，该端呈高阻态，其状态于INT_{ST}无关。

INH_{ST}——单音禁止输入。该端通过内部上拉电阻接于V_{DD}。若INH_{ST}悬空或接至V_{DD}，电路可产生单音或DTMF信号，若INT_{ST}输入V_{SS}电平，则电路只会产生DTMF信号，而禁止出现单音。

DTM F——DTM F信号输出端。它实际是集电极接于V_{DD}的NPN晶体管之发射极输出。行和列单音经运放相加与稳幅后，加到晶体管的基极，经驱动而输

出。

5087 的应用电路如图 28

当按单键时，产生 DTMF 信号；当同时按同一列，或同一行的多个键时产生该行或该列所对应的单音信号；当同时按不同行不同列的两键时，不产生信号。

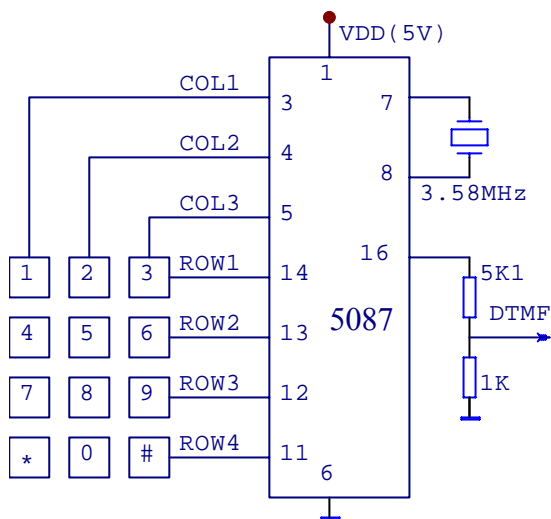


图 28

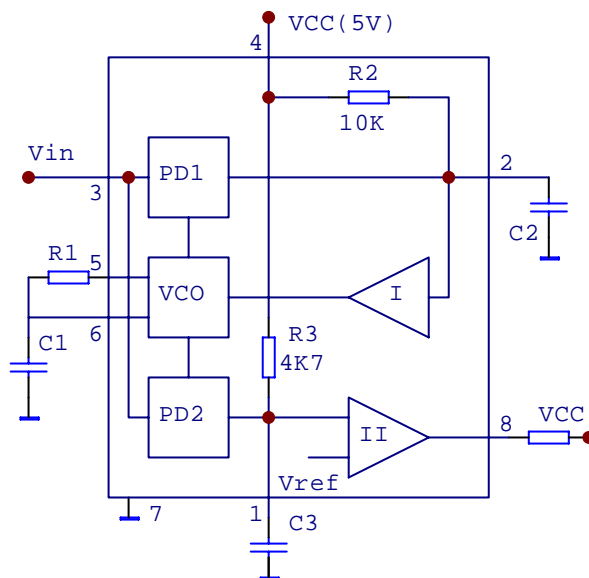


图 29

双音多频（DTMF）信号解码有多种方法，本实验利用具有很高频率选择性的锁相环集成电路来完成的。每当输入端收到某一键所对应的一对频率时，就输出一个表示该键的脉冲。

图 29 表示解码用的 LM567 锁相环集成电路的方框图。

R_1C_1 决定振荡器的中心频率； R_2C_2 是环路滤波器，其中 C_2 可在外部调整，改变其通频带。当环路锁定时，鉴相器 II 有一脉冲输出，经放大器 II 放大后由

(8) 脚输出低电平。当环路失锁时，(8) 脚输出高电平。

LM567 的中心频率为：

$$f_0 = \frac{1.1}{R_1 C_1}$$

式中：

R_1C_1 的单位分别为欧姆和法拉。

环路带宽 BW 为：

$$BW = 1070 \sqrt{\frac{V_{in}}{f_0 C_2}}$$

式中，BW 是环路捕捉范围相对于中心频率 f_0 的百分率；

V_{in} 是输入信号有效值，应 $\leq 200\text{ mV}_{\text{rms}}$ ，单位伏特；

C_2 单位为 μf ；

f_0 的单位为Hz。

图 30 为用 LM567 进行单一频率检测电路。如 567 的中心频率为 f_0 ，当 u_i 中包含有 f_0 成分时，(8) 输出低电平，否则高电平。

DTMF 信号解码通常是由两个锁相环路成对运用的，分别调谐于输入的两个频率，如图 31 所示。当输入信号同时包含两个频率时，输出可或逻辑“1”。

图 32 是一个具有公共输入信号的按钮音调解码器，用以解调 6 组 DTMF 信号。电路中用 5 个锁相环路，分别调谐于不同频率。电路的功能是能检测出输入信号是由五个频率中的哪两个频率组成，并驱动 6 个或非门产生表示 6 个数字的输出信号。（如用 7 个 LM567 和 12 个或非门则可解调 12 个 DTMF 信号。）

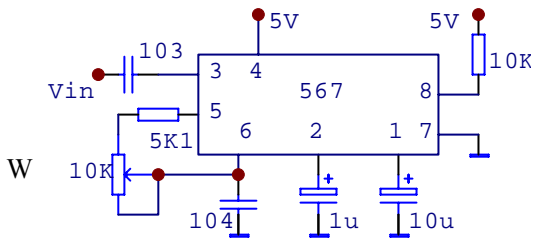


图 30

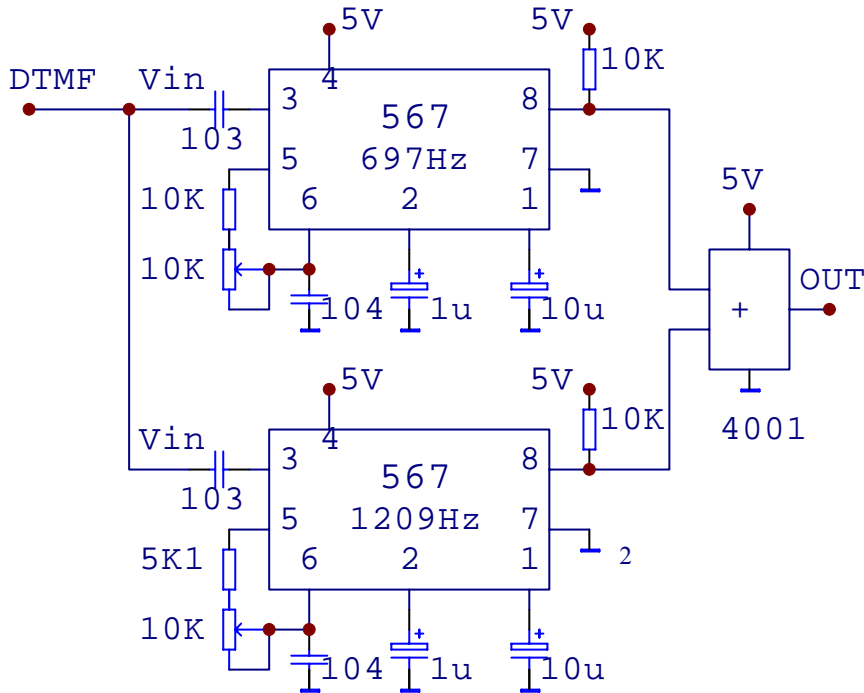


图 31

2、实验步骤:

1) 567 捕捉带测试:

电路如图 30。调 W，让(5)脚的频率为 1000Hz， $V_{in}=100mV_{rms}$ （用数字电压表测），测出捕捉范围。

2) DTMF 信号发生器。

电路如图 28，一定要注意 IC 的电源端不要接错。用示波器观察单音信号和双音信号（按双键和单键），并用频率计测 7 个单音信号频率。

3) DTMF 信号的解码 (PLL 法)，

电路如图 32 所示，6 路输出对应键盘的 1、2、3、4、5、6 键。5 块 567 中 2 块调谐于低频群，3 块调谐于高频群。或非门用 CD4001，每个或非门的输出端接一个如图 33 的跟随器。最终应做到按键盘中的某个键时则对应的发光二极管就亮起来

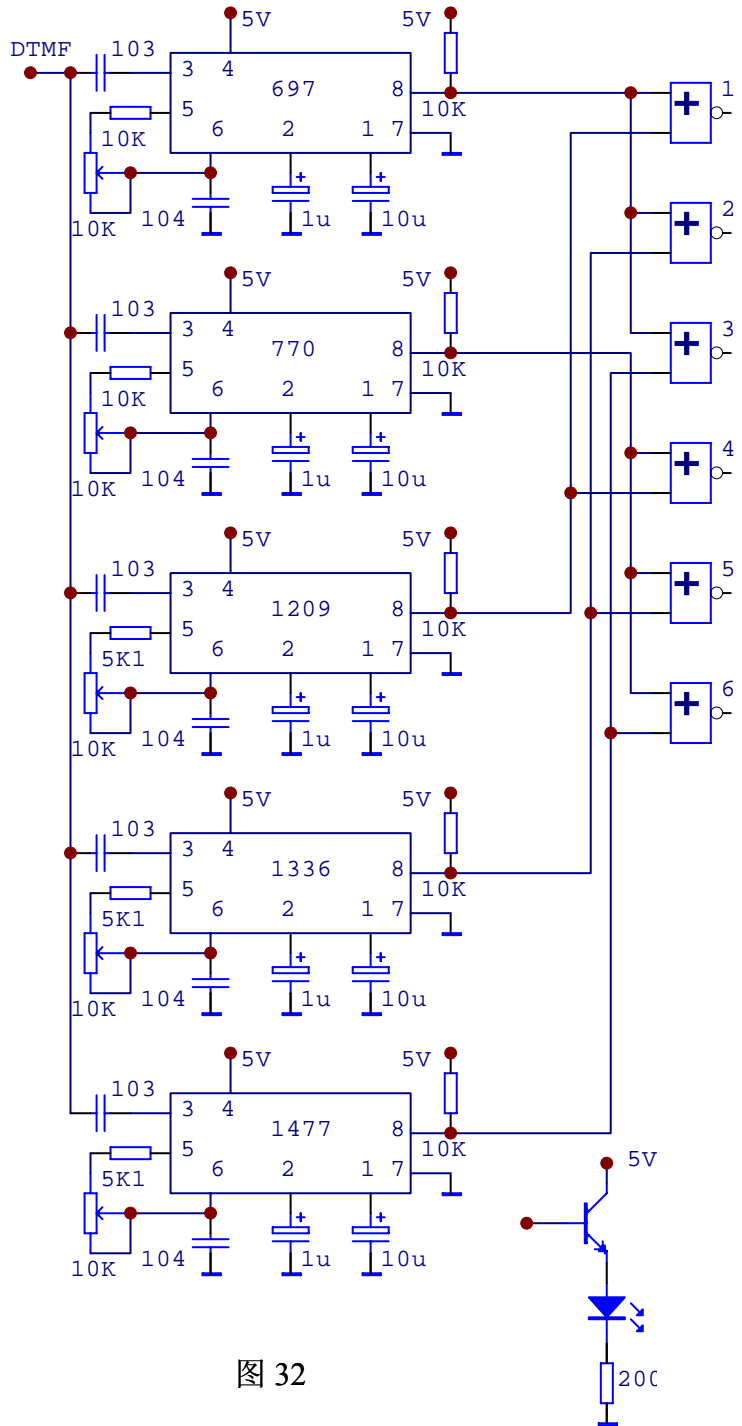


图 32

图 33

四、PLL 数字调谐实验

现代接收机（如电视机、收音机）大多采用超外差接收方式。如要接收的信号载波频率为 f_c ，则接收机要产生一个本振信号，其频率 $f_L=f_c+f_i$ ，其中 f_i 为中频。

在模拟调谐方式中，本振信号一般是由 LC 振荡回路产生的。调谐（调台）时，一般是用改变 LC 振荡回路中电容的容量（如改变变容二极管的反向偏压），来改变本振信号的频率，从而达到选台的目的。

在数字调谐方式中，本振信号则是用锁相环的方法来产生。即由晶振电路产生频率高稳定的标准信号，再用锁相环倍频的方法产生本振信号，通过改变锁相环反馈回路分频比的方法来改变本振信号频率，就象前面实验中用一片 4046 和三片 4522 以及 1KHz 标准信号就可获得 1~999KHz 信号一样。要获得某一准确的本振频率，只要在 4522 的置数端置入相应的数值（BCD 码）即可。所以数字调谐的关键就是解决如何置数的问题。在这个实验中我们是用键盘通过 DTMF 编解码的方法来置数。最终应做到：如要接收某一载波信号（如 $f_c=345\text{KHz}$ ），则只要在键盘上按该载波的数值（即 3, 4, 5 三个键），就可得到 $f_L=f_c+f_i=345+455=800\text{KHz}$ 的本振信号。（这里中频 f_i 为 455 KHz）。最后信号发生器输出的载波信号和本振信号（4046 的 4 脚输出的方波）经混频滤波后应得到 455 KHz 的中频信号（用示波器观察）。

实验的方框图如图 34。

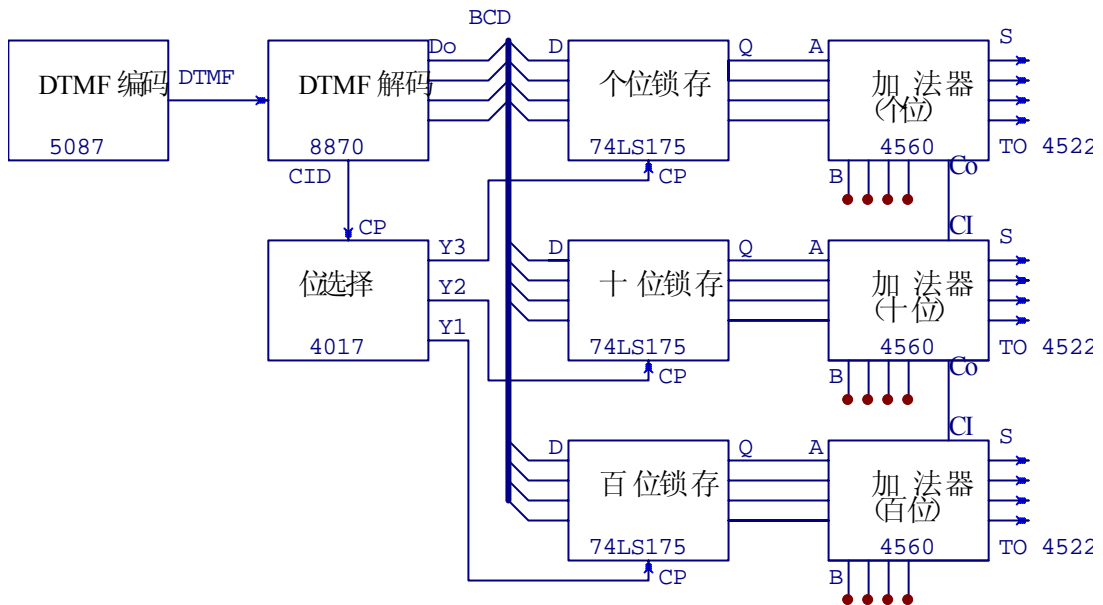


图 34

其中：

键盘和 5087（或 HM9102D）组成 DTMF 编码电路。

MT8870 是 DTMF 解码电路。当输入某个 DTMF 编码信号（即按键盘的某个

键)时, 8870 的数据输出端 D_{01} - D_{04} 就输出相应的二进码, 同时其 15 脚 (CID) 输出高电平。即每按一次键, CID就输出一个正脉冲可作为百、十、个位选择电路的CP信号

4017 为百、十、个位选择电路, 作用是按第一次键时, 8870 的 D_{01} - D_{04} 输出的BCD码应锁存到“百”位的锁存器, 二、三次则分别为“十”、“个”位。

三片 74LS175 (或CD40175) 分别为“百”、“十”、“个”位锁存器。每片 74LS175 含有 4 个D触发器 (D_1 ~ D_4), 分别对应BCD码的 1, 2, 4, 8 位。三片的 D_1 端应都接到MT 8870 的 D_{01} 输出端, D_2 、 D_3 、 D_4 也类似。4017 的“1”、“2”、“3” 输出端 (即 2、4、7 脚) 的输出信号分别作为三片 74LS175 的CP信号。这样, 当清零 (对 4017) 后, 8870 再顺序输出三个数字 (如: 3, 4, 5), 则相应的二进码 (0011, 0100, 0101) 就锁存在三片 74LS175 的输出端。

三片 74LS175 的输出信号 (如: 3, 4, 5) 输入到加法器 (三片 4560) A 输入端, 和固定中频数值 455 (由 B 输入端输入) 相加后的和的数值 (如: 8, 0, 0) 就作为 4522 的置数信号。即这时锁相环输出的是 800KHz 的方波, 作为本振信号。

混频电路如图 35, 输入信号 U_s 的幅度为 15mV, 本振信号为 TTL 电平。

根据上述工作原理、方框图以及附录 1, 自己设计、搭接具体电路。要求当信号发生器输出 123KHz的正弦波 (即 U_s) 时, 如顺序按“1”、“2”、“3” 三键, 则用示波器可看到 455KHz的中频信号 U_I , 而且要求“上电清零”。

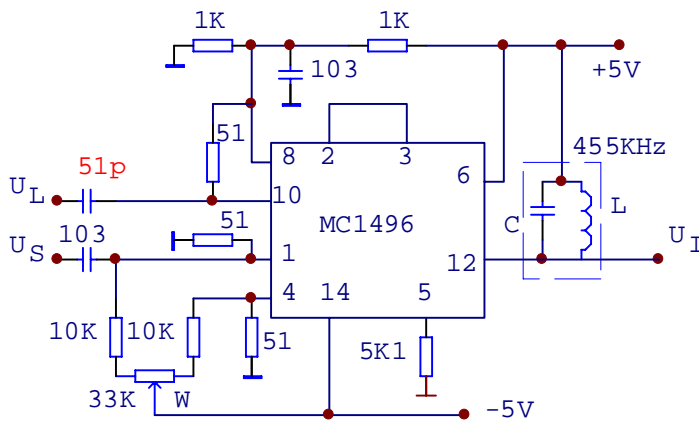


图 35

混频电路 (MC1496) 调试步骤:

(1) 455KHz 谐振回路调整

U_s 开路, 电位器W旋到任一极端位置, 示波器探头 (X10 档) 测 1496

(12) 脚, U_L 为 200mVp-p 的 455KHz附近的正弦信号, 微调 U_L 的频率, 观察LC回路的选频作用, 其中心频率应为 455KHz。如不是 455KHz, 则固定 U_L 的频率为 455KHz, 调线圈的磁芯, 使 (12) 脚输出信号的幅度最大, 即可。

(2) 平衡电位器的调整

在步骤(1)的基础上,调电位器 W,使(12)脚输出信号的幅度为零,即可。

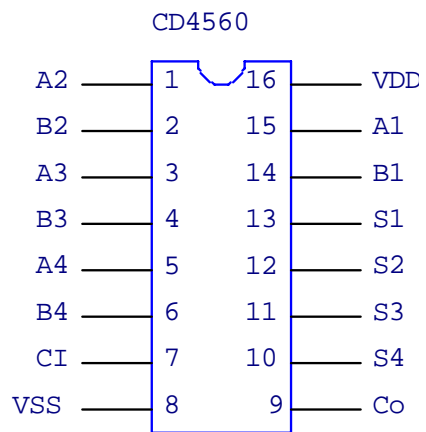
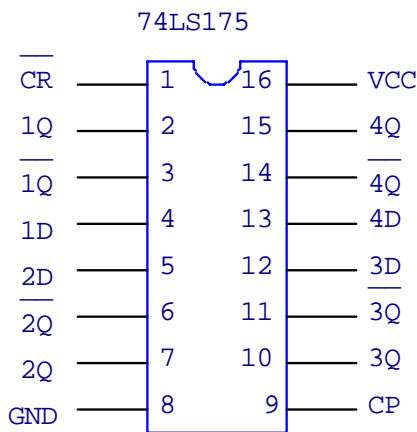
五、用锁相环方法自己设计一个变频电路。要求将 600Hz 的 TTL 信号变为 $600 \times \frac{5}{6} = 500\text{Hz}$ 的信号。锁相环的 LPF 为附录 3 中的 (d)。

- 1) 用一片 4046 和两片 4017 组成上述电路;
- 2) 用一片 4046 和一片 4518 及若干二极管组成上述电路。

附录 1

74LS175 (或 CD40175) 是四重上升沿 D 触发器 (有公共清零端), 真值表如下 (每个触发器):

输 入			输 出
L	X	X	L
H	↑	H	H
H	↑	L	L
H	L	X	Q_0



CD4060

4560 是 BCD 码加法器, 真值表如下:

$S = A + B + C_1$, C_0 是进位输出。

输 入	输 出	备 注

A ₄	A ₃	A ₂	A ₁	B ₄	B ₃	B ₂	B ₁	C ₁	C ₀	S ₄	S ₃	S ₂	S ₁	
0	1	0	0	0	0	1	1	1	0	1	0	0	0	4+3+1=8
0	1	1	1	0	1	0	0	0	1	0	0	0	1	7+4=11
1	0	0	1	1	0	0	1	1	1	1	0	0	1	9+9+1=19

MT8870

MT8870 是 MITEL 公司生产的 DTMF 接收器，主要用于程控交换机、键控电话系统、无线通信及遥控等领域。

1、电路的基本特性为：

1) 提供 DTMF 信号分离滤波和译码功能，输出相应 16 种 DTMF 频率组合的 4 位并行二进制码。

2) 可外接 3.58MHz 晶体，与内含振荡器产生基准频率信号。

3) 具有抑制拨号音和模拟信号输入增益可调能力

4) 二进制为三态输出

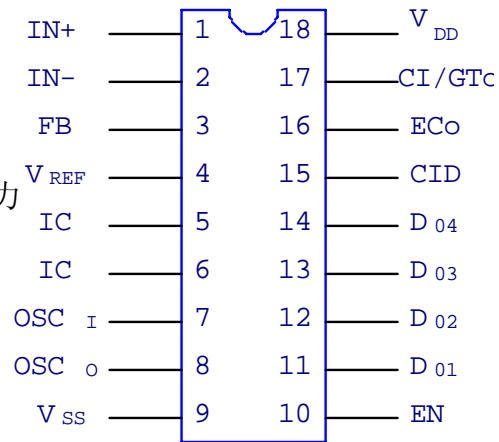
5) 提供基准电压 ($V_{DD}/2$) 输出

6) 电源：+5V

7) 功耗：15mW

8) 工艺：CMOS

9) 封装：DIP—18PIN



2、引出端符号说明：

IN+、IN- 运放同、反相输入，模拟信号或 DTMF 信号从此端输入。

FB 运放输出，外接反馈电阻可调节输入放大器的增益。

V_{REF} 基准电压 ($V_{DD}/2$) 输出。

IC 内部连接点，应接至V_{SS}。

OSC_I、OSC_O 振荡器输入、输出，外接 3.58MHz晶体。

EN 为“1”时数据允许输出，为“0”时禁止输出。

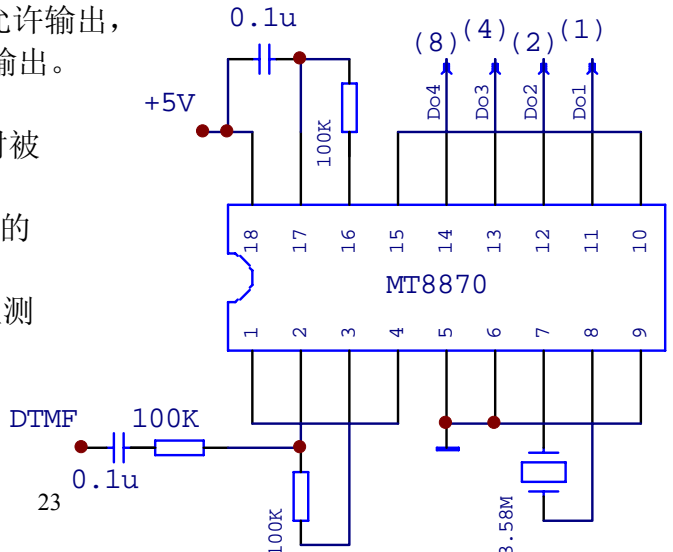
D₀₁ ~ D₀₄ 数据输出。

CID 当一有效单音对被接收时为“1”。

ECO 检测出一可识别的单音时为：“1”。

CI/GT_O 控制输入/时间监测输出。

V_{DD} 正电源



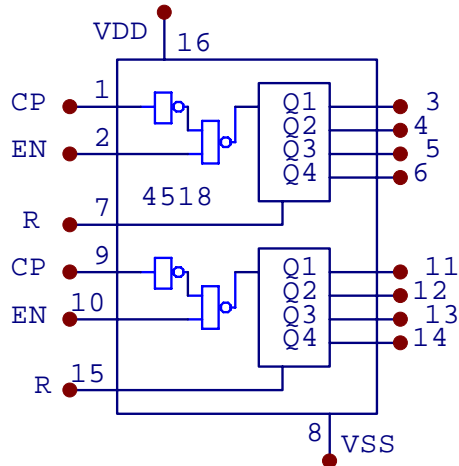
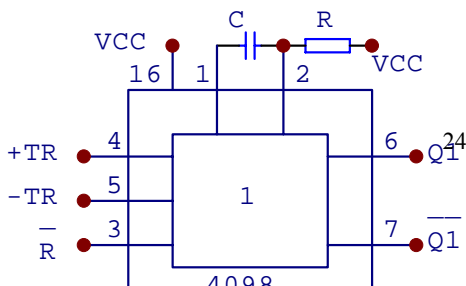
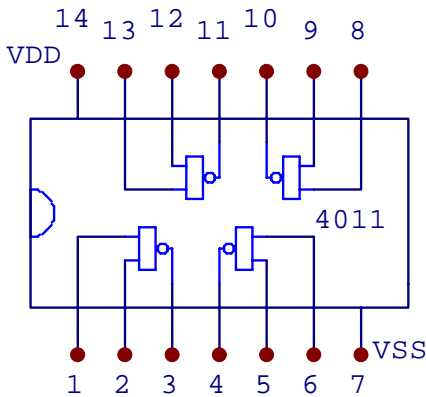
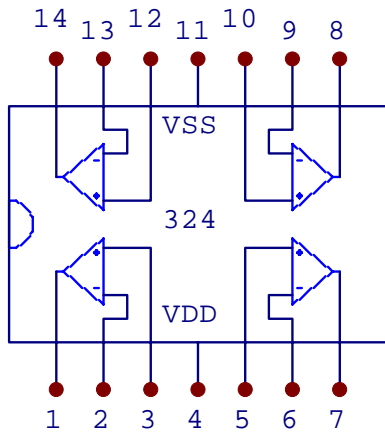
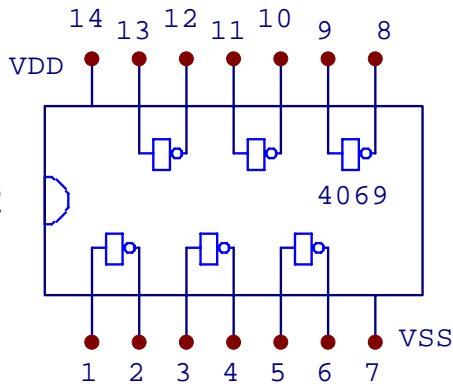
D_{SS}

负电源 (地)

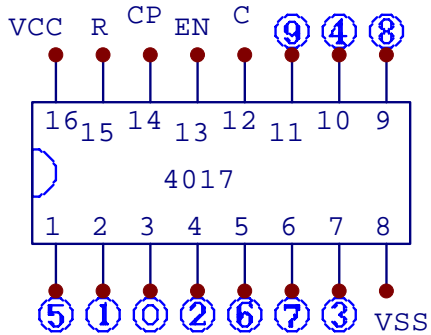
3、典型应用 (DTMF 接收器)

如右图

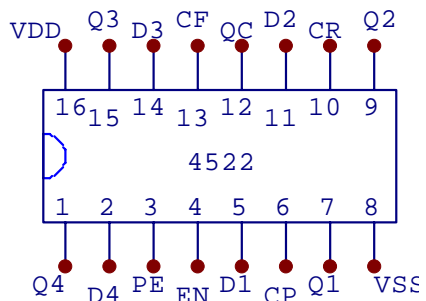
附录 2



EN="1" AND CP=↑
OR
CP="0" AND EN=↓
R="1" CLEAR



EN="0" AND CP=↑
OR:
CP="1" AND EN=↓
R="1" CLEAR



	a	b	c	d
R1	100K	100K	100K	750K
R2	510 Ω	1K	5K1	75K
C	4n7	470n	47n	470n

