

低压差线性稳压器的拓扑结构与应用

作者：河北科技大学 沙占友 安国臣 张良 杨超 时间：2008-11-10 来源：今日
电子 浏览评论

线性稳压器拓扑结构及主要特点

1 低压差线性稳压器的发展现状及应用领域

随着现代科技的进步，便携式电子产品正朝着高效节能、短小轻薄的方向发展。而传统的集成线性稳压器的输入/输出压差较高，这就大大限制了它在低压供电领域中的应用。尽管开关稳压器的电源效率高，但开关噪声大、输出纹波电压高，且容易产生电磁干扰（EMI），也难以满足高端射频收发装置（如手机）及视频装置（如DVD）的需要。

近年来问世的低压差线性稳压器，它一经问世便显示出强大的生命力，并以低功耗、高效率、低噪声、高抗扰、体积小、重量轻等显著优点，深受人们的青睐。低压差线性稳压器有 3 种类型：由低饱和压降的PNP型晶体管作内部调整管的PNP型低压差线性稳压器（LDO，Low Dropout Linear Regulator）；由PNP型驱动管和NPN型调整管构成的准低压差稳压器（QLDO，Quasi Low Dropout Linear Regulator）；由导通电阻非常低的功率场效应晶体管构成的超低压差线性稳压器（VLDO，Very Low Dropout Linear Regulator）。

低压差线性稳压器特别适合采用电池供电的便携式电子产品，如笔记本电脑、手机、MP3 播放器、数码相机、数码摄录像机、数字视频光盘（DVD）、

可视电话、全球定位系统（GPS）、机顶盒（STB）、便携式仪表、汽车电子设备等。

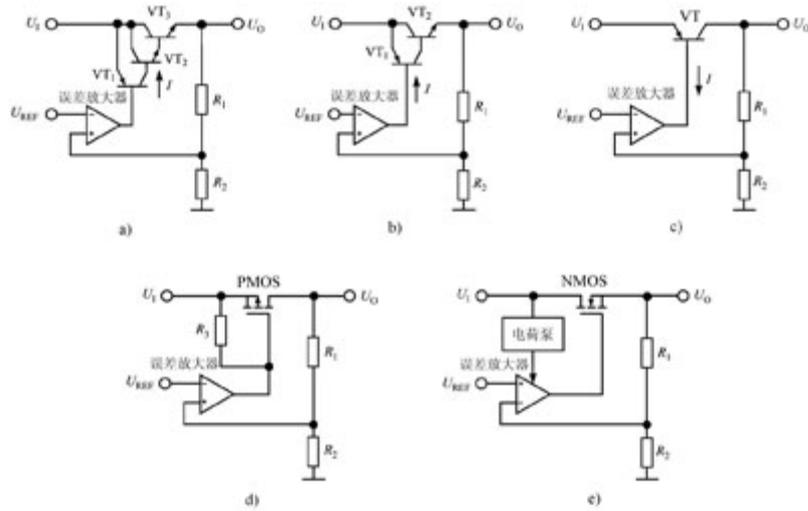


图 1 线性稳压器的 5 种拓扑结构

a) 传统的NPN型稳压器 b) 准低压差线性稳压器（QLDO） c) 低压差线性稳压器（LDO） d) PMOS超低压差线性稳压器 e) NMOS超低压差线性稳压器

2 线性稳压器的拓扑结构

线性稳压器的 5 种拓扑结构如图 1 所示。a 图为传统的 NPN 型线性稳压器，其输入/输出压差超过 2.5~3V， I 为驱动电流（下同）。b 图为准低压差线性稳压器（QLDO），其压差可减小到 0.9~1.5V。c 图为 PNP 型低压差线性稳压器（LDO），其压差仅为 0.3~0.6V。d 图为由 P 沟道 MOS 管构成的 PMOS 超低压差线性稳压器（VLDO），其压差可降至 100mV 左右。e 图为由 N 沟道 MOS 管构成的 NMOS VLDO，其压差可低至几十毫伏。

上述 5 种线性稳压器的压差计算公式见附表 1。

表1 5种线性稳压器的压差公式一览表

基本类型	器件符号	计算压差的公式	备注
1P1型线性稳压器	—	$\Delta U = U_1 - U_2 = 2U_{BE} + U_{CE}$	U_{BE} 为发射结电压, U_{CE} 为集电极-发射极饱和压降
普通线性稳压器	Q/LDO	$\Delta U = U_{BE} + U_{CE}$	
PNP型线性稳压器	LDO	$\Delta U = U_{CE}$	
PEES型线性稳压器	PEES V/LDO	$\Delta U = R_{CE} \cdot I$	R_{CE} 为PEES管的导通电阻
1E4E型线性稳压器	1E4E V/LDO	$\Delta U = R_{CE} \cdot I$	R_{CE} 为1E4E管的导通电阻

3 低压差线性稳压器的主要特点

低压差线性稳压器的主要特点是可最大限度地降低调整管压降，从而大大减小了输入-输出压差，使稳压器能在输入电压略高于额定输出电压的条件下工作。例如，传统的线性稳压器7805或LM317，要求输入电压必须比输出电压高出2.5~3V才能正常工作。为获得+5V输出，就需要+8V的输入电压。与之相比，新型低压差稳压器的输入电压只需高于+5.3V，即可获得+5V输出。从电源效率上看，LM317工作在+3.3V、1A时的效率低于50%，若采用Micrel公司的MIC5156型3.3V大电流低压差线性稳压器，则当输入电压略高于3.3V时其效率高达95%。

低压差线性稳压器与开关稳压器相比，主要有以下6个优点：①稳压性能好；②低噪声（可达几十个微伏，无开关噪声）、低纹波（电源抑制比可达60~70dB），这对于无线电和通信设备至关重要；③低静态电流（超βLDO的静态电流可低至几微安至几十微安），低功耗，当输入电压与输出电压接近时可达到很高的效率；④具有快速响应能力，能对负载及输入电压的变化做出快速反应；⑤外围电路简单（仅用两只电容器），使用方便；⑥成本低廉。

表2 低压差线性稳压器与其他稳压器的性能比较

稳压器类型	普通线性稳压器	低压差及超低压差稳压器	开关稳压器
线性调整率/(%)	0.02~0.05	0.01~0.05	0.05~0.1
负载调整率/(%)	0.02~0.1	0.02~0.1	0.1~1.0
输出纹波范围/mV(峰-峰值)	0.5~2	0.1~1	10~100
静态工作电流/mA	5~20	0.01~1	≤10
允许输入电压变化范围/(%)	±10	±20	±20
电源效率/(%)	40~55	80~95	70~90
功率密度/(W/cm) ³	0.03	0.1	0.12~0.61
瞬态恢复时间/μs	50	20	300
延迟时间/ms	2	2	34

低压差线性稳压器与其他稳压器的性能比较见表 2。

低压差线性稳压器的应用

低压差线性稳压器的基本应用有以下 5 种。

1 交流供电的低压差线性稳压器

采用交流供电的低压差线性稳压器电路如图 2 所示。交流输入电压首先经过电源变压器降压，再通过整流滤波器送至低压差线性稳压器（LDO），最后获得直流稳压输出。

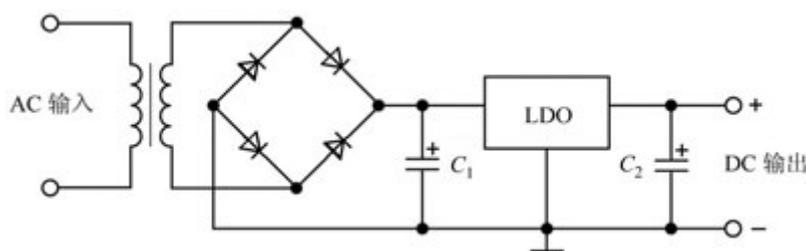


图 2 采用交流供电的低压差线性稳压器电路

2 采用电池供电的低压差线性稳压器

采用电池供电的低压差线性稳压器电路如图 3 所示。低压差线性稳压器在采用电池供电时更具有明显的优势。

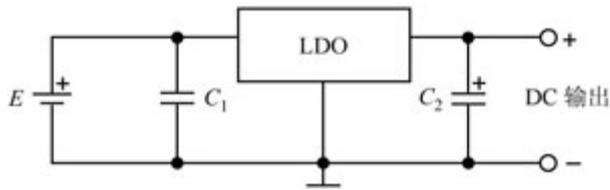


图 3 采用电池供电的低压差线性稳压器电路

3 开关电源的后置线性稳压器

开关电源的后置线性稳压器电路如图 4 所示。开关电源以电源效率高而著称，但其输出噪声和纹波较大。将线性稳压器接在开关稳压器后面构成的复合式稳压电源，兼有开关电源和线性稳压电源的优点，不仅电源效率很高，而且稳压性能好，输出噪声极低，可获得纯净的直流输出电压。

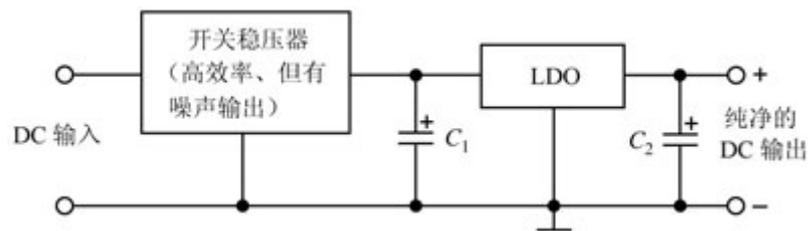


图 4 开关电源的后置线性稳压器电路

4 多路输出式低压差线性稳压器

多路输出式低压差线性稳压器电路如图 5 所示，利用 4 个使能端 (Enable 1~Enable 4) 可分别控制各路稳压输出的通、断。通信系统中各子系统的模块通常是由各自的稳压器供电的，即使它们采用相同的电源电压。

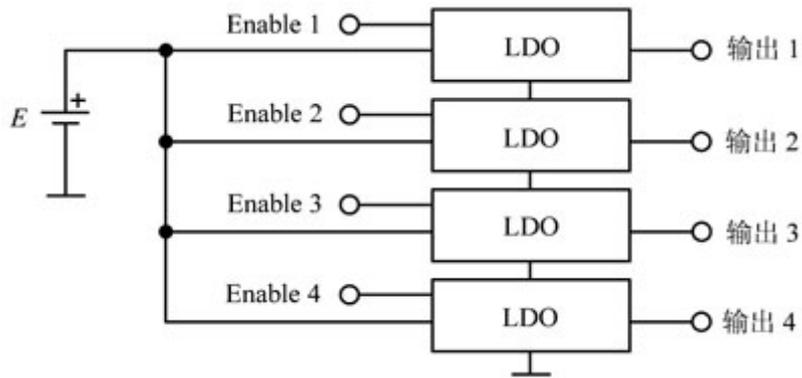


图 5 多路输出式低压差线性稳压器电路

5 低压差线性稳压器在微处理器电源系统中的应用

LP2951 是SIipex公司推出的低压差线性稳压器系列产品，其最高输入电压为 30V，最大输出电流为 100mA。固定输出式的输出电压有 3 种规格：+5.0V、+3.0V和+3.3V。它具有静态电流小（仅为 75 μ A）、输出电压精度高（ $\pm 0.5\%$ ）、电压调整率及负载调整率高（可达 $\pm 0.05\%$ ），低压差（满载输出时的压降为 380mV）、低温度系数（ $20 \times 10^{-6}/^{\circ}\text{C}$ ）等优点。利用其故障标志输出端，可对输出电压进行监测，当LDO的输出电压降低或输入电压跌落时，可通过逻辑电路将LDO关断，起到电源复位的作用，特别适合采用电池供电的系统，如手机、便携式仪表、携式消费类电子产品及笔记本电脑。

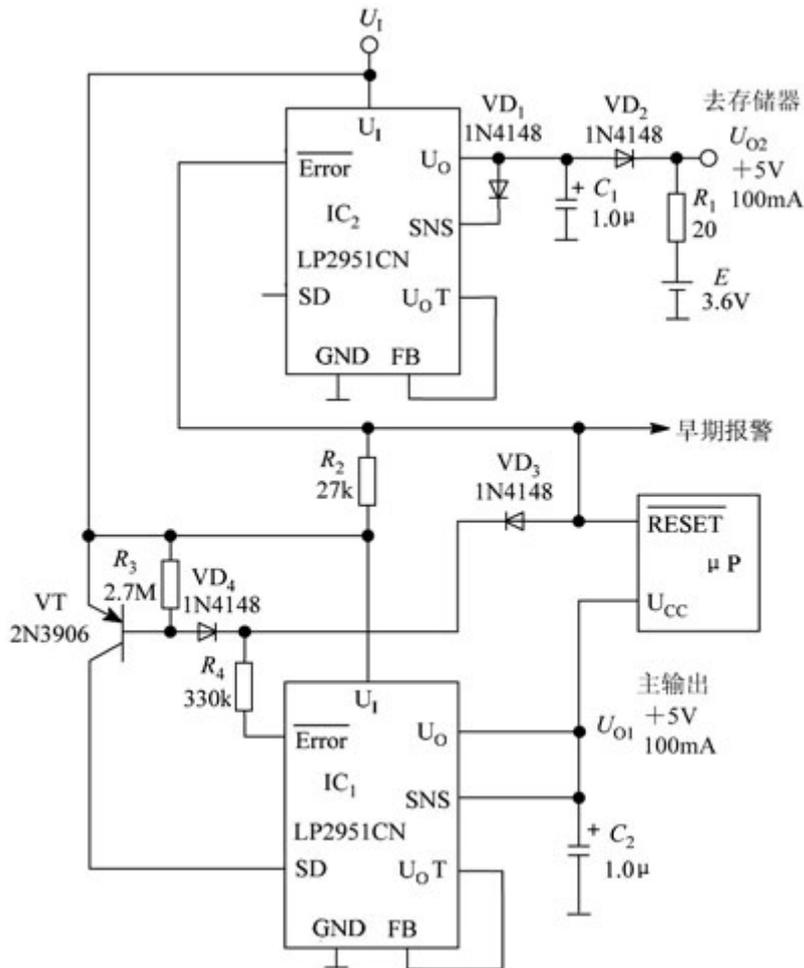


图 6 由两片 LP2951CN 构成的微处理器电源检测及辅助输出电路

由两片 LP2951CN (IC1、IC2) 构成的微处理器电源检测及辅助输出电路如图 6 所示。LP2951CN 的输出电压为 +5V。IC1 为主电源，UO1 为主输出，给 μP 供电。IC2 为辅助电源，UO2 为辅助输出，可作为存储器的备用电源并给镍镉蓄电池 (NiCad) 充电。LP2951CN 的 SNS (SNTSES) 为检测端，UOT 接内部取样电阻分压器的抽头，FB 为反馈端。作固定输出时，应将 FB 端与 UOT 端短接。Error 为故障标志信号输出端，当输出电压低于 4.70V 或输入电压低于 $4.70\text{V} + \Delta U$ (ΔU 代表压差) 时，该端输出低电平信号。SD (Shutdown) 为掉电控制端，接高电平时关断 LP2951CN 的输出。图中，VD1~VD4 均为隔离二极管。该电路

的特点是将 IC2 的 SD 端悬空，使 IC2 总处于正常接通状态；IC1 则处于受控状态。从 IC2 的 Error 端输出的故障信号（低电平）有三种用途，一是作为早期报警信号，二是给微处理器提供复位信号，三是经过 VT 反相后从集电极输出（高电平），将 IC1 关断。R1 为镍镉蓄电池的限流电阻，R2 为 Error 端的上拉电阻。

低压差线性稳压器使用注意事项

- 使用低压差线性稳压器时不得超过芯片的最高输入电压（UIM）、最大功耗（PDM）、最高结温（TjM）等极限参数值。最大功耗 $PDM = (UIM - UO) IOM$ 。一般讲，芯片的封装尺寸越小，功耗越低。
- 输入电压必须大于预期的输出电压与输入-输出压差之和，即 $UI > UO + \Delta U$ ，否则低压差线性稳压器无法正常工作。
- 为延长电池使用寿命，应选择相对于负载电流而言，静态电流 IQ 较小的 LDO。例如，为使 IQ 只增加 0.02% 的电池消耗，在 100mA 负载电流的情况下，采用 $IQ = 200\mu A$ 的 VLDO 比较合理。需要注意在数据表中是如何对 IQ 规定的。某些器件是在室温条件下规定的，或只提供 IQ 与温度关系的典型曲线。必要时可实测 IQ 值。
- 输出电压的精度亦称允许偏差。线性稳压器的输出电压精度一般不超过额定值的 $\pm 5\%$ 。对大多数应用而言，该精度已经足够了。有的新型稳压器通过对芯片进行激光修正，可使输出电压的精度达到 $\pm 2\%$ ，甚至更高的指标。

· 由于输出电容是用来补偿 LDO 的，因此在选择输出电容器时应格外仔细。一般情况下，采用等效串联电阻（ESR）较低的大电容器，可提高电源抑制比，降低噪声电压并改善瞬态响应。但 ESR 过高或过低，也可能造成振荡。例如， $1\mu\text{F}$ 以上的大容量陶瓷电容器，ESR 通常会很低（ $< 20\text{m}\Omega$ ），这几乎会使所有的 LDO 产生振荡。为避免发生振荡，可在陶瓷电容器上串联一只小电阻以增加 ESR。若 ESR 过大，则 LDO 可能工作不稳定。ESR 与温度有关，当温度低于 10°C 时 ESR 增加较快。铝电解电容器在低温时的 ESR 会显著增大，例如当温度从 20°C 降至 -40°C 时，铝电解电容器的 ESR 典型值可增加 $60\sim 70$ 倍，因此它不适合用作 PNP 型 LDO 的输出电容。推荐采用陶瓷电容器或钽电容器。陶瓷电容器的优点是价格低廉，ESR 很低（约为 $10\text{m}\Omega$ 数量级），基本上不随温度而变化，故障模式一般为断路。钽电容器的漏电流小，高频特性及低温特性好，ESR 约为 $100\text{m}\Omega$ 数量级，故障模式一般为短路，其价格较高，适用于 VLDO。

· 手机、MP3、游戏机及多媒体 PDA 等便携式设备，适配 $300\sim 500\text{mA}$ 的 LDO。为获得良好的音频质量，这种 LDO 在 $20\text{Hz}\sim 20\text{kHz}$ 的音频范围内应具有噪声电压低、电源抑制比（PSRR）很高的特性。

· 为满足精密电子设备的供电要求，应尽量减小 LDO 的输出噪声。LDO 的输出噪声主要来源于基准电压电路，它所产生的噪声经过放大后送至输出端。影响 LDO 输出噪声的其他因素还有 LDO 内部放大器的极点、零点和输出极点，外部输出电容的容量、输出电容的等效串联电阻（ESR）及负载值。为降低基准噪声，可在基准电压的输出端增加一级低通滤波器。

某些低噪声 LDO 芯片专门设置一个基准电压引脚 BP (Bypass)，用于接旁路电容。旁路电容可选 470pF~0.01 μ F 的陶瓷电容。容量过大，在上电时对 LDO 输出电压上升的速率会产生影响。旁路电容量越大，输出电压的上升速率越慢。

- 在查阅 LDO 的产品资料时，应注意所给出精度指标是在室温下，还是在整个工作温度范围内，是满载条件下还是在中等负载或空载条件下。
- LDO有多种压差数据，应区分轻载、中等负载、满载条件下的压差最小值、典型值和最大值。满载条件下压差的最大值最具有实际意义，设计时应以此为依据，确保低压差线性稳压器在最坏的情况下仍能正常工作。
- 使用 LDO 时，需要装合适的散热器，以便将芯片内部产生的热量及时散发出去，避免因散热不良而导致管芯温度超过最高结温，使 LDO 无法正常工作，甚至损坏芯片。采用 TO-220 等封装的 LDO 可选择叉指式或筋片式成品散热器；采用表面贴片式封装的小型化 LDO，可利用单面印刷电路板上的铜箔制成散热器。
- 由 LDO 构成 PC 主板电源时必须具有良好的瞬态响应，以利于推动高速变化的负载，确保输出电压保持稳定。
- 利用低压差线性稳压器专用设计软件（例如美国Micrel半导体公司开发的免费设计软件LDO-It），可实现LDO的优化设计。