

EMI/EMC 设计讲座（二）磁通量最小化的概念

在 PCB 中，会产生 EMI 的原因很多，例如：射频电流、共模准位、接地回路、阻抗不匹配、磁通量……等。为了掌握 EMI，我们需要逐步理解这些原因和它们的影响。虽然，我们可以直接从电磁理论中，学到造成 EMI 现象的数学根据，但是，这是一条很辛苦、很漫长的道路。对一般工程师而言，简单而清楚的描述更是重要。本文将探讨，在 PCB 上「电的来源」、Maxwell 方程式的应用、磁通量最小化的概念。

电的来源

与磁的来源相反，电的来源是以时变的电双极（electric dipole）来建立模型。这表示有两个分开的、极性相反的、时变的点电荷（point charges）互为相邻。双极的两端包含着电荷的变化。此电荷的变化，是因为电流在双极的全长度内，不断地流动而造成的。利用振荡器输出讯号去驱动一个没有终端的（unterminated）天线，此种电路是可以用来代表电的来源。但是，此电路无法套用低频的电路原理来做解释。不考虑此电路中的讯号之有限传播速度（这是依据非磁性材料的介电常数而定），反正射频电流会在此电路产生。这是因为传播速度是有限的，不是无限的。此假设是：导线在所有点上，都包含相同的电压，并且此电路在任一点上，瞬间都是均衡的。这种电的来源所产生的电磁场，是四个变量的函数：

1. 回路中的电流振幅：电磁场和在双极中流动的电流成正比。
2. 双极的极性和测量装置的关系：与磁来源一样，双极的极性必须和测量装置的天线之极性相同。
3. 双极的大小：电磁场和电流组件的长度成正比，不过，其走线长度必须只有波长的部份大。双极越大，在天线端所测量到的频率就越低。对特定的大小而言，此天线会在特定的频率下共振。
4. 距离：电场和磁场彼此相关。两者的强度和距离成正比。在远场（far field），其行为和回路源（磁的来源）类似，会出现一个电磁平面波。当靠近「点源（point source）」时，电场和磁场与距离的相依性增加。

近场（near field）（磁和电的成份）和远场的关系，如附图一所示。所有的波都是磁场和电场成份的组合。这种组合称作「Poynting 向量」。实际上，是没有任何一个单独的电波或磁波存在的。我们之所以能够测量到平面波，是因为对一个小天线而言，在距离来源端数个波长的地方，其波前（wavefront）看起来

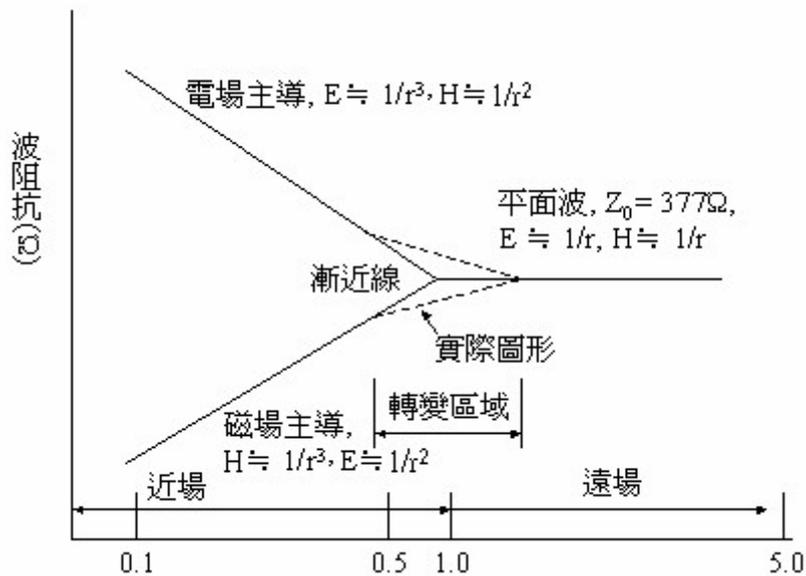
像平面一样。

这种外貌是由天线所观测到的物理「轮廓」；这就好像从河边向河中打水漂一样，我们所看到的水波是一波波的涟漪。场传播是从场的点源，以光速的速度向外辐射出去；其中，。电场成份的测量单位是 V/m，磁场成份的测量单位是 A/m。电场（E）和磁场（H）的比率是自由空间（free space）的阻抗。这里必须强调的是，在平面波中，波阻抗 Z_0 ，或称作自由空间的特性阻抗，是和距离无关，也和点源的特性无关。对一个在自由空间中的平面波而言：

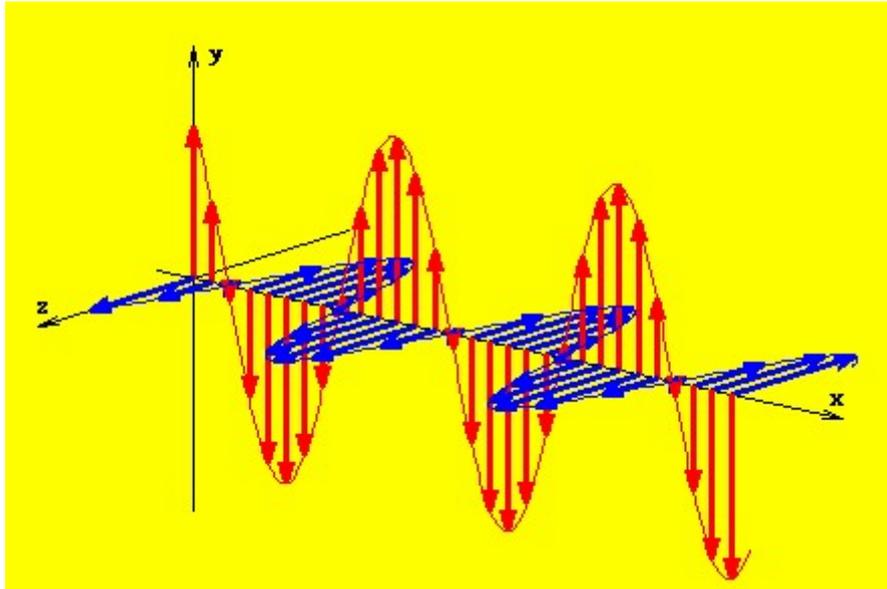
$$Z_0 = E/H = \sqrt{\frac{\mu_0}{\epsilon_0}} = \sqrt{\frac{4\pi \cdot 10^{-7} \text{ H/m}}{\frac{1}{36\pi} (10^{-9}) \text{ F/m}}} \cong 120\pi \text{ 或 } 377\Omega (\text{實際值 } 376.99\Omega)$$

波前所承载的能量单位是 watts/m²。

就 Maxwell 方程式的大多数应用而言，噪声耦合方法可以代表等效组件的模型。例如：在两个导体之间的一个时变电场，可以代表一个电容。在相同的两导体之间，一个时变磁场可以代表互感（mutual inductance）。附图二表示这两种噪声耦合机制。



图一：波阻抗和距离的关系



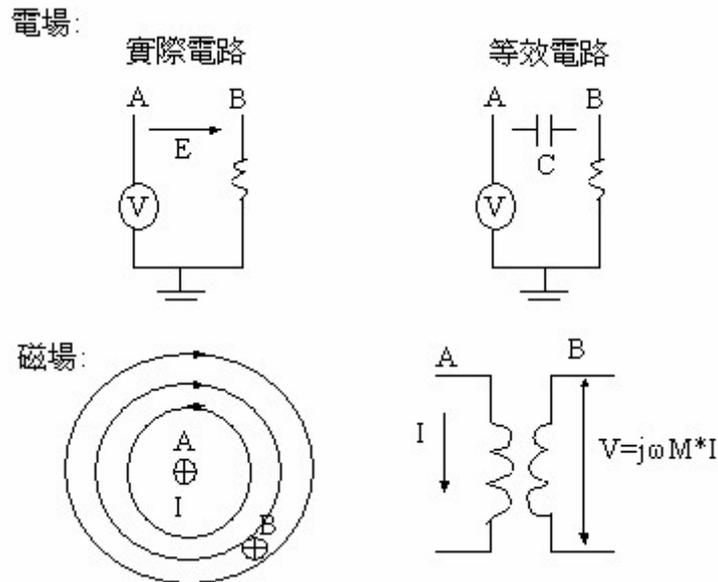
平面波的形状

若要使此噪声耦合方法正确，电路的实际大小必须比讯号的波长小。若此模型不是真正正确时，仍然可以使用集总组件（lumped component）来说明 EMC，原因如下：

1. Maxwell 方程式不能直接应用在大多数的真实情况中，这是因为复杂的边界条件所造成的。如果我们对集总模型的近似正确度没有信心，则此模型是不正确的。不过，大多数的集总组件（或称作离散组件）是可靠的。

2. 数值模型不会显示噪声是如何根据系统参数产生的。纵使有一个模型可能是答案，但与系统相关的参数是不会被预知、辨识，和显现的。在所有可用的模型当中，集总组件所建立的模型算是最好的。

为什么这个理论和对 Maxwell 方程式的讨论，对 PCB 设计和布线（layout）很重要？答案很简单。我们必须先知道电磁场是如何产生的，之后我们就能够降低在 PCB 中，由射频产生的电磁场。这与降低电路中的射频电流有关。此射频电流直接和讯号分布网络、旁路和耦合相关。射频电流最后会形成频率的谐波和其它数字讯号。讯号分布网络必须尽量的小，如此才能将射频回传电流的回路区域尽量缩小。旁路和耦合与最大电流相关，而且必须透过电源分散网络来产生大电流；而电源分散网络，在定义上，它的射频回传电流之回路区域是很大的。



图二：噪声耦合方法

Maxwell 方程式的应用

到目前为止，Maxwell 方程式的基本概念已经介绍过了

但是，要如何将此物理和高等微积分的知识，与 PCB 中的 EMC 产生关联呢？为了彻底了解，必须再将 Maxwell 方程式简化，才能将它应用到 PCB 布在线。为了应用它，我们可以将 Maxwell 方程式和 Ohm 定律产生关联：

Ohm 定律（时域）： $V = I * R$

Ohm 定律（频域）： $V_{rf} = I_{rf} * Z$

V 是电压，I 是电流，R 是电阻，Z 是阻抗 ($R + jX$)，rf 是指射频能量。如果射频电流存在于 PCB 走线中，且此走线具有一个固定的阻抗值，则一个射频电压将被产生，而且和射频电流成正比。请注意，在电磁波模型中，R 是被 Z 取代，Z 是复数 (complex number)，它具有电阻 (属于实数) 和电抗 (属于虚数)。

就阻抗等式而言，有许多种形式存在，这取决于我们是否要检视平面波的阻抗、电路阻抗...等。对导线或 PCB 走线而言，可以使用下列公式：

$$Z = R + jX_L + \frac{1}{jX_C} = R + j\omega L + \frac{1}{j\omega C}$$

其中， $X_L = 2\pi fL$ ，是在此公式中，唯一和导线或 PCB 走线有关的组件。

$$X_C = 1/(2\pi fC), \quad \omega = 2\pi f$$

当一个组件的电阻值和电感值都是已知，例如：一个「附导线的铁粉珠（ferritebead-on-lead）」、一个电阻、一个电容、或其它具有寄生组件的装置，必须考虑阻抗大小会受到频率的影响，这时可以应用下列的公式：

$$|Z| = \sqrt{R^2 + jX^2}$$

当频率大于数 kHz 时，电抗值通常会比 R 大；但在某些情况下，这并不会发生。电流会选择阻抗最小的路径。低于数 kHz 时，阻抗最小的路径是电阻；高于数 kHz 时，电抗最小的路径成为主宰者。此时，因为大多数电路是在数 kHz 以上的频率中工作，而「电流会选择阻抗最小的路径」这种想法变成不正确，因为它无法正确解释「电流如何在一条传输线中流动」。

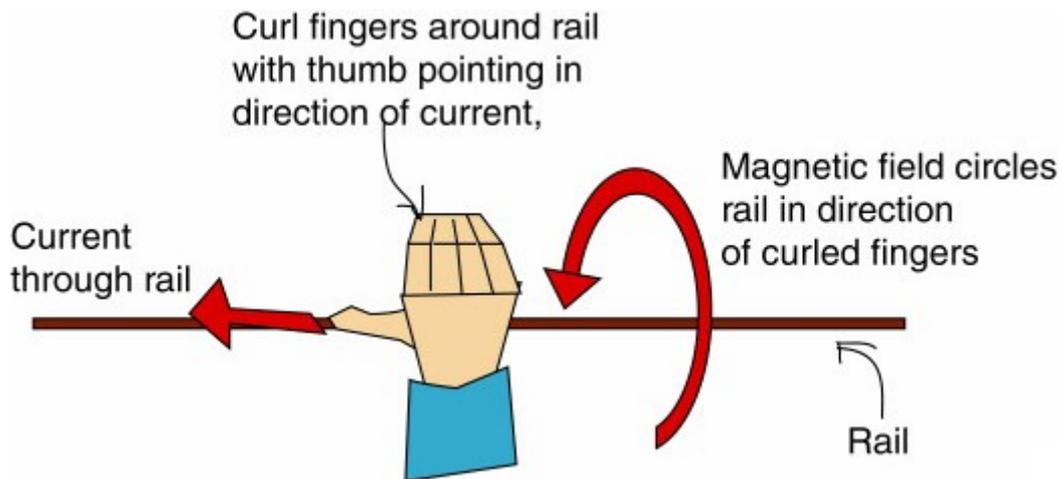
对承载电流频率超过 10 kHz 的导线而言，因为其电流总是选择阻抗最小的路径，其阻抗等同于电抗最小的路径。如果负载阻抗是连接到导线、电缆（cable）或走线，并且比传输线路径上与它并联的电容大，此时电感将变成主宰者。若所有连接的导线具有大致相同的截面积，则电感最小的路径就是具有最小回路区域的路径。回路区域越小，电感就越最小，因此，电流会流向这个路径。

每一条走线具有一个有限的阻抗值。「走线电感」是为何射频能量可以在 PCB 中产生的唯一理由。甚至可能因为连接硅芯片和安装座（mounting pad）的焊线过长，而导致射频能量的存在。在电路板上绕线会产生很高的电感值，尤其是要绕的走线很长时。长的走线是指那些绕线长度很长的线，这会导致在走线中，往返传播有所延迟的讯号，在尚未回到来源驱动端时，下一个触发讯号就被产生（这是在时域中观察）。换在频域中观察，是指一条长的传输线（走线），其总长大约超过频率的 $\lambda/10$ ，且此频率存在于传输线（走线）中。简单说，若一个射频电压施加在一个阻抗上，就可以得到射频电流。就是这个射频电流，将射频能量辐射到自由空间，因此违反了 EMC 的规定。上述例子可以协助我们了解 Maxwell 方程式和 PCB 布线，而且是使用非常简单的数学公式来说明。

根据 Maxwell 方程式，移动走线中的电荷可以产生一电流，此电流又会产生一磁场，这种被移动电荷产生的磁场称作「磁通线（magnetic lines of flux）」。使用「右手法则（Right-Hand Rule）」可以轻易地指出磁通线的方向，如附图三所示。右手拇指代表走线电流流动的方向，其余卷曲的手指包围着走线，代表磁场或磁通线的方向。此外，时变磁场会产生一个垂直的电场。射频辐射是此磁场和电场的组合。藉由辐射或导电的方式，磁场和电场会离开 PCB 结构。

请注意，此磁场是环绕着一个封闭式回路的边界运行。在 PCB 中，来源驱动端产生射频电流，并经过走线将射频电流传送到负载。射频电流必须经过一个回传系统回到来源端（Ampere 定律）。其结果是，产生了一个射频电流回路。

这个回路不必然是环状的，但通常是呈回旋状。因为这个过程会在回传系统内产生一个封闭回路，因此会产生一个磁场。这个磁场又会产生一个辐射的电场。在近场处，是由磁场成份主导；然而在远场处，电场对磁场的比率（波阻抗）大约是 $120\pi\ \Omega$ 或 $377\ \Omega$ ，和来源端无关。所以明显可知，在远场处，磁场可以使用一个循环型天线和一个相当灵敏的接收机来测量。接收准位将是 $E/120\pi$ （A/m，若 E 的单位是 V/m）。同理，可以应用到电场，能在近场处使用合适的测量仪器来测量电场。



图三：右手法则

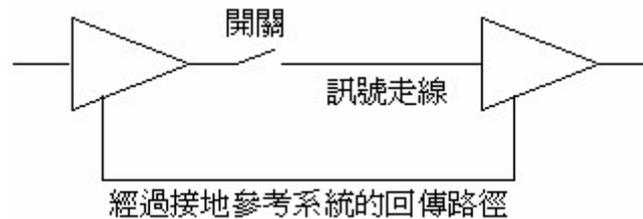
射频如何存在于 PCB 中的另一种简单解释，可由附图四和五中得知。在这里以时域和频域来分析典型的电路。根据 Kirchhoff 和 Ampere 定律，如果要使电路能够工作的话，一个封闭型回路电路必须存在。Kirchhoff 电压定律表示：在一个电路中，环绕任何一个封闭路径的电压总合必须是零。Ampere 定律表示：给定

的电流会在一个点上产生磁感应，它是以电流单元和电流与那个点的相对位置来计算的。

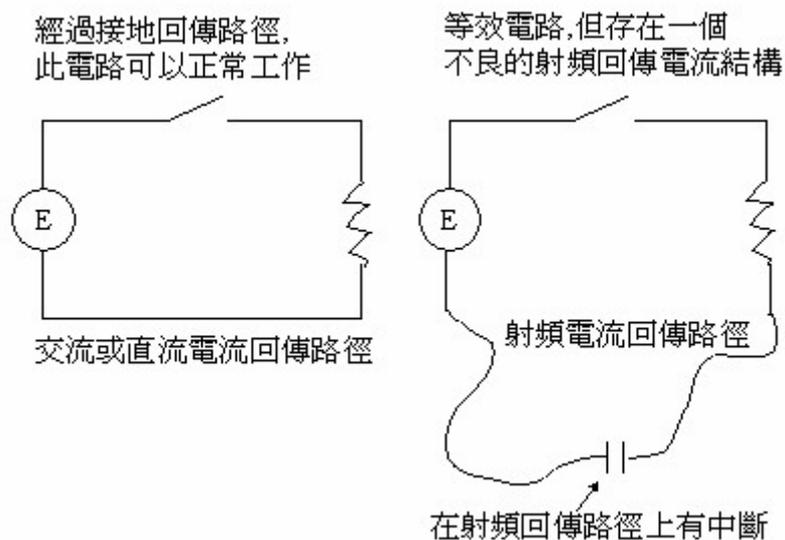
若封闭回路型电路不存在，讯号是无法透过传输线，从来源端到达负载的。当开关关闭时，电路就成立，交流或直流电流就开始流动。在频域，我们将此电流视为射频能量。其实，并没有存在两种不同的电流（时域或频域电流）。始终只有一种电流存在，它可以在时域或频域中呈现。从负载到来源端的射频回传路径也必须存在，否则电路将无法工作。因此，PCB 结构必须遵守 Maxwell 方程式、Kirchhoff 电压定律，和 Ampere 定律。

Maxwell 方程式、Kirchhoff 和 Ampere 定律全部都在说：若要使一个电路正

常工作或依期望的目的工作，一个封闭回路型网络必须要存在。附图四表示了这样的典型电路。当一条走线从来源端到达负载，一个回传电流路径也必须要存在，这是 Kirchhoff 和 Ampere 定律所规定的。



图四：封闭回路型电路



图五：一个封闭回路型电路的描述

如附图五所示，一个开关和来源驱动端（E）串联。当开关关闭时，电路按照期望结果正常工作；当开关开启时，则不具任何功能。对时域而言，期望

讯号从来源端到达负载。此讯号必须具有一个回传路径，才能使此电路成立，这通常是经过一个 0V（接地）的回传结构（Kirchhoff 定律）。射频电流的流动是从来源端到达负载，而且必须经过阻抗尽可能最小的路径返回，通常它是经过一个接地走线或接地平面（镜射平面）。射频电流的存在，最好使用 Ampere 定律来说明。

磁通量最小化

在探讨「EMI 是如何在 PCB 内产生」之前，必须先明白「磁通线是如何在传输线中产生」的基本机制，因为后者是前者的一个基本概念。磁通线是一电流流经一个固定或变动的阻抗所产生的。在一个网络中的阻抗，永远都存在于走线、组件的焊线、通孔

(via) ……等。如果磁通线有存在于 PCB 内，根据 Maxwell 方程式，射频能量的各种传送路径也一定存在。这些传送途径可能是经过自由空间辐射出去，或经过缆线的相互连接传导出。

为了消除 PCB 内的射频电流，必须先介绍「磁通量消除 (flux cancellation)」或「磁通量最小化 (flux minimization)」的概念。因为磁通线在传输线中，以逆时针方向运行，如果我们使射频回传路径，平行且邻近于来源端的走线，在回传路径 (逆时针方向的场) 上的磁通线，与来源端的路径 (顺时针方向的场) 做比较，它们的方向是相反的。当我们将顺时针方向的场和逆时针方向的场相互组合时，可以产生消除的效果。如果在来源端和回传路径之间，不需要的磁通线能够被消除或减至最少，则辐射或传导的射频电流就不会存在，除非是在走线的极小边界上。消除磁通量的概念很简单，但是在进行消除或最小化设计时，必须注意一些陷阱和容易疏忽的地方。因为一个小失误，可能会引起许多额外的错误，造成 EMC 工程师更多侦错和除错的负担。最简单的磁通量消除法，是使用「镜射平面 (image plane)」。不管 PCB 布线是设计的多么好，磁场和电场都永远存在。但是，如果我们消除了磁通线，则 EMI 就不存在。就是那么简单！

在设计 PCB 布线时，要如何消除磁通线呢？目前有许多技巧可供参考，但是它们不是全部都和消除磁通线有直接关系，简述其中的一些技巧如下：

- 多层板具有正确的多层设置 (stackup assignment) 和阻抗控制。
- 将频率走线 (clock trace) 绕到回传路径接地平面 (多层 PCB)、接地网格 (ground grid) 的附近，单侧和双侧板可以使用接地走线，或安全走线 (guard trace)。
- 将组件的塑料封装内部所产生的磁通线，捕捉到 0V 的参考系统中，以降低组件的辐射量。
- 谨慎选择逻辑组件，尽量减少组件和走线所辐射的射频频谱分布量。可以使用讯号缘变化率 (edge rate) 比较慢的装置。
- 藉由降低射频驱动电压 (来自频率产生电路，例如：TTL/CMOS)，来降低走在线的射频电流。
- 降低接地噪声电压，此电压存在于供电和接地平面结构中。
- 当必须推动最大电容负载，而所有装置脚位同时切换时，组件的去耦合 (decoupling) 电路必须充足。
- 必须将频率和讯号走线做妥善的终结，以避免发生阻尼振荡 (ringing)、电压过高 (overshoot)、电压过低 (undershoot)。

- 在选定的网络上，使用数据线路滤波器和共模扼流圈（common-mode choke）。
- 当有提供外部 I/O 缆线时，必须正确地使用旁路（非去耦合）电容。
- 为会辐射大量的共模式射频能量（由组件内部产生）之组件，提供一个接地的散热器（heatsink）。

检视上面所列的项目，可以知道，

磁通线只是「在 PCB 内会产生 EMI」的部份原因而已。其它原因还有：

- 在电路和 I/O 缆线之间，有共模和差模（differential mode）电流存在。
- 接地回路会产生一个磁场结构。
- 组件会辐射。
- 阻抗不匹配。

请注意，大多数的 EMI 辐射是由共模准位产生的。在电路板或电路中，这些共模准位可能会被转变成最小的场。

结语

要消除 PCB 中的 EMI，必须先从消除磁通量开始。但是，这是「说比做起来容易」，因为射频能量是看不见、闻不着的。不过，藉由寻找射频电流的位置与流动方向，并采用本文所介绍的几项技巧，以及参照 Maxwell 方程式、Kirchhoff 和 Ampere 定律，就可以逐渐缩小可疑的区域，找出正确的 EMI 位置，并消除它。