



# PIC12F635/PIC16F636/639

## 数据手册

采用纳瓦技术的  
8/14 引脚闪存  
8 位 CMOS 单片机

\* 受 Microchip 低引脚数专利 (Low Pin Count Patent) 美国专利号 5,847,450 保护的 8 位 8 引脚器件。其他美国或他国专利可能已经颁发, 或正在审查专利申请。

---

---

**请注意以下有关 Microchip 器件代码保护功能的要点：**

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

---

提供本文档的中文版本仅为了便于理解。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。未经 Microchip 书面批准，不得将 Microchip 的产品用作生命维持系统中的关键组件。在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

#### 商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、PowerSmart、rPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Migratable Memory、MXDEV、MXLAB、PICMASTER、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、dsPICDEM、dsPICDEM.net、dsPICworks、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Linear Active Thermistor、MPASM、MPLIB、MPLINK、MPSIM、PICKit、PICDEM、PICDEM.net、PICLAB、PICtail、PowerCal、PowerInfo、PowerMate、PowerTool、rFLAB、rPICDEM、Select Mode、Smart Serial、SmartTel、Total Endurance 和 WiperLock 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2005, Microchip Technology Inc. 版权所有。

**QUALITY MANAGEMENT SYSTEM  
CERTIFIED BY DNV  
== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 及位于加利福尼亚州 Mountain View 的全球总部、设计中心和晶圆生产厂均于 2003 年 10 月通过了 ISO/TS-16949:2002 质量体系认证。公司在 PICmicro® 8 位单片机、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



**MICROCHIP**

**PIC12F635/PIC16F636/639**

## 采用纳瓦技术的 8/14 引脚 8 位 CMOS 闪存单片机

### 高性能 RISC CPU

- 仅需学习 35 条指令：
  - 除了跳转指令以外，所有指令都是单周期的
- 工作速度：
  - DC – 20 MHz 振荡器 / 时钟输入
  - DC – 200 ns 指令周期
- 中断能力
- 8 级深硬件堆栈
- 直接、间接和相对寻址方式

### 特殊单片机功能

- 精确的内部振荡器：
  - 出厂时精度已校准到  $\pm 1\%$
  - 软件可选择频率范围：8 MHz 到 31 kHz
  - 可用软件调整
  - 双速启动模式
  - 用于关键应用的晶振故障检测
- 时钟模式切换以使器件低功耗运行
- 省电的休眠模式
- 宽工作电压范围（2.0V-5.5V）
- 工业级和扩展级温度范围
- 上电复位（POR）
- 唤醒复位（WUR）
- 独立的弱上拉 / 下拉电阻
- 可编程低压检测（PLVD）
- 上电延时定时器（PWRT）和振荡器起振定时器
- 带软件控制选择的欠压检测（BOD）
- 增强型低电流看门狗定时器（WDT），带有独立振荡器（预分频器最大时，软件可选择的标称值为 268 秒），可用软件启动
- 带上拉 / 输入引脚的复用式主复位功能
- 可编程代码保护（程序和数据分开）
- 高耐久性的闪存 / EEPROM 存储单元：
  - 闪存耐写次数达 100,000 次
  - EEPROM 耐写次数达 1,000,000 次
  - 闪存 / 数据 EEPROM 的数据保持期 >40 年

### 低功耗功能

- 待机电流：
  - 1 nA @ 2.0V，典型值
- 工作电流：
  - 8.5  $\mu$ A @ 32 kHz，2.0V，典型值
  - 100  $\mu$ A @ 1 MHz，2.0V，典型值
- 看门狗定时器电流：
  - 1  $\mu$ A @ 2.0V，典型值

### 外设功能

- 6/12 个具有独立方向控制功能的 I/O 引脚：
  - 高灌 / 拉电流能力，可直接驱动 LED
  - 引脚电平变化中断
  - 独立可编程弱上拉 / 下拉
  - 超低功耗唤醒
- 模拟比较器模块，具有：
  - 最多有 2 个模拟比较器
  - 片上可编程比较器参考电压（CVREF）模块（VDD 的 %）
  - 可从外部访问比较器输入和输出
- Timer0：带有 8 位可编程预分频器的 8 位定时器 / 计数器
- 增强型 Timer1：
  - 带有预分频器的 16 位定时器 / 计数器
  - 外部门控输入模式
  - 如果选用 INTOSC 模式，在 LP 模式中可选择 OSC1 或 OSC2 作为 Timer1 的振荡器
- KEELoQ<sup>®</sup> 兼容的硬件加密模块
- 通过两个引脚可实现在线串行编程（ICSP<sup>™</sup>）

### 低频模拟前端特性（仅限 PIC16F639）

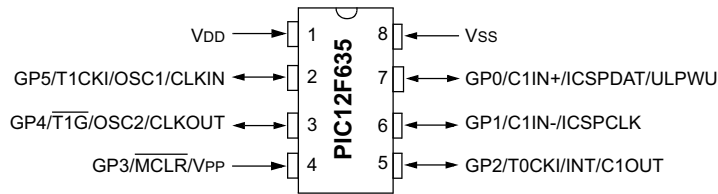
- 3 个输入引脚，用于 125 kHz LF 输入信号
- 高输入检波灵敏度（典型值 3 mVPP）
- 解调数据、载波时钟或 RSSI 输出选择
- 输入载波频率：125 kHz，典型值
- 输入调制频率：最大 4 kHz
- 8 个内部配置寄存器
- 双向收发器通讯（LF 对讲）
- 可编程天线调谐电容（可达 63 pF，1 pF/步）
- 低待机电流：5  $\mu$ A（启用 3 个信道时），典型值
- 低工作电流：15  $\mu$ A（启用 3 个信道时），典型值
- 串行外设接口（SPI<sup>™</sup>），带有内置 MCU 和外部器件
- 支持电池后备方式：支持带有外部电路的无电池工作方式

# PIC12F635/PIC16F636/639

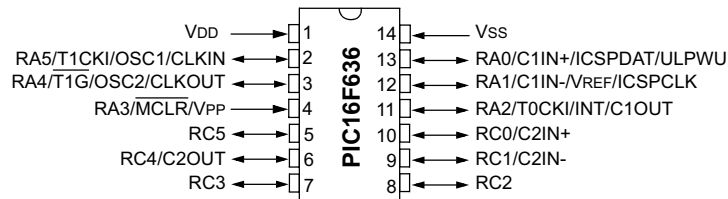
器件	程序存储器	数据存储器		I/O	比较器	低频模拟前端
	闪存 (字)	SRAM (字节)	EEPROM (字节)			
PIC12F635	1024	64	128	6	1	N
PIC16F636	2048	128	256	12	2	N
PIC16F639	2048	128	256	12	2	Y

## 引脚示意图

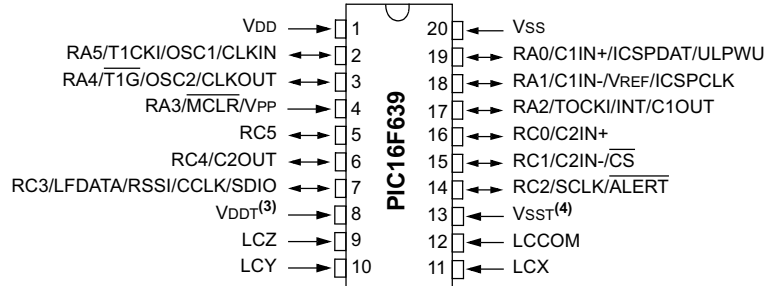
### 8 引脚 PDIP、SOIC 和 DFN-S



### 14 引脚 PDIP、SOIC 和 TSSOP



### 20 引脚 SSOP



- 注 1: 任何提及 PORTA、RAn、TRISA 和 TRISAn 之处, 均分别指 GPIO、GPn、TRISIO 和 TRISIO<sub>n</sub>。
- 2: I/O 端口的更多信息, 可查阅《PICmicro® 中档单片机系列参考手册》(DS33023A\_CN)。
- 3: VDDT 是模拟前端的电源电压 (仅限 PIC16F639)。本档中, 除非另外说明, 均将 VDDT 视作 VDD。
- 4: Vsst 是模拟前端的接地参考电压 (仅限 PIC16F639)。本档中, 除非另外说明, 均将 Vsst 视作 Vss。

# PIC12F635/PIC16F636/639

## 目录

1.0	器件概述 .....	5
2.0	存储器构成 .....	11
3.0	时钟源 .....	29
4.0	I/O 端口 .....	39
5.0	Timer0 模块 .....	53
6.0	具备门控功能的 Timer1 模块 .....	57
7.0	比较器模块 .....	61
8.0	可编程低压检测 (PLVD) 模块 .....	71
9.0	数据 EEPROM 存储器 .....	73
10.0	KeeLoq® 兼容加密模块 .....	77
11.0	模拟前端 (AFE) 功能说明 (仅限 PIC16F639) .....	79
12.0	CPU 的特殊功能 .....	111
13.0	指令集概述 .....	131
14.0	开发支持 .....	141
15.0	电气特性 .....	147
16.0	DC 和 AC 特性图表 .....	173
17.0	封装信息 .....	175
	Microchip 网站 .....	185
	变更通知客户服务 .....	185
	客户支持 .....	185
	读者反馈表 .....	186
	附录 A: 数据手册版本历史 .....	187
	产品标识体系 .....	193
	全球销售及服务网点 .....	194

## 致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 [CTRC@microchip.com](mailto:CTRC@microchip.com)，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

### 最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如 DS30000A 是 DS30000 的 A 版本。

### 勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

### 客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 [www.microchip.com](http://www.microchip.com) 上注册。

# PIC12F635/PIC16F636/639

---

---

注:

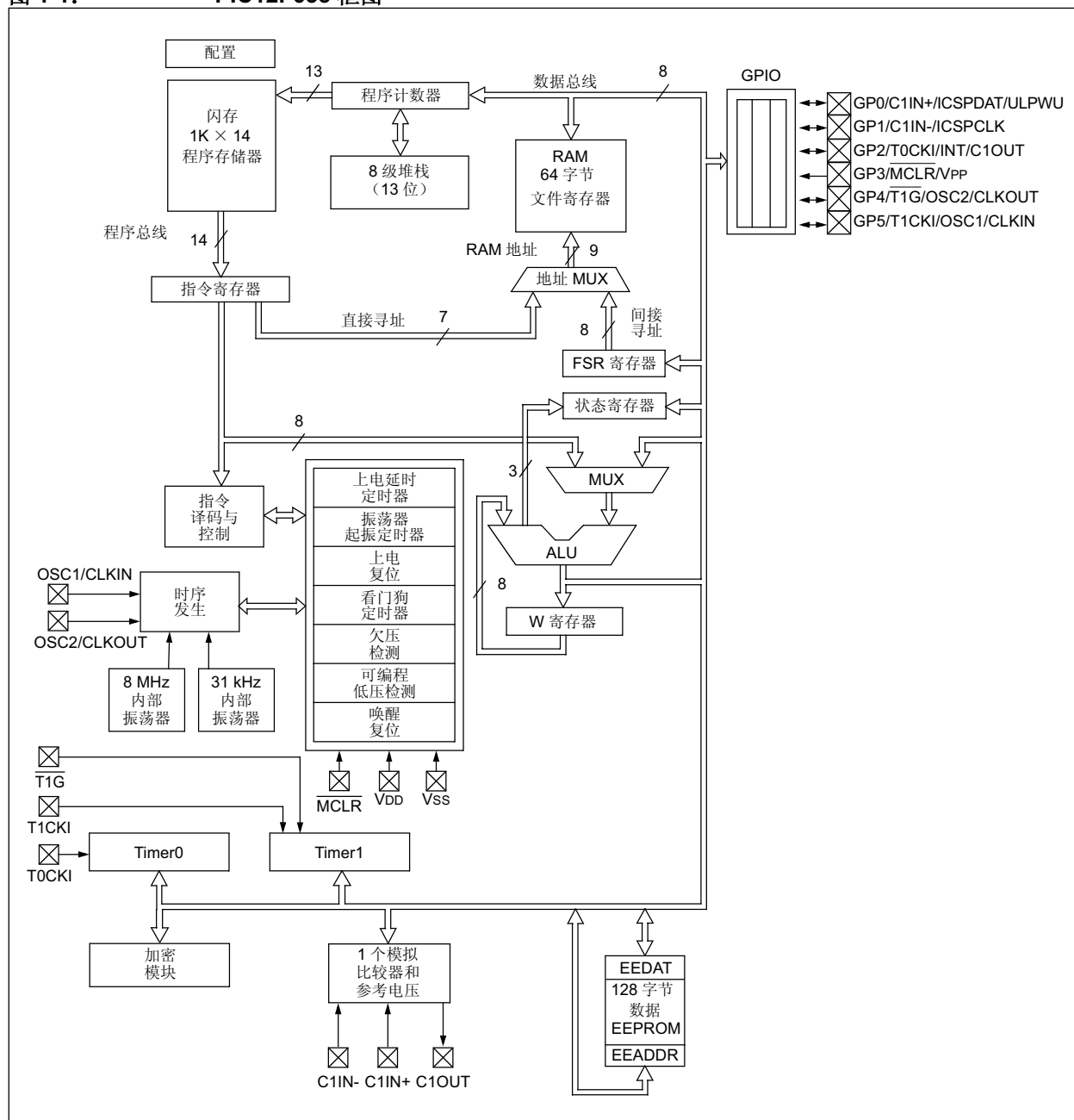
# PIC12F635/PIC16F636/639

## 1.0 器件概述

本文档包含 PIC12F635/PIC16F636/639 器件的具体信息。其他信息可参见《PICmicro® 中档单片机系列参考手册》(DS33023A\_CN)，您可向当地 Microchip 销售代表处索取或从 Microchip 网站下载。此参考手册视为是对本数据手册的补充文档，我们极力推荐用户阅读该手册，以更好地理解芯片结构和外设模块的操作。

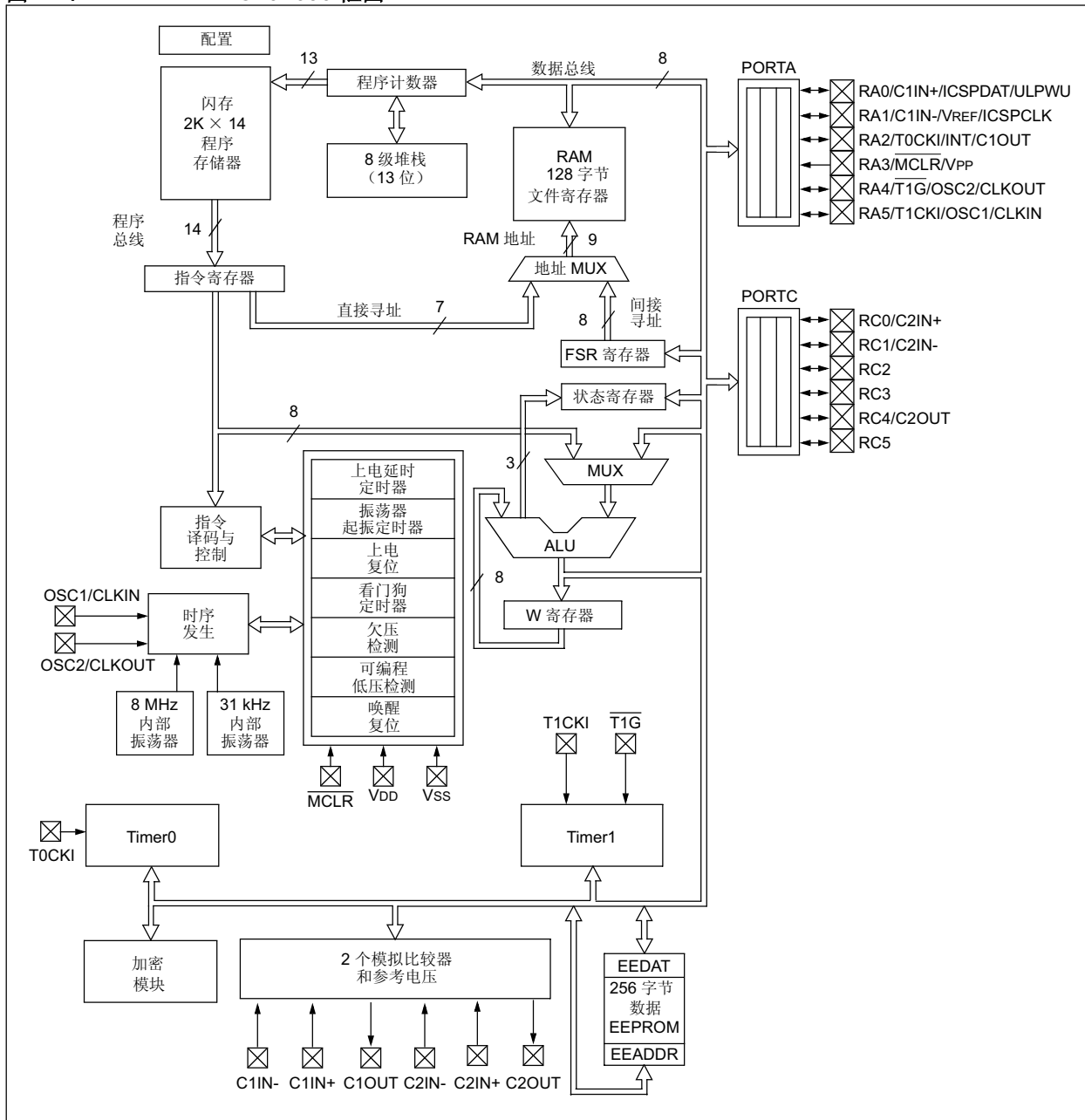
本数据手册包括了 PIC12F635/PIC16F636/639 器件。图 1-1 至图 1-3 所示为 PIC12F635/PIC16F636/639 器件的框图。表 1-1 至表 1-3 所示为引脚排列说明。

图 1-1: PIC12F635 框图



# PIC12F635/PIC16F636/639

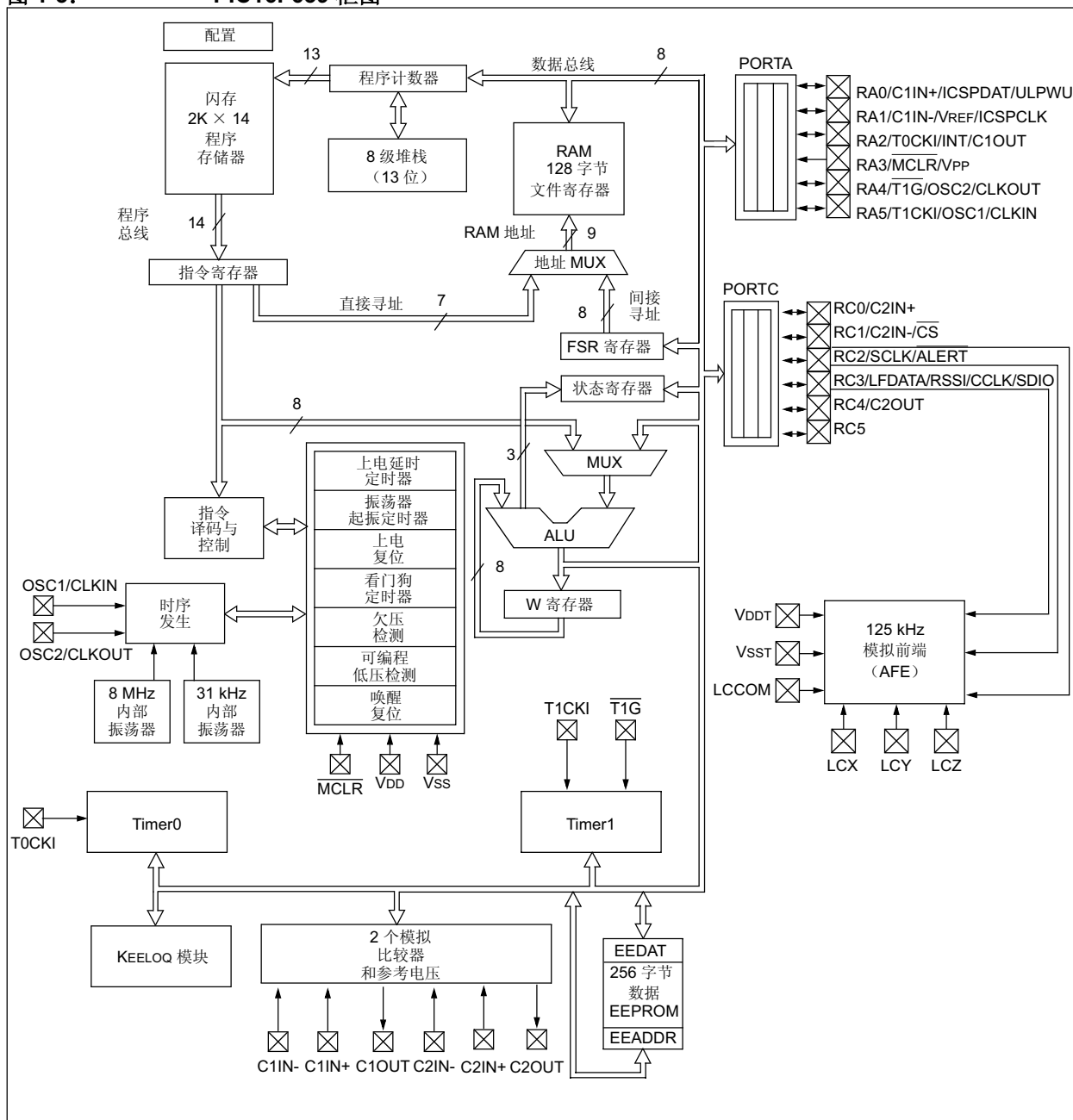
图 1-2: PIC16F636 框图





# PIC12F635/PIC16F636/639

图 1-3: PIC16F639 框图



# PIC12F635/PIC16F636/639

表 1-1: PIC12F635 引脚说明

名称	功能	输入类型	输出类型	说明
VDD	VDD	D	—	单片机电源。
GP5/T1CKI/OSC1/CLKIN	GP5	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T1CKI	ST	—	Timer1 时钟。
	OSC1	XTAL	—	XTAL 连接。
	CLKIN	ST	—	Tosc 参考时钟。
GP4/T1G/OSC2/CLKOUT	GP4	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T1G	ST	—	Timer1 门控。
	OSC2	—	XTAL	XTAL 连接。
	CLKOUT	—	CMOS	Tosc/4 参考时钟。
GP3/MCLR/VPP	GP3	TTL	—	通用输入。单独控制的电平变化中断。
	MCLR	ST	—	主清零复位。配置为 MCLR 时，上拉使能。
	VPP	HV	—	编程电压。
GP2/T0CKI/INT/C1OUT	GP2	ST	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T0CKI	ST	—	Timer0 外部时钟。
	INT	ST	—	外部中断。
	C1OUT	—	CMOS	比较器 1 的输出。
GP1/C1IN-/ICSPCLK	GP1	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	C1IN-	AN	—	比较器 1 的输入——负极。
	ICSPCLK	ST	—	串行编程时钟。
GP0/C1IN+/ICSPDAT/ULPWU	GP0	TTL	—	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。可选择的超低功耗唤醒引脚。
	C1IN+	AN	—	比较器 1 的输入——正极。
	ICSPDAT	TTL	CMOS	串行编程数据 I/O。
	ULPWU	AN	—	超低功耗唤醒输入。
Vss	Vss	D	—	单片机接地参考电压。

图注: AN = 模拟输入或输出      CMOS = CMOS 兼容输入或输出      D = 直流  
 HV = 高压      ST = CMOS 电平的施密特触发器输入  
 TTL = TTL 兼容输入      XTAL = 晶振

# PIC12F635/PIC16F636/639

表 1-2: PIC16F636 引脚说明

名称	功能	输入类型	输出类型	说明
VDD	VDD	D	—	单片机电源。
RA5/T1CKI/OSC1/CLKIN	RA5	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T1CKI	ST	—	Timer1 时钟。
	OSC1	XTAL	—	XTAL 连接。
	CLKIN	ST	—	Tosc 参考时钟。
RA4/T1G/OSC2/CLKOUT	RA4	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T1G	ST	—	Timer1 门控。
	OSC2	—	XTAL	XTAL 连接。
	CLKOUT	—	CMOS	Tosc/4 参考时钟。
RA3/MCLR/VPP	RA3	TTL	—	通用 I/O。单独控制的电平变化中断。
	MCLR	ST	—	主清零复位。配置为 MCLR 时，上拉使能。
	VPP	HV	—	编程电压。
RC5	RC5	TTL	CMOS	通用 I/O。
RC4/C2OUT	RC4	TTL	CMOS	通用 I/O。
	C2OUT	—	CMOS	比较器 2 的输出。
RC3	RC3	TTL	CMOS	通用 I/O。
RC2	RC2	TTL	CMOS	通用 I/O。
RC1/C2IN-	RC1	TTL	CMOS	通用 I/O。
	C2IN-	AN	—	比较器 1 的输入——负极。
RC0/C2IN+	RC0	TTL	CMOS	通用 I/O。
	C2IN+	AN	—	比较器 1 的输入——正极。
RA2/T0CKI/INT/C1OUT	RA2	ST	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T0CKI	ST	—	Timer0 外部时钟。
	INT	ST	—	外部中断。
	C1OUT	—	CMOS	比较器 1 的输出。
RA1/C1IN-/VREF/ICSPCLK	RA1	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	C1IN-	AN	—	比较器 1 的输入——负极。
	ICSPCLK	ST	—	串行编程时钟。
RA0/C1IN+/ICSPDAT/ULPWU	RA0	TTL	—	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。可选择的超低功耗唤醒引脚。
	C1IN+	AN	—	比较器 1 的输入——正极。
	ICSPDAT	TTL	CMOS	串行编程数据 I/O。
	ULPWU	AN	—	超低功耗唤醒输入。
Vss	Vss	D	—	单片机接地参考电压。

图注: AN = 模拟输入或输出  
HV = 高压  
TTL = TTL 兼容输入

CMOS = CMOS 兼容输入或输出  
ST = CMOS 电平的施密特触发器输入  
XTAL = 晶振

D = 直流

# PIC12F635/PIC16F636/639

表 1-3: PIC16F639 引脚说明

名称	功能	输入类型	输出类型	说明
VDD	VDD	D	—	单片机电源。
RA5/T1CKI/OSC1/CLKIN	RA5	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T1CKI	ST	—	Timer1 时钟。
	OSC1	XTAL	—	XTAL 连接。
	CLKIN	ST	—	Tosc/4 参考时钟。
RA4/T1G/OSC2/CLKOUT	RA4	TTL	CMOS	通用 I/O。单独控制的电平变化中断。单独使能的上拉 / 下拉。
	T1G	ST	—	Timer1 门控。
	OSC2	—	XTAL	XTAL 连接。
	CLKOUT	—	CMOS	Tosc 参考时钟。
RA3/MCLR/VPP	RA3	TTL	—	通用输入。单独控制的电平变化中断。
	MCLR	ST	—	主清零复位。配置为 MCLR 时，上拉使能。
	VPP	HV	—	编程电压。
RC5	RC5	TTL	CMOS	通用 I/O。
RC4/C2OUT	RC4	TTL	CMOS	通用 I/O。
	C2OUT	—	CMOS	比较器 2 的输出。
RC3/LFDATA/RSSI/CCLK/SDIO	RC3	TTL	CMOS	通用 I/O。
	LFDATA	—	CMOS	至 LC 引脚的模拟输入信号的数字输出表示。
	RSSI	—	电流	接收信号强度指示器。与输入幅值成正比的模拟电流。
	CCLK	—	—	载波时钟输出。
	SDIO	TTL	CMOS	SPI 通讯的输入 / 输出。
VDDT	VDDT	D	—	模拟前端电源。本档中，除非另外说明，均视 VDDT 为 VDD。
LCZ	LCZ	AN	—	125 kHz 模拟 Z 信道输入。
LCY	LCY	AN	—	125 kHz 模拟 Y 信道输入。
LCX	LCX	AN	—	125 kHz 模拟 X 信道输入。
LCCOM	LCCOM	AN	—	模拟输入的公共参考。
VsST	VsST	D	—	模拟前端的接地参考。本档中，除非另外说明，均视 VsST 为 Vss。
RC2/SCLK/ALERT	RC2	TTL	CMOS	通用 I/O。
	SCLK	TTL	—	SPI 通讯的数字时钟输入。
	ALERT	—	OC	带内部上拉电阻的 AFE 错误信号输出。
RC1/C2IN-/CS	RC1	TTL	CMOS	通用 I/O。
	C2IN-	AN	—	比较器 1 的输入——负极。
	CS	TTL	—	SPI 通讯的片选输入，带内部上拉电阻。
RC0/C2IN+	RC0	TTL	CMOS	通用 I/O。
	C2IN+	AN	—	比较器 1 的输入——正极。
RA2/T0CKI/INT/C1OUT	RA2	ST	CMOS	通用 I/O。单独控制的变化中断。单独使能的上拉 / 下拉。
	T0CKI	ST	—	Timer0 外部时钟。
	INT	ST	—	外部中断。
	C1OUT	—	CMOS	比较器 1 的输出。
RA1/C1IN-/VREF/ICSPCLK	RA1	TTL	CMOS	通用 I/O。单独控制的变化中断。单独使能的上拉 / 下拉。
	C1IN-	AN	—	比较器 1 的输入——负极。
	ICSPCLK	ST	—	串行编程时钟。
RA0/C1IN+/ICSPDAT/ULPWU	RA0	TTL	—	通用 I/O。单独控制的变化中断。单独使能的上拉 / 下拉。可选择超低功耗唤醒引脚。
	C1IN+	AN	—	比较器 1 的输入——正极。
	ICSPDAT	TTL	CMOS	串行编程数据 I/O。
	ULPWU	AN	—	超低功耗唤醒输入。
Vss	Vss	D	—	单片机接地参考电压。

图注: AN = 模拟输入或输出  
HV = 高压  
TTL = TTL 兼容输入

CMOS = CMOS 兼容输入或输出  
ST = CMOS 电平的施密特触发器输入  
XTAL = 晶振

D = 直流  
OC = 集电极开路

# PIC12F635/PIC16F636/639

## 2.0 存储器构成

### 2.1 程序存储器构成

PIC12F635/PIC16F636/639 器件具有一个 13 位程序计数器，能够寻址  $8K \times 14$  的程序存储空间。只有第一个  $1K \times 14$ （对 PIC12F635 为 0000h-03FFh）和  $2K \times 14$ （对 PIC16F636/639 为 0000h-07FFh）是物理实现的。访问超出上述界限的存储单元，将回到第一个  $2K \times 14$  空间。复位矢量位于 0000h，而中断矢量位于 0004h（见图 2-1）。

### 2.2 数据存储器构成

数据存储器（见图 2-2）分为两个存储区（Bank），这两个存储区中包含通用寄存器（General Purpose Register, GPR）和特殊功能寄存器（Special Function Register, SFR）。特殊功能寄存器位于每个存储区的前 32 个单元中。Bank 0 的寄存器单元 20h-7Fh 和 Bank 1 的 A0h-BFh 是通用寄存器，对于 PIC16F636/639 而言，以静态 RAM 的形式实现。而对于 PIC12F635，40h 至 7Fh 的寄存器单元是通用寄存器，以静态 RAM 的形式实现。Bank 1 中寄存器单元 F0h-FFh 指向 Bank 0 中的地址 70h-7Fh。所有其他 RAM 均未使用，读取时返回 0。RP0（STATUS<5>）是存储区选择位。

图 2-1: PIC12F635 的程序存储器映射和堆栈

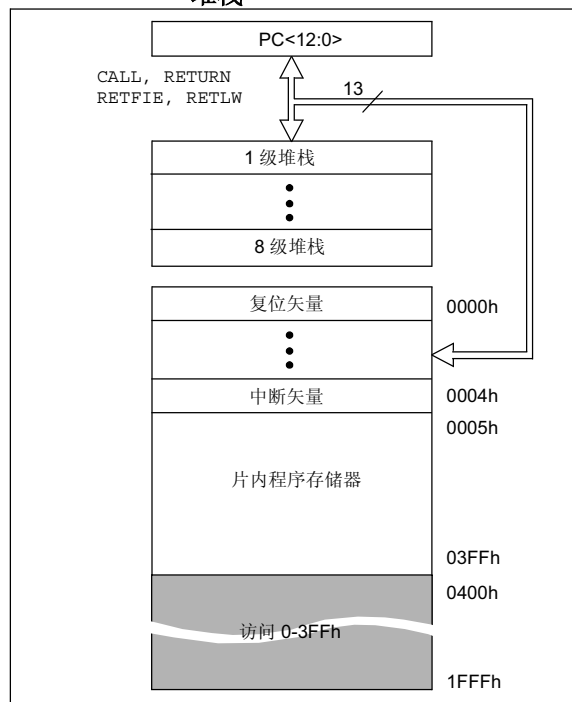
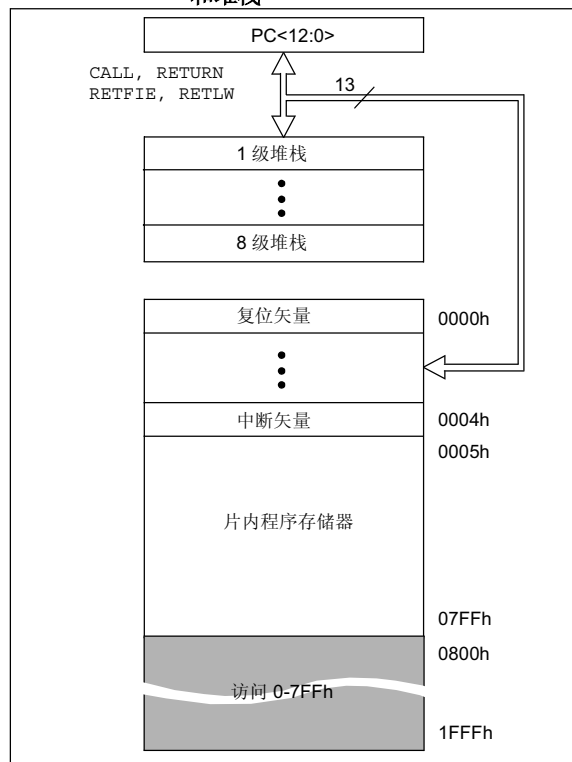


表 2-1: 存储区选择

RP0	RP1	存储区 (Bank)
0	0	0
1	0	1
0	1	2
1	1	3

图 2-2: PIC16F636/639 的程序存储器映射和堆栈



# PIC12F635/PIC16F636/639

---

## 2.2.1 通用寄存器

PIC12F635的寄存器文件组织为 $64 \times 8$ ，而PIC16F636/639的寄存器文件则组织为 $128 \times 8$ 。通过文件选择寄存器（File Select Register, FSR），可以直接或间接地访问每个寄存器（见 2.4 “间接寻址、INDF 和 FSR 寄存器”）。

## 2.2.2 特殊功能寄存器

特殊功能寄存器（SFR）为 CPU 和外设模块用来对器件进行所需操作控制的寄存器（见图 2-1）。这些寄存器皆为静态 RAM。

特殊功能寄存器可分为两类，即：内核和外设。本节将介绍与“内核”相关的特殊功能寄存器。与外围功能模块相关的特殊功能寄存器将在相应的外设模块章节中介绍。

# PIC12F635/PIC16F636/639

图 2-3: PIC12F635 特殊功能寄存器

文件地址		文件地址		文件地址		文件地址			
间接寻址 <sup>(1)</sup>	00h	间接寻址 <sup>(1)</sup>	80h	访问 00h-0Bh	访问 80h-8Bh	访问	100h		
TMR0	01h	OPTION_REG	81h			访问	101h	访问	180h
PCL	02h	PCL	82h			访问	102h	访问	181h
STATUS	03h	STATUS	83h			访问	103h	访问	182h
FSR	04h	FSR	84h			访问	104h	访问	183h
GPIO	05h	TRISIO	85h			访问	105h	访问	184h
	06h		86h			访问	106h	访问	185h
	07h		87h			访问	107h	访问	186h
	08h		88h			访问	108h	访问	187h
	09h		89h			访问	109h	访问	188h
PCLATH	0Ah	PCLATH	8Ah			访问	10Ah	访问	189h
INTCON	0Bh	INTCON	8Bh			访问	10Bh	访问	18Ah
PIR1	0Ch	PIE1	8Ch			访问	10Ch	访问	18Bh
	0Dh		8Dh			访问	10Dh	访问	18Ch
TMR1L	0Eh	PCON	8Eh			访问	10Eh	访问	18Dh
TMR1H	0Fh	OSCCON	8Fh			访问	10Fh	访问	18Eh
T1CON	10h	OSCTUNE	90h	CRCON	110h	访问	18Fh		
	11h		91h	CRDAT0 <sup>(2)</sup>	111h	访问	190h		
	12h		92h	CRDAT1 <sup>(2)</sup>	112h	访问	191h		
	13h		93h	CRDAT2 <sup>(2)</sup>	113h	访问	192h		
	14h	LVDCON	94h	CRDAT3 <sup>(2)</sup>	114h	访问	193h		
	15h	WPUA	95h	访问	115h	访问	194h		
	16h	IOCA	96h	访问	116h	访问	195h		
	17h	WDA	97h	访问	117h	访问	196h		
WDTCN	18h		98h	访问	118h	访问	197h		
CMCON0	19h	VRCON	99h	访问	119h	访问	198h		
CMCON1	1Ah	EEDAT	9Ah	访问	11Ah	访问	199h		
	1Bh	EEADR	9Bh	访问	11Bh	访问	19Ah		
	1Ch	EECON1	9Ch	访问	11Ch	访问	19Bh		
	1Dh	EECON2 <sup>(1)</sup>	9Dh	访问	11Dh	访问	19Ch		
	1Eh		9Eh	访问	11Eh	访问	19Dh		
	1Fh		9Fh	访问	11Fh	访问	19Eh		
	20h		A0h	访问	120h	访问	19Fh		
	3Fh		EFh	访问	16Fh	访问	1A0h		
通用寄存器 64 字节	40h		F0h	访问	170h	访问	1EFh		
	7Fh	访问 70h-7Fh	FFh	访问	17Fh	访问 Bank 0	1FFh		

Bank 0    Bank 1    Bank 2    Bank 3

■ 未使用的数据存储单元，读为 0。

注 1: 不是实际存在的寄存器。

2: CRDAT<3:0> 是 KEELOQ® 硬件外设相关寄存器。在模块实现以及访问相关寄存器时，要求执行“KEELOQ® Encoder License Agreement”（KEELOQ® 编码器许可协议）。“KEELOQ® Encoder License Agreement”可以通过 Microchip 网站 [www.microchip.com/KEELOQ](http://www.microchip.com/KEELOQ) 或联系当地 Microchip 销售办事处取得。

# PIC12F635/PIC16F636/639

图 2-4: PIC16F636/639 特殊功能寄存器

文件地址		文件地址		文件地址		文件地址	
间接寻址 <sup>(1)</sup>	00h	间接寻址 <sup>(1)</sup>	80h		100h		180h
TMR0	01h	OPTION_REG	81h		101h		181h
PCL	02h	PCL	82h		102h		182h
STATUS	03h	STATUS	83h		103h		183h
FSR	04h	FSR	84h		104h		184h
PORTA	05h	TRISA	85h	访问 00h-0Bh	105h	访问 80h-8Bh	185h
	06h		86h		106h		186h
PORTC	07h	TRISC	87h		107h		187h
	08h		88h		108h		188h
	09h		89h		109h		189h
PCLATH	0Ah	PCLATH	8Ah		10Ah		18Ah
INTCON	0Bh	INTCON	8Bh		10Bh		18Bh
PIR1	0Ch	PIE1	8Ch				18Ch
	0Dh		8Dh				18Dh
TMR1L	0Eh	PCON	8Eh				18Eh
TMR1H	0Fh	OSCCON	8Fh		18Fh		
T1CON	10h	OSCTUNE	90h	CRCON	110h		190h
	11h		91h	CRDAT0 <sup>(2)</sup>	111h		191h
	12h		92h	CRDAT1 <sup>(2)</sup>	112h		192h
	13h		93h	CRDAT2 <sup>(2)</sup>	113h		193h
	14h	LVDCON	94h	CRDAT3 <sup>(2)</sup>	114h		194h
	15h	WPUDA	95h		115h		195h
	16h	IOCA	96h		116h		196h
	17h	WDA	97h		117h		197h
WDTCON	18h		98h		118h		198h
CMCON0	19h	VRCON	99h		119h		199h
CMCON1	1Ah	EEDAT	9Ah		11Ah		19Ah
	1Bh	EEADR	9Bh		11Bh		19Bh
	1Ch	EECON1	9Ch		11Ch		19Ch
	1Dh	EECON2 <sup>(1)</sup>	9Dh		11Dh		19Dh
	1Eh		9Eh		11Eh		19Eh
	1Fh		9Fh		11Fh		19Fh
通用 寄存器 96 字节	20h	通用 寄存器 32 字节	A0h		120h		1A0h
			BFh				
			C0h		16Fh		1EFh
			EFh				
		访问 70h-7Fh	F0h	访问 70h-7Fh	170h	访问 Bank 0	1F0h
			FFh		17Fh		1FFh
Bank 0		Bank 1		Bank 2		Bank 3	

■ 未用的数据存储单元，读为 0。

注 1: 不是实际存在的寄存器。

2: CRDAT<3:0> 是 KEELOQ<sup>®</sup> 硬件外设相关寄存器。在模块实现以及访问相关寄存器时，要求执行“KEELOQ<sup>®</sup> Encoder License Agreement”（KEELOQ<sup>®</sup> 编码器许可协议）。“KEELOQ<sup>®</sup> Encoder License Agreement”可以通过 Microchip 网站 [www.microchip.com/KEELOQ](http://www.microchip.com/KEELOQ) 或联系当地 Microchip 销售办事处取得。



# PIC12F635/PIC16F636/639

表 2-2: PIC12F635 特殊功能寄存器汇总, BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR时的值	其他所有 复位值 <sup>(1)</sup>	
Bank 0												
00h	INDF	用 FSR 的内容寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	xxxx xxxx	
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu	
02h	PCL	程序计数器 (PC) 低 8 位字节								0000 0000	0000 0000	
03h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu	
04h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuuu	
05h	GPIO	—	—	GP5	GP4	GP3	GP2	GP1	GP0	--xx xx00	--uu uu00	
06h	—	未用								—	—	
07h	—	未用								—	—	
08h	—	未用								—	—	
09h	—	未用								—	—	
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器				---	0000	---	0000
0Bh	INTCON	GIE	PEIE	TOIE	INTE	RAIE	TOIF	INTF	RAIF <sup>(2)</sup>	0000 0000	0000 0000	
0Ch	PIR1	EEIF	LVDIF	CRIF	—	C1IF	OSFIF	—	TMR1IF	000- 00-0	000- 00-0	
0Dh	—	未用								—	—	
0Eh	TMR1L	16 位 TMR1 低 8 位的保持寄存器								xxxx xxxx	uuuu uuuu	
0Fh	TMR1H	16 位 TMR1 高 8 位的保持寄存器								xxxx xxxx	uuuu uuuu	
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu	
11h	—	未用								—	—	
12h	—	未用								—	—	
13h	—	未用								—	—	
14h	—	未用								—	—	
15h	—	未用								—	—	
16h	—	未用								—	—	
17h	—	未用								—	—	
18h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	---0 1000	
19h	CMCON0	—	C1OUT	—	C1INV	CIS	CM2	CM1	CM0	-0-0 0000	-0-0 0000	
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	CMSYNC	---- --10	---- --10	
1Bh	—	未用								—	—	
1Ch	—	未用								—	—	
1Dh	—	未用								—	—	
1Eh	—	未用								—	—	
1Fh	—	未用								—	—	

图注: — = 未用的存储单元, 读为 0, u = 不变, x = 未知, q = 数值取决于具体情况, 阴影 = 未用

- 注 1: 其他 (非上电复位) 复位包括在正常操作期间的  $\overline{MCLR}$  复位和看门狗定时器复位。  
 2:  $\overline{MCLR}$  和 WDT 复位不影响先前的数据锁存值。复位时 RAIF 位将清零, 但如果存在不匹配则将置 1。

# PIC12F635/PIC16F636/639

表 2-3: PIC12F635 特殊功能寄存器汇总, BANK 1

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR时的值	其他所有 复位值 <sup>(1)</sup>	
Bank 1												
80h	INDF	用 FSR 的内容寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	xxxx xxxx	
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111	
82h	PCL	程序计数器 (PC) 低 8 位字节								0000 0000	0000 0000	
83h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu	
84h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuuu	
85h	TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	--11 1111	
86h	—	未用								—	—	
87h	—	未用								—	—	
88h	—	未用								—	—	
89h	—	未用								—	—	
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器				—	—	---0 0000	---0 0000
8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF <sup>(3)</sup>	0000 0000	0000 0000	
8Ch	PIE1	EEIE	LVDIE	CRIE	—	C1IE	OSFIE	—	TMR1IE	000- 00-0	000- 00-0	
8Dh	—	未用								—	—	
8Eh	PCON	—	—	ULPWUE	SBODEN	$\overline{WUR}$	—	$\overline{POR}$	$\overline{BOD}$	--01 q-qq	--0u u-uu	
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 q000	-110 x000	
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu	
91h	—	未用								—	—	
92h	—	未用								—	—	
93h	—	未用								—	—	
94h	LVDCON	—	—	IRVST	LVDEN	—	LVDL2	LVDL1	LVDL0	--00 -000	--00 -000	
95h	WPUDA <sup>(2)</sup>	—	—	WPUDA5	WPUDA4	—	WPUDA2	WPUDA1	WPUDA0	--11 -111	--11 -111	
96h	IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	--00 0000	
97h	WDA <sup>(2)</sup>	—	—	WDA5	WDA4	—	WDA2	WDA1	WDA0	--11 -111	--11 -111	
9Bh	—	未用								—	—	
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000	
9Ah	EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	0000 0000	
9Bh	EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	0000 0000	
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	---- q000	
9Dh	EECON2	EEPROM 控制寄存器 2 (不是实际存在的寄存器)								---- ----	---- ----	
9Eh	—	未用								—	—	
9Fh	—	未用								—	—	

图注: — = 未用的存储单元, 读为 0, u = 不变, x = 未知, q = 数值取决于具体情况, 阴影 = 未用

- 注 1: 其他 (非上电复位) 复位包括在正常操作期间的 MCLR 复位和看门狗定时器复位。  
 2: 在配置字寄存器中, 当引脚配置为 MCLR 时, 将使能 GP3 上拉。  
 3: MCLR 和 WDT 复位不影响先前的数据锁存值。复位时 RAIF 位将清零, 但如果存在不匹配则将置 1。

# PIC12F635/PIC16F636/639

表 2-4: PIC16F636/639 特殊功能寄存器汇总, BANK 0

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR时的值	其他所有 复位值 <sup>(1)</sup>		
Bank 0													
00h	INDF	用 FSR 的内容寻址数据存储器 (不是实际存在的寄存器)								xxxx xxxx	xxxx xxxx		
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu		
02h	PCL	程序计数器 (PC) 低 8 位字节								0000 0000	0000 0000		
03h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu		
04h	FSR	间接数据存储器地址指针								xxxx xxxx	uuuu uuxx		
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--xx xx00	--uu uu00		
06h	—	未用								—	—		
07h	PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xx00	--uu uu00		
08h	—	未用								—	—		
09h	—	未用								—	—		
0Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---	0 0000	---	0 0000
0Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF <sup>(2)</sup>	0000 0000	0000 0000		
0Ch	PIR1	EEIF	LVDIF	CRIF	C2IF	C1IF	OSFIF	—	TMR1IF	0000 00-0	0000 00-0		
0Dh	—	未用								—	—		
0Eh	TMR1L	16 位 TMR1 低 8 位的保持寄存器								xxxx xxxx	uuuu uuuu		
0Fh	TMR1H	16 位 TMR1 高 8 位的保持寄存器								xxxx xxxx	uuuu uuuu		
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu		
11h	—	未用								—	—		
12h	—	未用								—	—		
13h	—	未用								—	—		
14h	—	未用								—	—		
15h	—	未用								—	—		
16h	—	未用								—	—		
17h	—	未用								—	—		
18h	WDTCON	—	—	—	WDTPS3	WDTPS2	WDTPS1	WDTPS0	SWDTEN	---0 1000	---0 1000		
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000		
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10		
1Bh	—	未用								—	—		
1Ch	—	未用								—	—		
1Dh	—	未用								—	—		
1Eh	—	未用								—	—		
1Fh	—	未用								—	—		

图注: — = 未用的存储单元, 读为 0, u = 不变, x = 未知, q = 数值取决于具体情况, 阴影 = 未用

注 1: 其他 (非上电复位) 复位包括在正常操作期间的 MCLR 复位和看门狗定时器复位。

2: MCLR 和 WDT 复位不影响以前的数值数据锁存。复位时 RAIF 位将清零, 但如果存在不匹配则将置 1。

# PIC12F635/PIC16F636/639

表 2-5: PIC16F636/639 特殊功能寄存器汇总, BANK 1

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR 时的值	其他所有 复位值 <sup>(1)</sup>		
Bank 1													
80h	INDF	用 FSR 的内容寻址数据存储寄存器 (不是实际存在的寄存器)								xxxx xxxx	xxxx xxxx		
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111		
82h	PCL	程序计数器 (PC) 低 8 位字节								0000 0000	0000 0000		
83h	STATUS	IRP	RP1	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	000q quuu		
84h	FSR	间接数据存储寄存器地址指针								xxxx xxxx	uuuu uuuu		
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111		
86h	—	未用								—	—		
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111		
88h	—	未用								—	—		
89h	—	未用								—	—		
8Ah	PCLATH	—	—	—	程序计数器高 5 位的写缓冲器					---	0000	---	0000
8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF <sup>(3)</sup>	0000 0000	0000 0000		
8Ch	PIE1	EEIE	LVDIE	CRIE	C2IE	C1IE	OSFIE	—	TMR1IE	0000 00-0	0000 00-0		
8Dh	—	未用								—	—		
8Eh	PCON	—	—	ULPWUE	SBODEN	$\overline{WUR}$	—	$\overline{POR}$	$\overline{BOD}$	--01 q-qq	--0u u-uu		
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 q000	-110 x000		
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu		
91h	—	未用								—	—		
92h	—	未用								—	—		
93h	—	未用								—	—		
94h	LVDCON	—	—	IRVST	LVDEN	—	LVDL2	LVDL1	LVDL0	--00 -000	--00 -000		
95h	WPUDA <sup>(2)</sup>	—	—	WPUDA5	WPUDA4	—	WPUDA2	WPUDA1	WPUDA0	--11 -111	--11 -111		
96h	IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	--00 0000		
97h	WDA <sup>(2)</sup>	—	—	WDA5	WDA4	—	WDA2	WDA1	WDA0	--11 -111	--11 -111		
9Bh	—	未用								—	—		
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	0-0- 0000		
9Ah	EEDAT	EEDAT7	EEDAT6	EEDAT5	EEDAT4	EEDAT3	EEDAT2	EEDAT1	EEDAT0	0000 0000	0000 0000		
9Bh	EEADR	EEADR7	EEADR6	EEADR5	EEADR4	EEADR3	EEADR2	EEADR1	EEADR0	0000 0000	0000 0000		
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	---- q000		
9Dh	EECON2	EEPROM 控制寄存器 2 (不是实际存在的寄存器)								----	----	----	----
9Eh	—	未用								—	—		
9Fh	—	未用								—	—		

图注: — = 未用的存储单元, 读为 0, u = 不变, x = 未知, q = 数值取决于具体情况, 阴影 = 未用

- 注 1: 其他 (非上电复位) 复位包括在正常操作期间的 MCLR 复位和看门狗定时器复位。  
 2: 在配置字寄存器中, 当引脚配置为 MCLR 时, 将使能 GP3 上拉。  
 3: MCLR 和 WDT 复位不影响以前的数值数据锁存。复位时 RAIF 位将清零, 但如果存在不匹配则将置 1。

# PIC12F635/PIC16F636/639

表 2-6: PIC12F635/PIC16F636/639 特殊功能寄存器汇总, BANK 2

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR 时的值	其他所有 复位值 <sup>(1)</sup>
Bank 2											
10Ch	—	未实现								—	—
10Dh	—	未实现								—	—
10Eh	—	未实现								—	—
10Fh	—	未实现								—	—
110h	CRCON	GO/DONE	ENC/DEC	—	—	—	—	CRREG1	CRREG0	00-- --00	00-- --00
111h	CRDAT0 <sup>(2)</sup>	加密数据寄存器 0								0000 0000	0000 0000
112h	CRDAT1 <sup>(2)</sup>	加密数据寄存器 1								0000 0000	0000 0000
113h	CRDAT2 <sup>(2)</sup>	加密数据寄存器 2								0000 0000	0000 0000
114h	CRDAT3 <sup>(2)</sup>	加密数据寄存器 3								0000 0000	0000 0000
115h	—	未实现								—	—
116h	—	未实现								—	—

图注: — = 未用的存储单元, 读为 0, u = 不变, x = 未知, q = 数值取决于具体情况, 阴影 = 未用

- 注 1: 其他 (非上电复位) 复位包括在正常操作期间的 MCLR 复位和看门狗定时器复位。
- 2: CRDAT<3:0> 是 KEELoQ<sup>®</sup> 硬件外设相关寄存器。在模块实现以及访问相关寄存器时, 要求执行 “KEELoQ<sup>®</sup> Encoder License Agreement” (KEELOQ<sup>®</sup> 编码器许可协议)。“KEELOQ<sup>®</sup> Encoder License Agreement” 可以通过 Microchip 网站 [www.microchip.com/KEELOQ](http://www.microchip.com/KEELOQ) 或联系当地 Microchip 销售办事处取得。

# PIC12F635/PIC16F636/639

## 2.2.2.1 状态寄存器

如寄存器 2-1 所示，状态寄存器包括：

- ALU 的算术运算结果状态位
- 复位状态位
- 数据存储（SRAM）的存储区选择位

状态寄存器与其他寄存器一样，可作为任何指令的目的寄存器。如果状态寄存器作为一条指令的目的寄存器，而这条指令又影响了 Z、DC 和 C 位，那么对这三个位的写操作将被禁止。这些位根据器件逻辑来置 1 或清零。而且，TO 和 PD 标志位均为不可写位。因此，当执行一条将状态寄存器作为目的寄存器的指令时，运行结果可能会与预想的不同。

例如，指令 CLRf STATUS 将会清除状态寄存器中的高三位，并将 Z 标志位置 1。这将使状态寄存器中的值成为 000u u1uu（其中 u = 不变）。

因此，若要改变状态寄存器的值，建议使用 BCF、BSF、SWAPF 和 MOVWF 指令，因为这些指令将不会影响任何状态位。关于其他不会影响状态位的指令，参见 13.0 “指令集概述”。

**注 1:** 在减法运算时，C 和 DC 位分别作为借位和辅助借位位，请参见 SUBLW 和 SUBWF 指令中的示例。

**寄存器 2-1: STATUS——状态寄存器（地址：03h 或 83h）**

	R/W-0	R/W-0	R/W-0	R-1	R-1	R/W-x	R/W-x	R/W-x
	IRP	RP1	RP0	$\overline{\text{TO}}$	$\overline{\text{PD}}$	Z	DC	C
bit 7								bit 0

- bit 7** **IRP:** 寄存器存储区选择位（用于间接寻址）  
1 = Bank 2 和 3（100h—1FFh）  
0 = Bank 0 和 1（00h—FFh）
- bit 6-5** **RP<1:0>:** 寄存器存储区选择位（用于直接寻址）  
11 = Bank 3（180h—1FFh）  
10 = Bank 2（100h—17Fh）  
01 = Bank 1（80h—FFh）  
00 = Bank 0（00h—7Fh）  
每个存储区为 128 字节
- bit 4**  **$\overline{\text{TO}}$ :** 超时位  
1 = 在上电复位、执行 CLRWDt 或 SLEEP 指令后  
0 = 产生了 WDT 超时
- bit 3**  **$\overline{\text{PD}}$ :** 掉电位  
1 = 上电或执行 CLRWDt 指令后  
0 = 执行 SLEEP 指令
- bit 2** **Z:** 零标志位  
1 = 算术运算或者逻辑运算的结果是 0  
0 = 算术运算或者逻辑运算的结果不是 0
- bit 1** **DC:** 辅助进位 / 借位位（ADDWF、ADDLW、SUBLW 和 SUBWF 指令）  
对于借位，极性相反。  
1 = 运算结果的第 4 位向高 4 位产生进位  
0 = 运算结果的第 4 位向高 4 位没有产生进位
- bit 0** **C:** 进位 / 借位标志位（ADDWF、ADDLW、SUBLW 和 SUBWF 指令）  
1 = 运算结果产生来自最高位的进位  
0 = 运算结果没有产生来自最高位的进位

**注:** 对于借位，极性相反。减法操作的执行，是通过加上第二个操作数的二的补码（Two's Complement）来实现的。对于移位指令（RRF 和 RLF），是把源寄存器的最高位或最低位放入 C 中。

**图注:**

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = POR 值	1 = 置 1	0 = 清零
		x = 未知

# PIC12F635/PIC16F636/639

## 2.2.2.2 选项寄存器

选项 (Option) 寄存器是可读写寄存器, 有各种控制位, 用来配置以下各项:

- TMR0/WDT 预分频器
- 外部 RA2/INT 中断
- TMR0
- PORTA 的弱上拉 / 下拉

**注:** 要使 TMR0 获得 1:1 的预分频比, 可将 PSA 位 (OPTION\_REG<3>) 置为 1, 以将预分频器分配给 WDT。参见 5.4 “预分频器”。

### 寄存器 2-2: OPTION\_REG——选项寄存器 (地址: 81h)

	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	
bit 7								bit 0

- bit 7 **RAPU:** PORTA 上拉 / 下拉使能位  
 1 = 禁止 PORTA 上拉 / 下拉  
 0 = 通过单独的端口锁存值使能 PORTA 上拉 / 下拉
- bit 6 **INTEDG:** 中断触发边沿选择位  
 1 = RA2/INT 引脚上升沿触发  
 0 = RA2/INT 引脚下降沿触发
- bit 5 **T0CS:** TMR0 时钟源选择位  
 1 = RA2/T0CKI 引脚上的电平跳变  
 0 = 内部指令周期时钟 (CLKOUT)
- bit 4 **T0SE:** TMR0 计数脉冲信号边沿选择位  
 1 = 根据 RA2/T0CKI 引脚信号的下降沿跳变进行递增计数  
 0 = 根据 RA2/T0CKI 引脚信号的上升沿跳变进行递增计数
- bit 3 **PSA:** 预分频器分配控制位  
 1 = 用于 WDT  
 0 = 用于 Timer0 模块
- bit 2-0 **PS<2:0>:** 预分频器倍率选择位

位值	TMR0 比率	WDT 比率
000	1 : 2	1 : 1
001	1 : 4	1 : 2
010	1 : 8	1 : 4
011	1 : 16	1 : 8
100	1 : 32	1 : 16
101	1 : 64	1 : 32
110	1 : 128	1 : 64
111	1 : 256	1 : 128

**图注:**

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = POR 值	1 = 置 1	0 = 清零                      x = 未知

# PIC12F635/PIC16F636/639

## 2.2.2.3 INTCON 寄存器

INTCON 寄存器是可读写的寄存器，它包含 TMR0 寄存器溢出、PORTA 电平变化和外部 RA2/INT 引脚中断等各种使能控制位和标志位。

**注：** 当中断条件满足时，无论相应中断使能位或全局中断使能位 GIE (INTCON<7>) 的状态如何，中断标志位将被置 1。当中断条件满足时，无论相应中断使能位或全局中断使能位 GIE (INTCON<7>) 的状态如何，中断标志位将被置 1。用户程序应确保在重新使能中断之前，相应的中断标志位已被清除。

### 寄存器 2-3:

### INTCON——中断控制寄存器 (地址: 0Bh 或 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	T0IE	INTE	RAIE <sup>(1)</sup>	T0IF <sup>(2)</sup>	INTF	RAIF <sup>(3)</sup>
bit 7							bit 0

- bit 7     **GIE:** 全局中断使能位  
1 = 允许所有非屏蔽中断  
0 = 禁止所有中断
- bit 6     **PEIE:** 外设中断使能位  
1 = 允许所有非屏蔽外设中断  
0 = 禁止所有外设中断
- bit 5     **T0IE:** TMR0 溢出中断使能位  
1 = 允许 TMR0 中断  
0 = 禁止 TMR0 中断
- bit 4     **INTE:** RA2/INT 外部中断使能位  
1 = 允许 RA2/INT 外部中断  
0 = 禁止 RA2/INT 外部中断
- bit 3     **RAIE:** PORTA 电平变化中断使能位 <sup>(1)</sup>  
1 = 允许 PORTA 电平变化中断  
0 = 禁止 PORTA 电平变化中断
- bit 2     **T0IF:** TMR0 溢出中断标志位 <sup>(2)</sup>  
1 = TMR0 寄存器溢出 (必须在软件中清零)  
0 = TMR0 寄存器没有溢出
- bit 1     **INTF:** RA2/INT 外部中断标志  
1 = RA2/INT 外部中断已经发生 (必须在软件中清零)  
0 = RA2/INT 外部中断没有发生
- bit 0     **RAIF:** PORTA 电平变化中断标志位 <sup>(3)</sup>  
1 = 至少有一个 PORTA<5:0> 引脚状态发生变化时 (必须在软件中清零)  
0 = 没有 PORTA<5:0> 引脚状态发生变化

- 注**
- 1: IOCA 寄存器也必须被使能。
  - 2: 当 Timer0 计数出现计满返回时，T0IF 位将被置 1。Timer0 计数值在复位时不变，而且应在清除 T0IF 位之前对其进行初始化。
  - 3: MCLR 和 WDT 复位不影响先前的数据锁存值。复位时 RAIF 位将清零，但如果存在不匹配则将置 1。

**图注:**

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = POR 值	1 = 置 1	0 = 清零            x = 未知



# PIC12F635/PIC16F636/639

## 2.2.2.4 PIE1 寄存器

PIE1 寄存器包含中断使能位，如寄存器 2-4 所示。

**注：** 必须将 PEIE (INTCON<6>) 位置 1，以使能外设中断。

### 寄存器 2-4: PIE1——外设中断使能寄存器 1 (地址: 8Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
EEIE	LVDIE	CRIE	C2IE <sup>(1)</sup>	C1IE	OSFIE	—	TMR1IE
							bit 0

- bit 7 **EEIE:** EE 写完成中断使能位  
1 = 允许 EE 写完成中断  
0 = 禁止 EE 写完成中断
- bit 6 **LVDIE:** 低压检测中断使能位  
1 = 允许 LVD 中断  
0 = 禁止 LVD 中断
- bit 5 **CRIE:** 加密中断使能位  
1 = 允许加密中断  
0 = 禁止加密中断
- bit 4 **C2IE:** 比较器 2 中断使能位<sup>(1)</sup>  
1 = 允许比较器 2 中断  
0 = 禁止比较器 2 中断
- bit 3 **C1IE:** 比较器 1 中断使能位  
1 = 允许比较器 1 中断  
0 = 禁止比较器 1 中断
- bit 2 **OSFIE:** 振荡器失效中断使能位  
1 = 允许振荡器失效中断  
0 = 禁止振荡器失效中断
- bit 1 **未用:** 读为 0
- bit 0 **TMR1IE:** TMR1 中断使能位  
1 = 允许 TMR1 中断  
0 = 禁止 TMR1 中断

**注 1:** 仅限 PIC16F636/639。

**图注:**

R = 可读位	W = 可写位	U = 未用，读为 0
-n = POR 值	1 = 置 1	0 = 清零      x = 未知

# PIC12F635/PIC16F636/639

## 2.2.2.5 PIR1 寄存器

PIR1 寄存器包含中断标志位，如寄存器 2-5 所示。

**注：** 当中断条件发生时，无论相应的中断使能位或全局中断使能位 GIE (INTCON<7>) 的状态如何，中断标志位将被置 1。用户程序应确保在重新使能中断之前，相应的中断标志位已被清零。

### 寄存器 2-5: PIR1——外设中断请求寄存器 1 (地址: 0Ch)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
EEIF	LVDIF	CRIF	C2IF <sup>(1)</sup>	C1IF	OSFIF	—	TMR1IF
						bit 0	
bit 7							

- bit 7 **EEIF:** EEPROM 写操作中中断标志位  
1 = 写操作完成 (必须在软件中清零)  
0 = 写操作未完成或尚未开始
- bit 6 **LVDIF:** 低压检测中断标志位  
1 = 电源电压超出了选取的 LVD 电压 (必须在软件中清零)  
0 = 电源电压未超出 LVD 电压
- bit 5 **CRIF:** 加密中断标志位  
1 = 加密模块已经完成加密运算 (必须在软件中清零)  
0 = 加密模块没有完成加密运算或者空闲
- bit 4 **C2IF:** 比较器 2 中断标志位 <sup>(1)</sup>  
1 = 比较器输出 (C2OUT 位) 已经改变 (必须在软件中清零)  
0 = 比较器输出 (C2OUT 位) 没有变化
- bit 3 **C1IF:** 比较器 1 中断标志位  
1 = 比较器输出 (C1OUT 位) 已经改变 (必须在软件中清零)  
0 = 比较器输出 (C1OUT 位) 没有变化
- bit 2 **OSFIF:** 振荡器失效中断标志位  
1 = 系统振荡器失效，时钟输入已改变 INTOSC (必须在软件中清零)  
0 = 系统时钟正常工作
- bit 1 未用: 读为 0
- bit 0 **TMR1IF:** Timer1 中断标志位  
1 = Timer1 计满返回 (必须在软件中清零)  
0 = Timer1 尚未计满返回

**注 1:** 仅限 PIC16F636/639。

**图注:**

R = 可读位	W = 可写位	U = 未用，读为 0
-n = POR 值	1 = 置 1	0 = 清零      x = 未知

# PIC12F635/PIC16F636/639

## 2.2.2.6 PCON 寄存器

电源控制（PCON）寄存器（见表 12-3）包含区分以下各种复位的标志位：

- 上电复位（ $\overline{\text{POR}}$ ）
- 唤醒复位（ $\overline{\text{WUR}}$ ）
- 欠压检测（ $\overline{\text{BOD}}$ ）
- 看门狗定时器复位（ $\overline{\text{WDT}}$ ）
- 外部 MCLR 复位

PCON 寄存器还控制超低功耗唤醒和  $\overline{\text{BOD}}$  的软件使能。

PCON 中各寄存器位如寄存器 2-6 所示。

### 寄存器 2-6: PCON——电源控制寄存器（地址：8Eh）

U-0	U-0	R/W-0	R/W-1	R/W-x	U-0	R/W-0	R/W-x
—	—	ULPWUE	SBODEN <sup>(1)</sup>	$\overline{\text{WUR}}$	—	$\overline{\text{POR}}$	$\overline{\text{BOD}}$
bit 7						bit 0	

- bit 7-6 未用：读为 0
- bit 5 **ULPWUE**：超低功耗唤醒使能位  
1 = 使能超低功耗唤醒  
0 = 禁止超低功耗唤醒
- bit 4 **SBODEN**：软件 BOD 使能位<sup>(1)</sup>  
1 = 使能 BOD  
0 = 禁止 BOD
- bit 3 **WUR**：唤醒复位状态位  
1 = 没唤醒复位发生  
0 = 发生唤醒复位（上电复位发生后，必须在软件中置 1）
- bit 2 未用：读为 0
- bit 1 **POR**：上电复位状态位  
1 = 无上电复位发生  
0 = 发生上电复位（上电复位发生后，必须在软件中置 1）
- bit 0 **BOD**：欠压检测状态位  
1 = 未欠压检测发生  
0 = 发生欠压检测（欠压检测发生后，必须在软件中置 1）

**注 1**：配置寄存器中的  $\text{BODEN}\langle 1:0 \rangle = 01$  时，SBODEN 位控制欠压检测模块。

#### 图注：

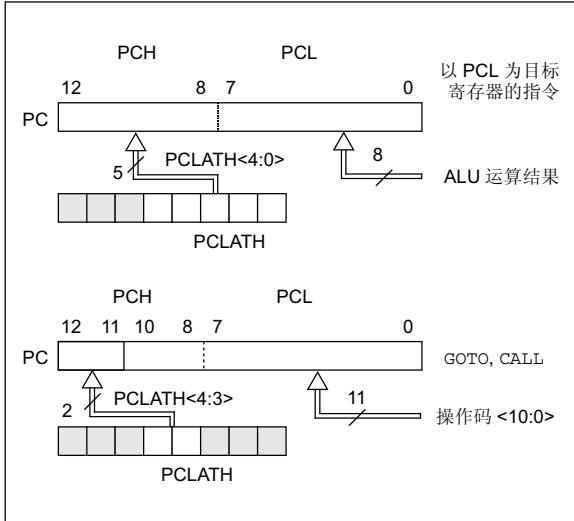
R = 可读位	W = 可写位	U = 未用，读为 0
-n = POR 值	1 = 置 1	0 = 清零      x = 未知

# PIC12F635/PIC16F636/639

## 2.3 PCL 和 PCLATH

程序计数器（PC）为 13 位宽。其低 8 位来自可读写的 PCL 寄存器，高 5 位（PC<12:8>）来自 PCLATH，不能直接读写。只要发生复位，PC 就将被清零。图 2-5 显示了 PC 值装入的两种情形。图 2-5 上方的例子说明在写 PCL（PCLATH<4:0> → PCH）时 PC 是如何装入的。图 2-5 下方的例子说明了在执行 CALL 或 GOTO 指令期间（PCLATH<4:3> → PCH），PC 是如何装入的。

图 2-5: 不同情况下 PC 的装入



### 2.3.1 计算 GOTO 指令

计算 GOTO 指令是通过向程序计数器加入偏移量来实现的（ADDWF PCL）。在使用计算 GOTO 指令进行读表操作时，应注意表地址是否跨越了 PCL 寄存器的存储边界（每个存储块为 256 个字节）。参见应用笔记 AN556，“Implementing a Table Read”（DS00556）。

### 2.3.2 堆栈

PIC12F635/PIC16F636/639 系列具有 8 级 x13 位宽的硬件堆栈（见图 2-1）。堆栈空间既不占用程序存储区空间，也不占用数据存储区空间，而且堆栈指针是不可读写的。当执行 CALL 指令或当中断导致程序跳转时，PC 值将被压入（PUSH）堆栈。而在执行 RETURN、RETLW 或 RETFIE 指令时，堆栈中的断点地址将从堆栈中弹出（POP）到 PC 中。PCLATH 不受 PUSH 和 POP 操作的影响。

堆栈的工作原理犹如循环缓冲区。这意味着当堆栈压栈 8 次后，第 9 次压栈的数值将会覆盖第一次压栈时所保存的数值，而第十次压栈数值将覆盖第二次压栈时保存的数值，以后依次类推。

- 注 1:** 不存在指明堆栈是否上溢或下溢的状态标志位。
- 注 2:** 不存在被称为 PUSH 或 POP 的指令 / 助记符。堆栈的压入或弹出是源于执行了 CALL、RETURN、RETLW 和 RETFIE 指令，或源于指向中断矢量地址。

# PIC12F635/PIC16F636/639

## 2.4 间接寻址、INDF 和 FSR 寄存器

INDF 寄存器不是实际存在的寄存器，对 INDF 寄存器进行寻址时即为间接寻址。

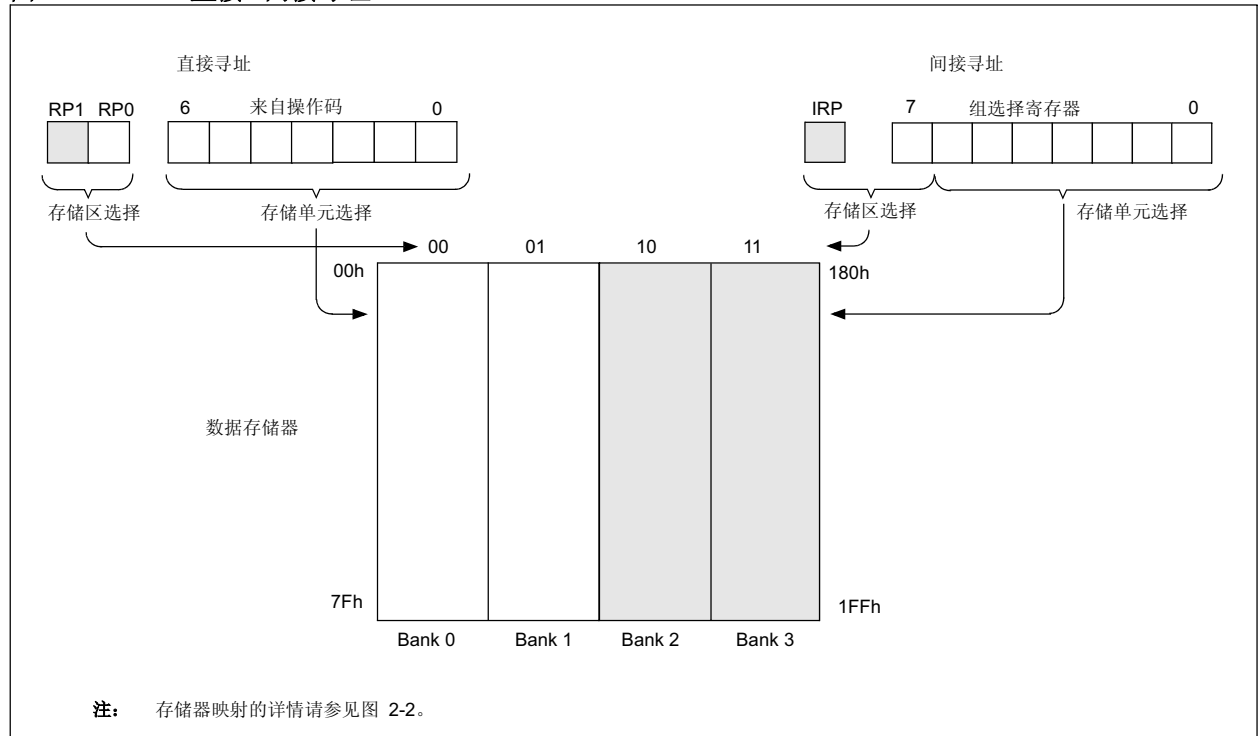
使用 INDF 寄存器可进行间接寻址。任何使用 INDF 寄存器的指令，实际上是对文件选择寄存器（FSR）所指向的数据进行存取。间接对 INDF 进行读操作将返回 00h。间接对 INDF 寄存器进行写操作将导致空操作（尽管可能会影响状态标志位）。通过将 8 位的 FSR 寄存器与 IRP 位（STATUS<7>）进行组合可得到一个有效的 9 位地址，如图 2-6 所示。

例 2-1 给出了一个使用间接寻址将 RAM 地址单元 20h-2Fh 清零的简单程序。

例 2-1: 间接寻址

```
MOVLW 0x20 ;initialize pointer
MOVWF FSR ;to RAM
NEXT   CLRF INDF ;clear INDF register
      INCF FSR ;INC POINTER
      BTFSS FSR,4 ;all done?
      GOTO NEXT ;no clear next
CONTINUE ;yes continue
```

图 2-6: 直接 / 间接寻址 PIC12F635/PIC16F636/639



# PIC12F635/PIC16F636/639

---

---

注:

## 3.0 时钟源

### 3.1 概述

PIC12F635/PIC16F636/639 具有多种时钟源和选择特性，广泛适用于各种应用中，同时最大限度地发挥应用性能并减少功耗。图 3-1 为 PIC12F635/PIC16F636/639 时钟源的框图。

时钟源可配置为来自外部振荡器、石英晶体谐振器、陶瓷谐振器以及阻容 (RC) 电路。此外，系统时钟源可配置为两个内部振荡器之一，并通过程序来选择速度。其他时钟特性包括：

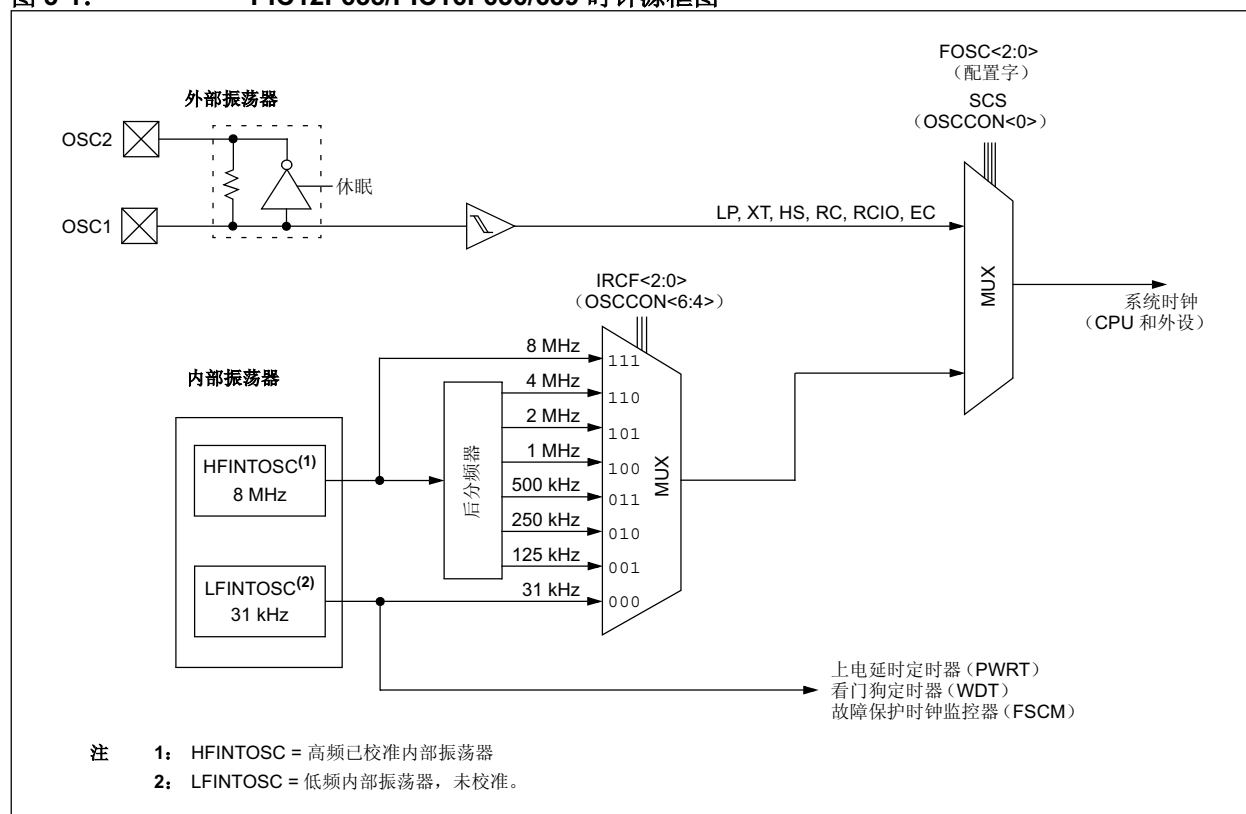
- 可通过程序选择外部或内部系统时钟源。
- 双速时钟启动模式，最大限度地缩短外部振荡器起振与代码执行之间的延时。
- 故障保护时钟监控器 (FSCM)，用来检测外部时钟源 (LP、XT、HS、EC 或 RC 模式) 故障以及切换到内部振荡器。

PIC12F635/PIC16F636/639 可配置为如下 8 个时钟模式之一：

1. EC——外部时钟，I/O 在 RA4 上
2. LP——低增益晶振或陶瓷谐振器模式
3. XT——中等增益晶振或陶瓷谐振器模式
4. HS——高增益晶振或陶瓷谐振器模式。
5. RC——外部阻容 (RC)，Fosc/4 输出到 RA4
6. RCIO——外部阻容 (RC)，I/O 在 RA4 上
7. INTOSC——内部振荡器，Fosc/4 输出到 RA4 且 I/O 在 RA5 上
8. INTOSCIO——内部振荡器，I/O 在 RA4 和 RA5 上。

通过配置字寄存器的 FOSC<2:0> 位来配置时钟源模式 (见 12.0 “CPU 的特殊功能”)。内部时钟可用两个振荡器产生。HFINTOSC 是高频率的已校准振荡器。LFINTOSC 是低频率的未校准振荡器。

图 3-1: PIC12F635/PIC16F636/639 时钟源框图



# PIC12F635/PIC16F636/639

## 3.2 时钟源模式

时钟源模式可分为外部和内部模式。

外部时钟模式依靠外部电路提供时钟源。例如，振荡器模块（EC 模式）、石英晶体谐振器或陶瓷谐振器（LP、XT 和 HS 模式）以及阻容（RC 模式）电路。

内部时钟源内置于 PIC12F635/PIC16F636/639 中。器件有两个内部振荡器：一个是 8 MHz 高频内部振荡器（HFINTOSC），另一个是 31 kHz 低频内部振荡器（LFINTOSC）。

可通过系统时钟选择（SCS）位，在外部或内部时钟源之间选择系统时钟（见 3.5 “时钟切换”）。

## 3.3 外部时钟模式

### 3.3.1 振荡器起振定时器（OST）

如果 PIC12F635/PIC16F636/639 配置为 LP、XT 或 HS 模式，在上电复位（POR）和上电延时定时器（PWRT）到期（如果配置了）后，或从休眠中唤醒时，振荡器起振定时器（OST）对来自 OSC1 引脚的振荡计数 1024 次。在此期间，程序计数器不递增，程序执行暂停。OST 确保使用石英晶体谐振器或陶瓷谐振器的振荡器电路已经启动并向 PIC12F635/PIC16F636/639 提供稳定的系统时钟信号。

当在时钟源之间切换时，需要一定的延时以使新时钟稳定。表 3-1 给出了振荡器延时的例子。

为了使外部振荡器起振与代码执行之间的延时最小，可选择双速时钟启动模式（见 3.6 “双速时钟启动模式”）。

表 3-1: 振荡器延时示例

切换自	切换到	频率	振荡器延时
休眠 /POR	LFINTOSC HFINTOSC	31 kHz 125 kHz-8 MHz	5 $\mu$ s-10 $\mu$ s（近似值） CPU 启动
休眠 /POR	EC, RC	DC – 20 MHz	
LFINTOSC（31 kHz）	EC, RC	DC – 20 MHz	
休眠 /POR	LP, XT, HS	31 kHz-20 MHz	1024 个时钟周期（OST）
LFINTOSC（31 kHz）	HFINTOSC	125 kHz-8 MHz	1 $\mu$ s（近似值）

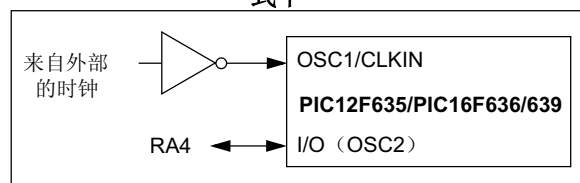


## 3.3.2 EC 模式

外部时钟（EC）模式允许外部产生的逻辑电平作为系统时钟源。工作在此模式下时，外部时钟源连接到 OSC1 引脚，RA4 引脚可用作通用 I/O。图 3-2 给出了 EC 模式的引脚连接。

当选取 EC 模式时，振荡器起振定时器（OST）被禁止。因此，上电复位（POR）后或者从休眠中唤醒后的操作不存在延时。因为 PIC12F635/PIC16F636/639 的设计是完全静态的，停止外部时钟输入将使器件暂停工作并保持所有数据完整。当再次启动外部时钟时，器件恢复工作，就好像没有停止过一样。

图 3-2: 工作在外部时钟（EC）模式下



## 3.3.3 LP、XT、HS 模式

LP、XT 和 HS 模式，支持连接到 OSC1 和 OSC2 引脚的石英晶体谐振器或陶瓷谐振器的使用（图 3-1）。模式选择内部反相放大器的低、中或高增益设定，以支持各种谐振器类型及速度。

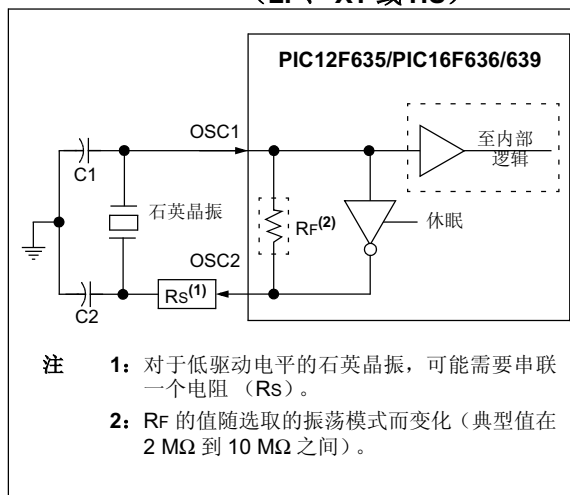
**LP** 振荡器模式选择内部反相放大器的最低增益设定。LP 模式的电流消耗是三种模式中最小的。该模式适用于驱动要求低驱动电平的谐振器，例如，音叉式晶振。

**XT** 振荡器模式选择内部反相放大器的中等增益设定。XT 模式的电流消耗在三种模式中居中。XT 模式较适用于驱动具备中等驱动电平规格要求的谐振器，例如，低频 AT 切割石英晶体谐振器。

**HS** 振荡器模式选择内部反相放大器的最高增益设定。HS 模式的电流消耗在三种模式中最大。HS 模式较适用于驱动需要高驱动设定的谐振器，例如，高频 AT 切割石英晶体谐振器或陶瓷谐振器。

图 3-3 和图 3-4 分别给出了石英晶体谐振器和陶瓷谐振器的典型电路。

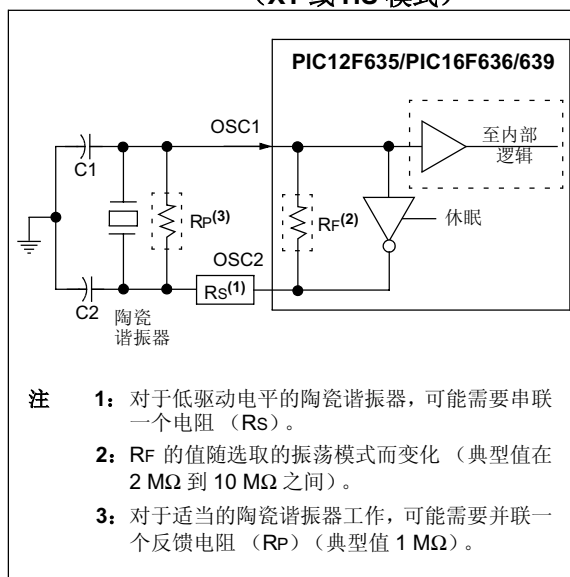
图 3-3: 工作在石英晶振模式下（LP、XT 或 HS）



- 注 1: 对于低驱动电平的石英晶振，可能需要串联一个电阻（Rs）。
- 注 2: Rf 的值随选取的振荡模式而变化（典型值在 2 MΩ 到 10 MΩ 之间）。

- 注 1: 石英晶振的特征将随类型、封装和制造商而变化。要了解规格说明和推荐应用，应查阅制造商提供的数据手册。
- 注 2: 应总是在应用预期的 VDD 和温度范围内验证振荡器的性能。

图 3-4: 陶瓷谐振器的工作原理（XT 或 HS 模式）



- 注 1: 对于低驱动电平的陶瓷谐振器，可能需要串联一个电阻（Rs）。
- 注 2: Rf 的值随选取的振荡模式而变化（典型值在 2 MΩ 到 10 MΩ 之间）。
- 注 3: 对于适当的陶瓷谐振器工作，可能需要并联一个反馈电阻（Rp）（典型值 1 MΩ）。

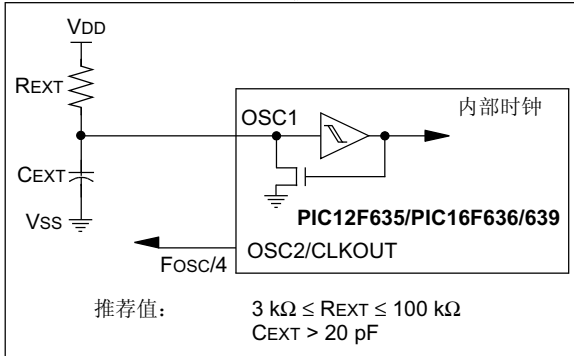
# PIC12F635/PIC16F636/639

## 3.3.4 外部 RC 模式

外部阻容 (RC) 模式支持使用外部 RC 电路。对时钟精度要求不高时, 这使设计人员有了很大的频率选择空间, 且保持成本最低。外部 RC 有 RC 和 RCIO 两种模式。

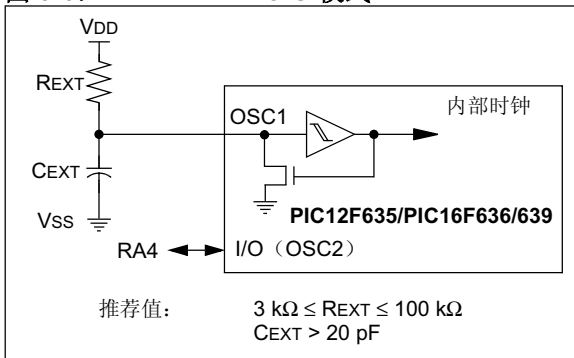
在 RC 模式下, RC 电路连接到 OSC1 引脚。OSC2/CLKOUT 引脚输出为 RC 振荡器频率的 4 分频。该信号可以用来为外部电路、同步、校准、测试或其他应用需要提供时钟。图 3-5 所示为 RC 模式的连接图。

图 3-5: RC 模式



在 RCIO 模式下, RC 电路连接到 OSC1 引脚。OSC2 引脚成为额外的通用 I/O 引脚。I/O 引脚成为 PORTA 的 bit 4 (RA4)。图 3-6 所示为 RCIO 模式的连接图。

图 3-6: RCIO 模式



RC 振荡器频率是电源电压、电阻 (REXT) 和电容 (CEXT) 值以及工作温度的函数。除此之外, 各振荡器单元的频率将随正常电压门限值的变化而变化。而且, 不同封装类型之间的导线架 (Lead Frame) 电容的不同, 也将影响振荡频率或需要较低的 CEXT 值。用户还应考虑因所使用的外部 RC 元件的公差所导致的差异。

## 3.4 内部时钟模式

PIC12F635/PIC16F636/639 由两个独立的内部振荡器, 可配置或选取为系统时钟源。

1. **HFINTOSC** (高频内部振荡器) 在出厂时已校准, 工作频率为 8 MHz。使用 OSCTUNE 寄存器 (寄存器 3-1), 可通过软件调整 HFINTOSC 的频率, 调整范围为  $\pm 12\%$ 。
2. **LFINTOSC** (低频内部振荡器) 未经校准, 工作频率约为 31 kHz。

使用内部振荡器频率选择 (IRCF) 位, 可用软件来选择系统时钟速度。

通过系统时钟选择 (SCS) 位, 可选取外部或内部时钟源为系统时钟 (见 3.5 “时钟切换”)。

### 3.4.1 LFINTOSC 和 LFINTOSCIO 模式

当在配置寄存器 (寄存器 12-1) 中使用振荡器选择 (FOSC) 位对器件进行设置时, 在 LFINTOSC 和 LFINTOSCIO 模式下配置内部振荡器为系统时钟源。

在 LFINTOSC 模式下, OSC1 引脚可用作通用 I/O。OSC2/CLKOUT 引脚输出所选内部振荡器频率的 4 分频。CLKOUT 信号可以用来为外部电路、同步、校准、测试或其他应用需求提供时钟。

在 LFINTOSCIO 模式下, OSC1 和 OSC2 引脚可用作通用 I/O。

### 3.4.2 HFINTOSC

高频内部振荡器 (HFINTOSC) 是出厂时已校准的 8 MHz 内部时钟源。使用 OSCTUNE 寄存器 (寄存器 3-1), 可用软件调整 HFINTOSC 的频率, 调整范围约为  $\pm 12\%$ 。

HFINTOSC 的输出连接到后分频器和多路复用器 (见图 3-1)。使用 IRCF 位, 可用软件选择七个频率之一 (见 3.4.4 “频率选择位”)。

通过选择 8 MHz 到 125 kHz 之间的任一频率 (IRCF  $\neq$  000) 作为系统时钟源 (SCS = 1), 或当双速启动使能时 (IESO = 1 且 IRCF  $\neq$  000), HFINTOSC 将被使能。

HF 内部振荡器 (HTS) 位 (OSCCON<2>) 表明 HFINTOSC 是否稳定。

# PIC12F635/PIC16F636/639

## 3.4.2.1 OSCTUNE 寄存器

HFINTOSC 在出厂时已经校准，可通过 OSCTUNE 寄存器（寄存器 3-1）在软件中进行调节。

OSCTUNE 寄存器调节范围约为  $\pm 12\%$ 。OSCTUNE 寄存器的缺省值为 0。这个值是一个 5 位的 2 的补码。由于制造工艺的差异，可能无法确定单调性和频率步进。

当 OSCTUNE 寄存器被修改时，HFINTOSC 频率将开始转变为新频率。HFINTOSC 时钟将在 1 ms 之内稳定。转变期间，代码将继续执行。是否已发生频率转变并无明确的指示。

OSCTUNE 不影响 LFINTOSC 频率。依赖于 LFINTOSC 时钟源频率的功能，如上电延时定时器（PWRT）、看门狗定时器（WDT）、故障保护时钟监控器（FSCM）以及外设等，其工作不受频率改变的影响。

寄存器 3-1:

OSCTUNE——振荡器调节寄存器（地址：90h）

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	
bit 7								bit 0

bit 7-5 未用：读为 0

bit 4-0 **TUN<4:0>**：频率调节位

01111 = 最大频率

01110 =

•

•

•

00001 =

00000 = 振荡器模块运行在经过校准的频率上

11111 =

•

•

•

10000 = 最小频率

**图注：**

R = 可读位

W = 可写位

U = 未用位，读为 0

-n = POR 值

1 = 置 1

0 = 清零

x = 未知

# PIC12F635/PIC16F636/639

## 3.4.3 LFINTOSC

低频内部振荡器 (LFINTOSC) 是未经校准的 31 kHz (近似值) 内部时钟源。

LFINTOSC 的输出连接到后分频器和多路复用器 (见图 3-1)。使用 IRCF 位, 可用软件选取 31 kHz (见 3.4.4 “频率选择位”)。LFINTOSC 还是上电延时定时器 (PWRT)、看门狗定时器 (WDT) 以及故障保护时钟监控器 (FSCM) 的时钟源。

通过选取 31 kHz (IRCF = 000) 为系统时钟源 (SCS = 1), 或者使能下列任一项时, LFINTOSC 将被使能:

- 双速启动 (IESO = 1 且 IRCF = 000)
- 上电延时定时器 (PWRT)
- 看门狗定时器 (WDT)
- 故障保护时钟监控器 (FSCM)

LF 内部振荡器 (LTS) 位 (OSCCON<1>) 表明了 LFINTOSC 是否稳定。

## 3.4.4 频率选择位

8 MHz HFINTOSC 和 31 kHz LFINTOSC 的输出连接到后分频器和多路复用器 (见图 3-1)。内部振荡器频率选择位, IRCF<2:0> (OSCCON<6:4>), 选择内部振荡器的频率输出。可用程序选择下列 8 个频率之一:

- 8 MHz
- 4 MHz (复位后的缺省值)
- 2 MHz
- 1 MHz
- 500 kHz
- 250 kHz
- 125 kHz
- 31 kHz

**注:** 任一复位后, IRCF 位设置为 110 且频率选择设置为 4 MHz。用户可修改 IRCF 选择不同的频率。

## 3.4.5 HFINTOSC 和 LFINTOSC 时钟切换时序

当在 LFINTOSC 和 HFINTOSC 之间切换时, 为了省电起见新的振荡器可能已经关闭。如果是这样的话, IRCF 位被修改之后、频率选择生效之前, 存在 10 ms 的延时。LTS/HTS 位将反映 LFINTOSC 和 HFINTOSC 振荡器的当前激活状态。频率选择时序如下:

1. IRCF 位被修改。
2. 如果新时钟是关闭的, 开始 10 ms 的时钟启动延时。
3. 时钟切换电路等待当前时钟下降沿的到来。
4. CLKOUT 保持为低, 时钟切换电路等待新时钟的上升沿。
5. 现在 CLKOUT 连接到新时钟。HTS/LTS 位根据要求被更新。
6. 时钟切换完成。

如果选取的内部振荡器速度在 8 MHz 至 125 kHz 之间, 选取新频率不存在启动延时。这是因为新旧频率都来自于经过后分频器和多路复用器的 HFINTOSC。

**注:** 必须确保选取了有效的电压或频率。详情请参见电压—频率图 (图 15-2、图 15-3 和图 15-4)。

## 3.5 时钟切换

使用系统时钟选择 (SCS) 位, 可用软件在外部及内部时钟源之间切换系统时钟源。

### 3.5.1 系统时钟选择 (SCS) 位

系统时钟选择 (SCS) 位 (OSCCON<0>) 选择用于 CPU 和外设的系统时钟源。

SCS = 0 时, 系统时钟源由配置字寄存器 (寄存器 12-1) 中 FOSC<2:0> 位的配置决定。

当 SCS = 1 时, 根据 IRCF 位所选的内部振荡器频率选定系统时钟源。复位后, SCS 总是被清零。

**注:** 任何自动时钟切换 (可能产生自双速启动或故障保护时钟监控器) 都不更新 SCS 位。用户可监控 OSTS (OSCCON<3>) 以确定当前系统时钟源。

### 3.5.2 振荡器起振超时状态位

振荡器起振超时状态 (OSTS) 位 (OSCCON<3>), 表明了系统时钟是来自外部时钟源 (通过 FOSC 位定义), 或者是来自内部时钟源。OSTS 还特别表明了 LP、XT 或 HS 模式下, 振荡器起振定时器 (OST) 是否已经超时。

## 3.6 双速时钟启动模式

双速启动模式通过最大限度地缩短外部振荡器起振与代码执行之间的延时, 进一步节省了功耗。对于频繁使用休眠模式的应用, 双速启动模式将在器件唤醒后除去外部振荡器的起振时间, 从而可降低器件的总体功耗。

双速模式使得应用能够从休眠中唤醒, 将 INTOSC 用作时钟源执行数条指令, 然后再返回休眠状态而无需等待主振荡器的稳定。

**注:** 执行 SLEEP 指令将中止振荡器起振时间, 并使 OSTS 位 (OSCCON<3>) 保持清零。

当 PIC12F635/PIC16F636/639 配置为 LP、XT 或 HS 模式时, 振荡器起振定时器 (OST) 使能 (见 3.3.1 “振荡器起振定时器 (OST)”)。OST 定时器将暂停程序执行, 直到完成 1024 次振荡计数。双速启动模式在 OST 计数时使用内部振荡器进行工作, 使代码执行的延时最大限度地缩短。当 OST 计数到 1024 且 OSTS 位 (OSCCON<3>) 置 1 时, 程序执行切换至外部振荡器。

### 3.6.1 双速启动模式配置

通过如下设定来配置双速启动模式:

- IESO = 1 (CONFIG<10>) 内部 / 外部切换位。
- SCS = 0。
- FOSC 配置为 LP、XT 或 HS 模式。
- 在下列操作之后, 进入双速启动模式:
  - 上电复位后 (POR) 以及在 PWRT 到期 (使能时) 后
  - 从休眠中唤醒。

如果外部时钟振荡器配置为除 LP、XT 或 HS 模式以外的任一模式, 那么双速启动将被禁止。这是因为, POR 后或从休眠中退出时, 外部时钟振荡器不需要稳定时间。

### 3.6.2 双速启动顺序

双速启动顺序如下:

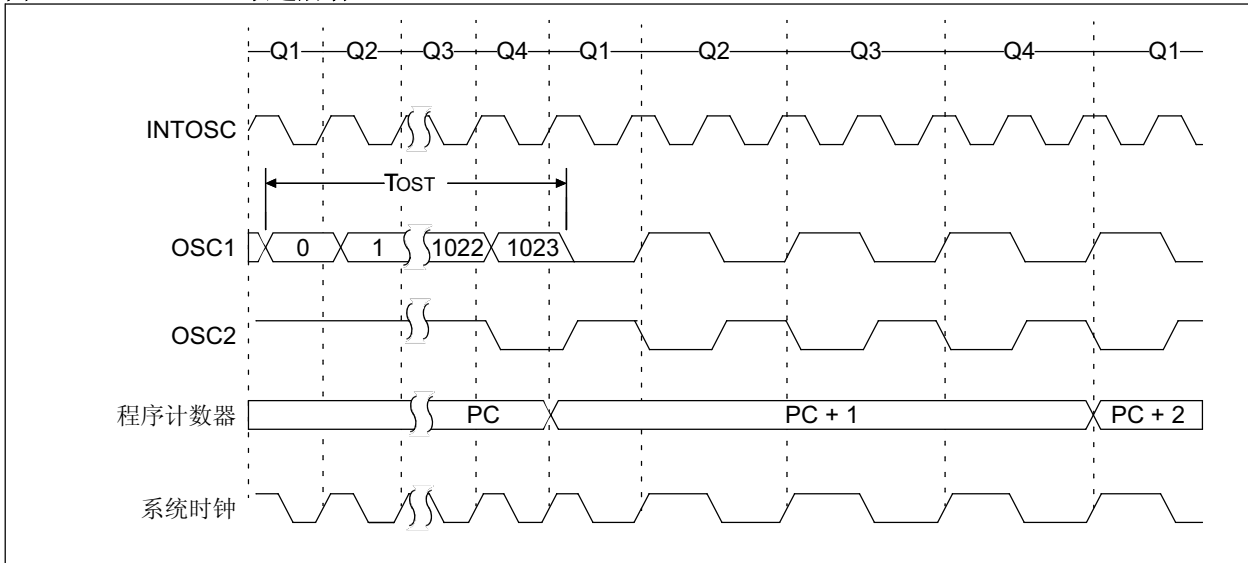
1. 从上电复位或休眠中唤醒。
2. 使用内部振荡器以 IRCF (OSCCON<6:4>) 位设置的频率开始执行指令。
3. OST 使能, 计数 1024 个时钟周期。
4. OST 时间到, 等待内部振荡器的下降沿。
5. OSTS 置 1。
6. 系统时钟保持为低, 直到新时钟下一个下降沿的到来 (LP、XT 或 HS 模式)。
7. 系统时钟切换到外部时钟源。

### 3.6.3 检查外部 / 内部时钟状态

通过检查 OSTS 位 (OSCCON<3>) 的状态, 可以确认器件 PIC12F635/PIC16F636/639 是否如配置字寄存器寄存器 12-1) 中定义的那样运行在外部时钟源下, 还是运行在内部振荡器下。

# PIC12F635/PIC16F636/639

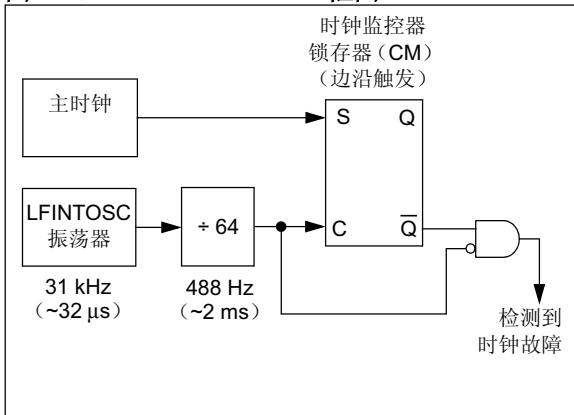
图 3-7: 双速启动



## 3.7 故障保护时钟监控器

故障保护时钟监控器 (FSCM) 的设计是使器件在出现振荡器故障时仍然能够继续工作。FSCM 能够在器件退出复位或休眠状态以及振荡器起振延时定时器 (OST) 到期后的任一时刻检测振荡器故障。

图 3-8: FSCM 框图



FSCM 功能通过将配置字寄存器 (寄存器 12-1) 中 FCMEN 位置 1 来使能。FSCM 功能可用于所有外部时钟选项 (LP、XT、HS、EC、RC 或 I/O 模式)。

当外部时钟出现故障时, FSCM 将 OSFIF 位 (PIR1<2>) 置 1, 并在 OSFIE 位 (PIE1<2>) 为 1 时产生振荡器故障中断。器件将把系统时钟切换到内部振荡器。系统时钟继续来自内部振荡器, 直到外部时钟恢复正常且从故障保护状态中退出。

内部振荡器的频率取决于 IRCF 位 (OSCCON<6:4>) 的值。进入故障保护状态时, OST 位 (OSCCON<3>) 自动清零, 表明内部振荡器激活且 WDT 清零。SCS 位 (OSCCON<0>) 不被更新。使能 FSCM 位不影响 LTS 位。

TOSC 时钟除以 64, 就产生了 FSCM 采样时钟。这将使 FSCM 采样时钟之间有足够的间隔产生系统时钟边沿。图 3-8 给出了 FSCM 框图。

在采样时钟的上升沿, 监控锁存器 (CM = 0) 将被清零。在主系统时钟的下降沿, 监控锁存器将被置 1 (CM = 1)。当采样时钟的下降沿产生而监控锁存器未置 1 的情况发生时, 就检测到时钟故障。当 FSCM 使能时, 预先分配的内部振荡器将被使能, IRCF 将反映这一情况。

- 注 1:** 当故障保护时钟监控器模式使能时, 双速启动就自动使能。
- 注 2:** 主时钟频率  $\leq$  488 Hz 时, FSCM 将视其为故障。缓慢启动的振荡器可能导致 FSCM 中断。

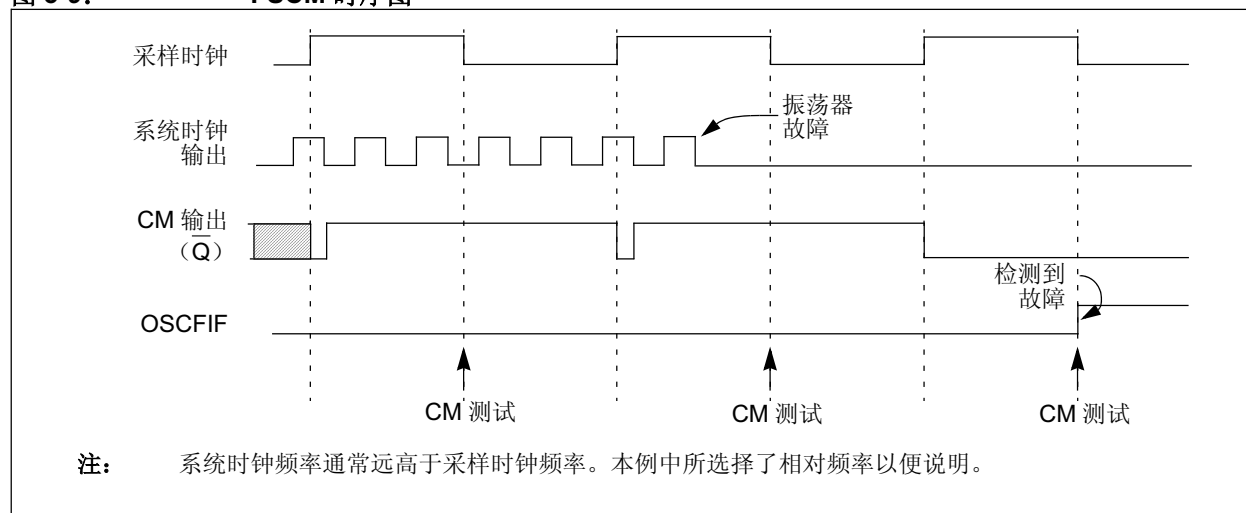
# PIC12F635/PIC16F636/639

## 3.7.1 故障保护条件清除

必须先清除故障保护条件才能清除 OSFIF 标志位。

复位、SLEEP 指令执行，或 SCS 位修改后，故障保护条件被清除。当处于故障保护状态时，PIC12F635/PIC16F636/639 使用内部振荡器作为系统时钟源。可无需退出故障保护状态，修改 IRCF 位 (OSCCON<6:4>) 调整内部振荡器频率。

图 3-9: FSCM 时序图



## 3.7.2 复位或从休眠中唤醒

FSCM 设计为能够在器件退出复位或休眠状态以及振荡器起振延时定时器 (OST) 到期后的任一时刻检测振荡器故障。如果外部时钟为 EC 或 RC 模式，出现上述情况后 will 立即开始监控。

对于 LP、XT 或 HS 模式，外部振荡器所需的起振时间可能比 FSCM 采样时钟时间长得多，否则就可能误检测到时钟故障 (见图 3-9)。为了防止出现这样的情况，内部振荡器将被自动地配置为系统时钟，直到外部时钟稳定 (OST 超时) 为止。这与双速启动模式完全相同。一旦外部振荡器稳定，LFINTOSC 又将再次作为 FSCM 源。

注：由于振荡器起振时间的范围变化较大，在振荡器起振期间 (即，从复位或休眠中退出时)，故障保护电路不处于激活状态。经过一段适当的时间后，用户应检查 OST 位 (OSCCON<3>)，以验证振荡器是否已经成功起振和系统时钟是否切换成功。

# PIC12F635/PIC16F636/639

寄存器 3-2: **OSCCON——振荡器控制寄存器（地址：8Fh）**

U-0	R/W-1	R/W-1	R/W-0	R-1	R-0	R-0	R/W-0
—	IRCF2	IRCF1	IRCF0	OSTS <sup>(1)</sup>	HTS	LTS	SCS
bit 7							bit 0

- bit 7 未用：读为 0
- bit 6-4 **IRCF<2:0>**：内部振荡器标称频率选择位  
 000 = 31 kHz  
 001 = 125 kHz  
 010 = 250 kHz  
 011 = 500 kHz  
 100 = 1 MHz  
 101 = 2 MHz  
 110 = 4 MHz  
 111 = 8 MHz
- bit 3 **OSTS**：振荡器起振超时状态位<sup>(1)</sup>  
 1 = 器件运行在 FOSC<2:0> 定义的外部系统时钟之下  
 0 = 器件运行在内部系统时钟之下（HFINTOSC 或 LFINTOSC）
- bit 2 **HTS**：HFINTOSC（高频 – 8 MHz 至 125 kHz）状态位  
 1 = HFINTOSC 稳定  
 0 = HFINTOSC 不稳定
- bit 1 **LTS**：LFINTOSC（低频 – 31 kHz）状态位  
 1 = LFINTOSC 稳定  
 0 = LFINTOSC 不稳定
- bit 0 **SCS**：系统时钟选择位  
 1 = 内部振荡器用于系统时钟  
 0 = 时钟源由 FOSC<2:0> 决定

注 1：双速启动且选定 LP、XT 或 HS 为振荡器模式时，或者故障保护模式使能时，该位将复位为 0。

<b>图注：</b>			
R = 可读位	W = 可写位	U = 未用位，读为 0	
-n = POR 值	1 = 置 1	0 = 清零	x = 未知

表 3-2: 与时钟源相关的寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/WUR 时的值	其他复位值
0Ch	PIR1	EEIF	LVDIF	CRIF	C2IF	C1IF	OSFIF	—	TMR1IF	0000 00-0	0000 00-0
8Ch	PIE1	EEIE	LVDIE	CRIE	C2IE	C1IE	OSFIE	—	TMR1IE	0000 00-0	0000 00-0
8Fh	OSCCON	—	IRCF2	IRCF1	IRCF0	OSTS	HTS	LTS	SCS	-110 x000	-110 x000
90h	OSCTUNE	—	—	—	TUN4	TUN3	TUN2	TUN1	TUN0	---0 0000	---u uuuu
2007h <sup>(1)</sup>	CONFIG	CPD	CP	MCLRE	PWRTE	WDTE	FOSC2	FOSC1	FOSC0	—	—

图注： x = 未知， u = 不变， — = 未用单元，读为 0。振荡器不使用阴影单元。

注 1： 配置字寄存器位的全部操作，请参见寄存器 12-1。



## 4.0 I/O 端口

器件有多达 12 个可用的通用 I/O 引脚。根据外设的使能情况，部分甚至全部引脚可能不能用于通用 I/O。通常而言，当某个外设使能时，其相关引脚可能不能用作通用 I/O 引脚。

### 4.1 PORTA 和 TRISA 寄存器

PORTA 是 6 位宽的双向 I/O 端口，对应的数据方向控制寄存器是 TRISA（寄存器 4-4）。将某一 TRISA 位置 1（= 1），将使对应的 PORTA 引脚成为输入（即，使相应输出驱动呈高阻状态）。清除 TRISA 位（= 0），将使对应的 PORTA 引脚成为输出（即，将输出锁存器的内容加载至选中的引脚上）。RA3 是个例外，仅可作为输入引脚，其 TRIS 位总是读为 1。例 4-1 显示了如何初始化 PORTA。

读取 PORTA 端口寄存器（寄存器 4-3）将读出相应引脚的电平状态，而对其进行写操作则是写入其数据锁存器。所有写操作都是“读—修改—写”操作。因此，对端口的写操作意味着总是先读端口引脚电平状态，然后修改这个值，最后再写入该端口的数据锁存器。当 MCLRE = 1 时，RA3 读为 0。

TRISA 寄存器控制着 PORTA 引脚的方向，即使它们用作模拟输入引脚。当引脚用于模拟输入时，用户应确保 TRISA 中的各位保持置 1。对配置为模拟输入的 I/O 引脚，总是读为 0。

**注：** 必须对 CMCON0（19h）寄存器进行初始化，以将模拟通道配置为数字输入。配置为模拟输入的引脚总是读为 0。

#### 例 4-1: 初始化 PORTA

```
BCF STATUS,RP0 ;Bank 0
BCF STATUS,RP1 ;
CLRF PORTA ;Init PORTA
MOVLW 07h ;Set RA<2:0> to
MOVWF CMCON0 ;digital I/O
BSF STATUS,RP0 ;Bank 1
BCF STATUS,RP1 ;
MOVLW 0Ch ;Set RA<3:2> as inputs
MOVWF TRISA ;and set RA<5:4,1:0>
;as outputs
BCF STATUS,RP0 ;Bank 0
BCF STATUS,RP1 ;
```

## 4.2 引脚的其他功能

PIC12F635/PIC16F636/639 中每个 PORTA 引脚都具有电平变化中断功能和弱上拉 / 下拉功能。RA0 有超低功耗唤醒功能。以下三节将对这些功能进行介绍。

### 4.2.1 弱上拉 / 下拉

除 RA3 外的每个 PORTA 引脚，都具有内部弱上拉和下拉功能。对于单独的端口位，WDA 位选择是上拉还是下拉。单独的控制位控制上拉或下拉的开闭。当端口引脚配置为输出、用于其他功能或上电复位时，这些上拉 / 下拉都将自动关闭，将 RPU 位（OPTION\_REG<7>）置 1。在配置字寄存器中配置为 MCLR 时，RA3 上弱上拉被使能；在编程模式下，当检测到高压时，弱上拉被禁止，从而降低经由 RA3 的电流消耗。

**注：** PORTA = GPIO  
TRISA = TRISIO

# PIC12F635/PIC16F636/639

## 寄存器 4-1: WDA——弱上拉 / 下拉寄存器 (地址: 97h)

U-0	U-0	R/W-1	R/W-1	U-0	R/W-1	R/W-1	R/W-1
—	—	WDA5	WDA4	—	WDA2	WDA1	WDA0
bit 7				bit 0			

- bit 7-6 未用: 读为 0
- bit 5-4 **WDA<5:4>**: 上拉 / 下拉选择位  
1 = 选取上拉  
0 = 选取下拉
- bit 3 未用: 读为 0
- bit 2-0 **WDA<2:0>**: 上拉 / 下拉选择位  
1 = 选取上拉  
0 = 选取下拉

- 注 1:** 仅在全局  $\overline{\text{RAPU}}$  位使能时、引脚处于输入模式 ( $\text{TRIS} = 1$ )、单独的 WDA 位被使能 ( $\text{WDA} = 1$ ) 且引脚没有被配置为模拟输入或时钟功能时, 弱上拉 / 下拉器件才被使能。
- 2:** 当在配置字寄存器中引脚配置为  $\overline{\text{MCLR}}$  时, 而且器件没有处于编程模式时, RA3 上拉被使能。

### 图注:

R = 可读	W = 可写	U = 未用, 读为 0
-n = POR 值	1 = 置 1	0 = 清零
		x = 未知

## 寄存器 4-2: WPUDA——弱上拉 / 下拉方向寄存器 (地址: 95h)

U-0	U-0	R/W-1	R/W-1	U-0	R/W-1	R/W-1	R/W-1
—	—	WPUDA5 <sup>(3)</sup>	WPUDA4 <sup>(3)</sup>	—	WPUDA2	WPUDA1	WPUDA0
bit 7				bit 0			

- bit 7-6 未用: 读为 0
- bit 5-4 **WPUDA<5:4>**: 上拉 / 下拉方向选择位<sup>(3)</sup>  
1 = 上拉 / 下拉使能  
0 = 上拉 / 下拉禁止
- bit 3 未用: 读为 0
- bit 2-0 **WPUDA<2:0>**: 上拉 / 下拉方向选择位  
1 = 上拉 / 下拉使能  
0 = 上拉 / 下拉禁止

- 注 1:** 仅在全局  $\overline{\text{RAPU}}$  位使能时、引脚处于输入模式 ( $\text{TRIS} = 1$ )、单独的 WPUDA 位被使能 ( $\text{WPUDA} = 1$ ) 且引脚没有被配置为模拟输入或时钟功能, 弱上拉 / 下拉方向器件使能。
- 2:** 当在配置字寄存器中引脚配置为  $\overline{\text{MCLR}}$  时, 而且器件没有处于编程模式时, RA3 上拉被使能。
- 3:** 如果 INTOSC 使能且 T1OSC 禁止, 可以写 WPUDA5 位; 否则, 不能写 WPUDA5 位, 其读为 1。当 WPUDA4 位未被配置为 OSC2 时可写; 否则, 不能写 WPUDA4 位, 其读为 1。

### 图注:

R = 可读位	W = 可写位	U = 未用位, 读为 0
-n = POR 值	1 = 置 1	0 = 清零
		x = 未知

# PIC12F635/PIC16F636/639

## 寄存器 4-3: PORTA——PORTA 寄存器 (地址: 05h)

U-0	U-0	R/W-x	R/W-x	R-x	R/W-x	R/W-0	R/W-0
—	—	RA5	RA4	RA3	RA2	RA1	RA0
bit 7						bit 0	

bit 7-6: 未用: 读为 0

bit 5-0: **RA<5:0>**: PORTA I/O 引脚

1 = 端口引脚 > V<sub>IH</sub>

0 = 端口引脚 < V<sub>IL</sub>

### 图注:

R = 可读位

W = 可写位

U = 未用位, 读为 0

-n = POR 值

1 = 置 1

0 = 清零

x = 未知

## 寄存器 4-4: TRISA——PORTA 三态寄存器 (地址: 85h)

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISA5 <sup>(2)</sup>	TRISA4 <sup>(2)</sup>	TRISA3 <sup>(1)</sup>	TRISA2	TRISA1	TRISA0
bit 7						bit 0	

bit 7-6: 未用: 读为 0

bit 5-0: **TRISA<5:0>**: PORTA 三态控制位 <sup>(1,2)</sup>

1 = PORTA 引脚配置为输入 (三态)

0 = PORTA 引脚配置为输出。

注 1: TRISA<3> 总是读为 1。

2: 在 XT、HS 和 LP 振荡器模式下, TRISA<5:4> 总是读为 1。

### 图注:

R = 可读位

W = 可写位

U = 未用位, 读为 0

-n = POR 值

1 = 置 1

0 = 清零

x = 未知

# PIC12F635/PIC16F636/639

## 4.2.2 电平变化中断

每个 PORTA 引脚都被单独配置具有电平变化中断功能。控制位，IOCAx，用于允许或禁止各引脚的中断功能（见寄存器 4-5）。电平变化中断功能在上电复位时被禁止。

对于允许了电平变化中断功能的引脚，其值将与上次读取的 PORTA 的旧锁存值相比较。所有与上次读取值不匹配的输入进行或运算，运算结果用来设置 INTCON 寄存器（寄存器 2-3）中的 PORTA 电平变化中断标志位（RAIF）。

该中断可唤醒处于休眠状态中的器件。用户在中断服务例程中可通过以下方式清除该中断：

- a) 任何对 PORTA 的读或写。这将终止不匹配条件，然后：
- b) 清除标志位 RAIF。

不匹配条件仍会将 RAIF 标志位置 1。读 PORTA 将结束不匹配条件，允许标志位 RAIF 被清零。保持上一次读取值的锁存器不受 MCLR 或 BOD 复位的影响。在这些复位之后，如果存在不匹配情况，RAIF 标志还将继续被置 1。

**注：** 当读操作正在执行时发生了 I/O 引脚电平变化（Q2 周期的起始时刻），则 RAIF 中断标志位可能不会被置 1。

**寄存器 4-5: IOCA——电平变化中断 PORTA 寄存器（地址：96h）**

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
—	—	IOCA5 <sup>(2)</sup>	IOCA4 <sup>(2)</sup>	IOCA3 <sup>(3)</sup>	IOCA2	IOCA1	IOCA0	
bit 7								bit 0

bit 7-6 未用：读为 0

bit 5-0 **IOCA<5:0>**：电平变化中断 PORTA 控制位<sup>(2,3)</sup>

- 1 = 允许电平变化中断<sup>(1)</sup>  
 0 = 禁止电平变化中断

- 注** 1: 要使各中断能够被识别，必须使能全局中断使能控制位（GIE）。  
 2: 在 XT、HS 和 LP 振荡器模式下，IOCA<5:4> 总是读为 0。  
 3: 当 WUR 被使能且器件处于休眠状态时，IOCA<3> 被忽略。

**图注：**

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = POR 值	1 = 置 1	0 = 清零      x = 未知

## 4.2.3 超低功耗唤醒

RA0 上的超低功耗唤醒 (ULPWU) 功能允许缓慢下降的电压能够在 RA0 上产生电平变化中断, 同时不消耗很大的电流。将 ULPWUE 位 (PCON<5>) 置 1 将选取超低功耗唤醒模式。这将产生一个小的灌电流, 可用于对 RA0 上电容器进行放电。

为了使用此功能, RA0 引脚配置成输出 1 以便对电容充电, 允许 RA0 的电平变化中断, 且 RA0 配置为输入。将 ULPWUE 位置 1 以开始放电, 并执行 SLEEP 指令。当 RA0 上电压下降到低于  $V_{IL}$  时, 将产生中断, 将器件唤醒。中断事件发生时, 根据 GIE 位 (INTCON<7>) 的状态, 器件要么跳转到中断矢量 (0004h), 要么执行下一条指令。更多信息, 请参见 4.2.2 “电平变化中断” 和 12.9.3 “PORTA 中断”。

该功能提供了一种周期性将器件从休眠中唤醒的低功耗方法。休眠时间取决于 RA0 上 RC 电路的放电时间。超低功耗唤醒模块的初始化, 请参见例 4-2。

电路中的串联电阻为 RA0 引脚提供过流保护, 同时允许使用软件校准休眠时间 (见图 4-1)。可使用一个定时器测量电容器的充放电时间。然后调节充电时间, 以提供所需的延迟。此方法将对温度、电压和元件精度的影响进行补偿。超低功耗唤醒外设还可配置为简单的可编程低压检测功能或温度传感器。

**注:** 更多信息, 请参见应用笔记 AN879 “Using the Microchip Ultra Low-Power Wake-up Module” (DS00879)。

### 例 4-2: 超低功耗唤醒初始化

```
BCF STATUS,RP0 ;Bank 0
BCF STATUS,RP1 ;
BSF PORTA,0 ;Set RA0 data latch
MOVLW H'7' ;Turn off
MOVWF CMCON0 ;comparators
BSF STATUS,RP0 ;Bank 1
BCF STATUS,RP1 ;
BCF TRISA,0 ;Output high to
CALL CapDelay ;charge capacitor
BSF PCON,ULPWUE ;Enable ULP Wake-up
BSF IOCA,0 ;Select RA0 IOC
BSF TRISA,0 ;RA0 to input
MOVLW B'10001000' ;Enable interrupt
MOVWF INTCON ;and clear flag
SLEEP ;Wait for IOC
```

# PIC12F635/PIC16F636/639

## 4.2.4 引脚说明和引脚图

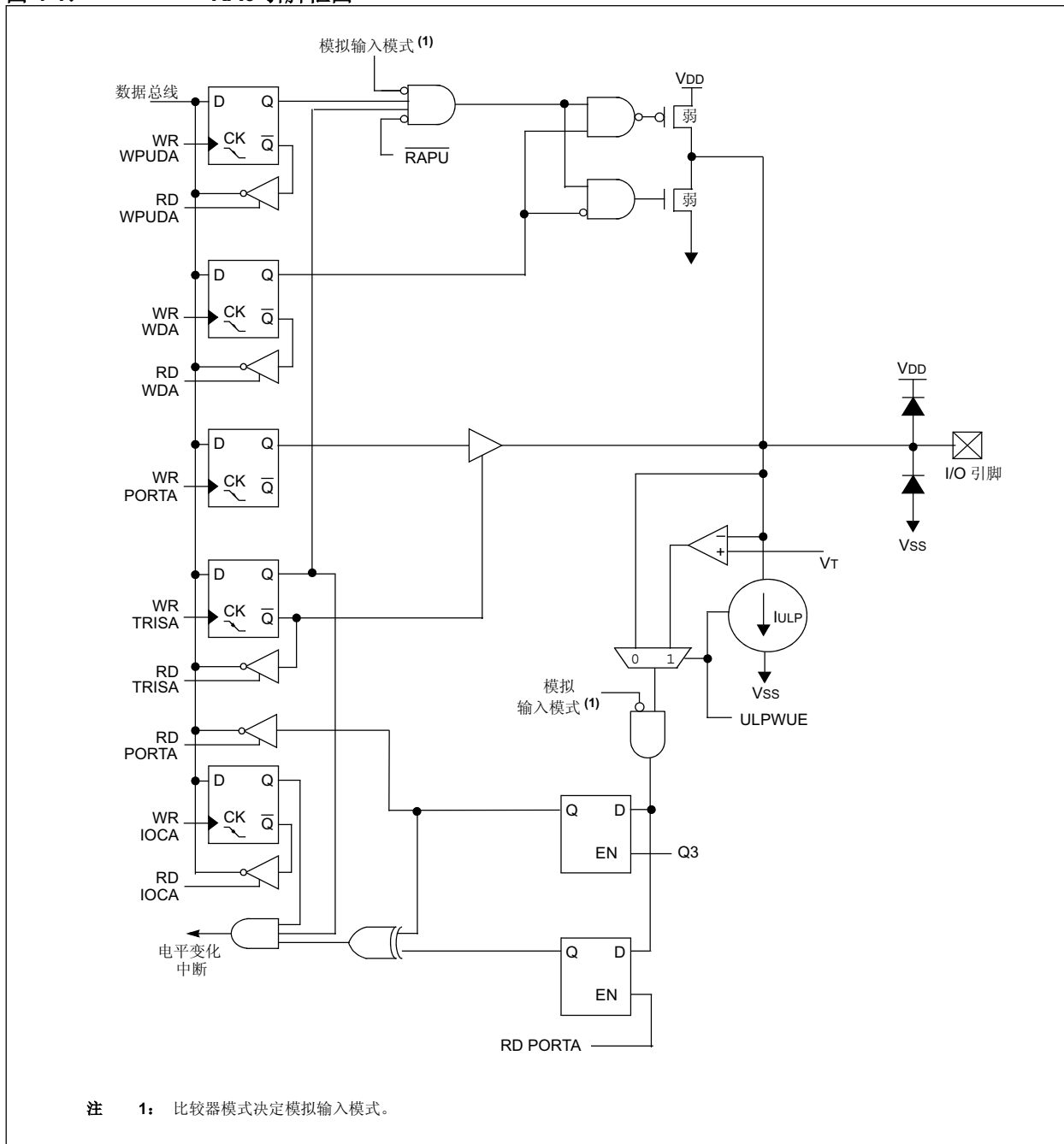
每个 PORTA 引脚都与其他功能复用。这里将简要说明引脚及其复合功能。各功能的具体信息（如比较器），请参见本数据手册中的相关章节。

### 4.2.4.1 RA0/C1IN+/ICSPDAT/ULPWU

图 4-1 给出了此引脚的引脚图。RA0 引脚配置为下列功能之一：

- 通用 I/O
- 连接至比较器的模拟输入
- 在线串行编程（In-Circuit Serial Programming™）数据
- 超低功耗唤醒的模拟输入

图 4-1: RA0 引脚框图



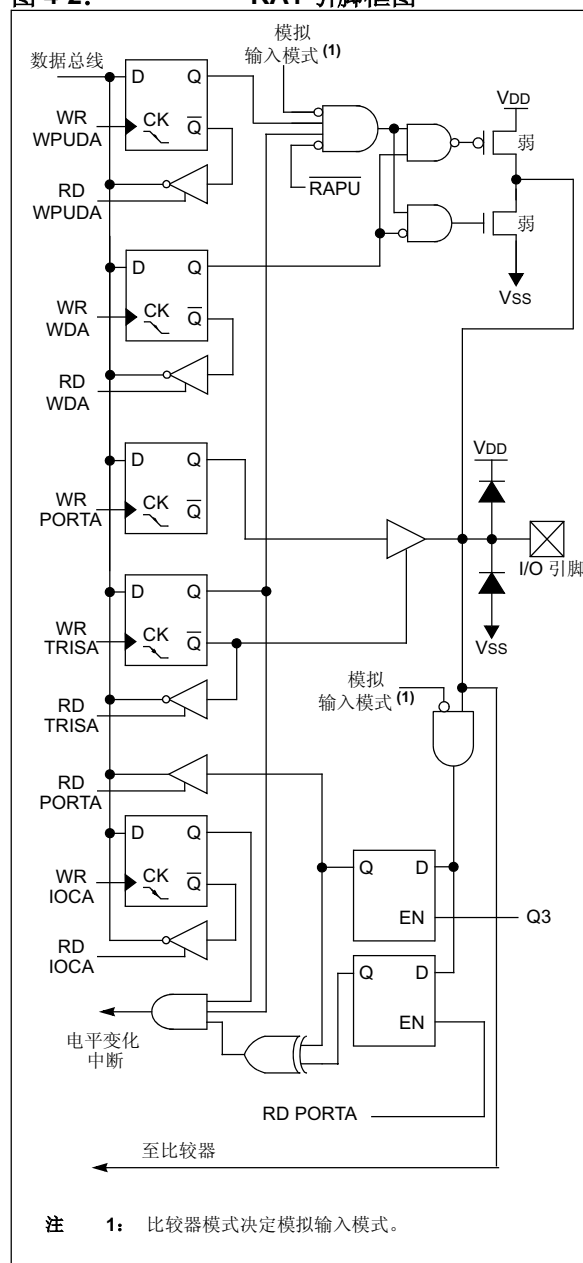
# PIC12F635/PIC16F636/639

## 4.2.4.2 RA1/C1IN-/VREF/ICSPCLK

图 4-2 给出了此引脚的引脚图。RA1 引脚可配置为下列功能之一：

- 通用 I/O
- 连接至比较器的模拟输入
- 在线串行编程时钟

图 4-2: RA1 引脚框图

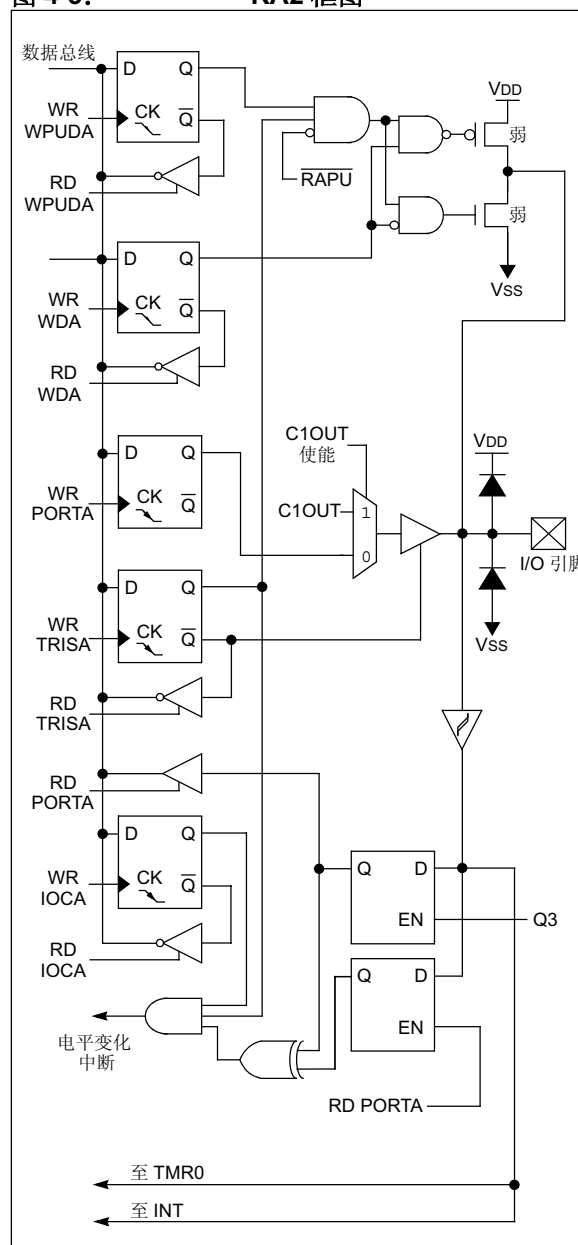


## 4.2.4.3 RA2/T0CKI/INT/C1OUT

图 4-3 给出了此引脚的引脚图。RA2 引脚可配置为下列功能之一：

- 通用 I/O
- TMR0 的时钟输入
- 外部边沿触发的中断
- 来自比较器的数字输出

图 4-3: RA2 框图



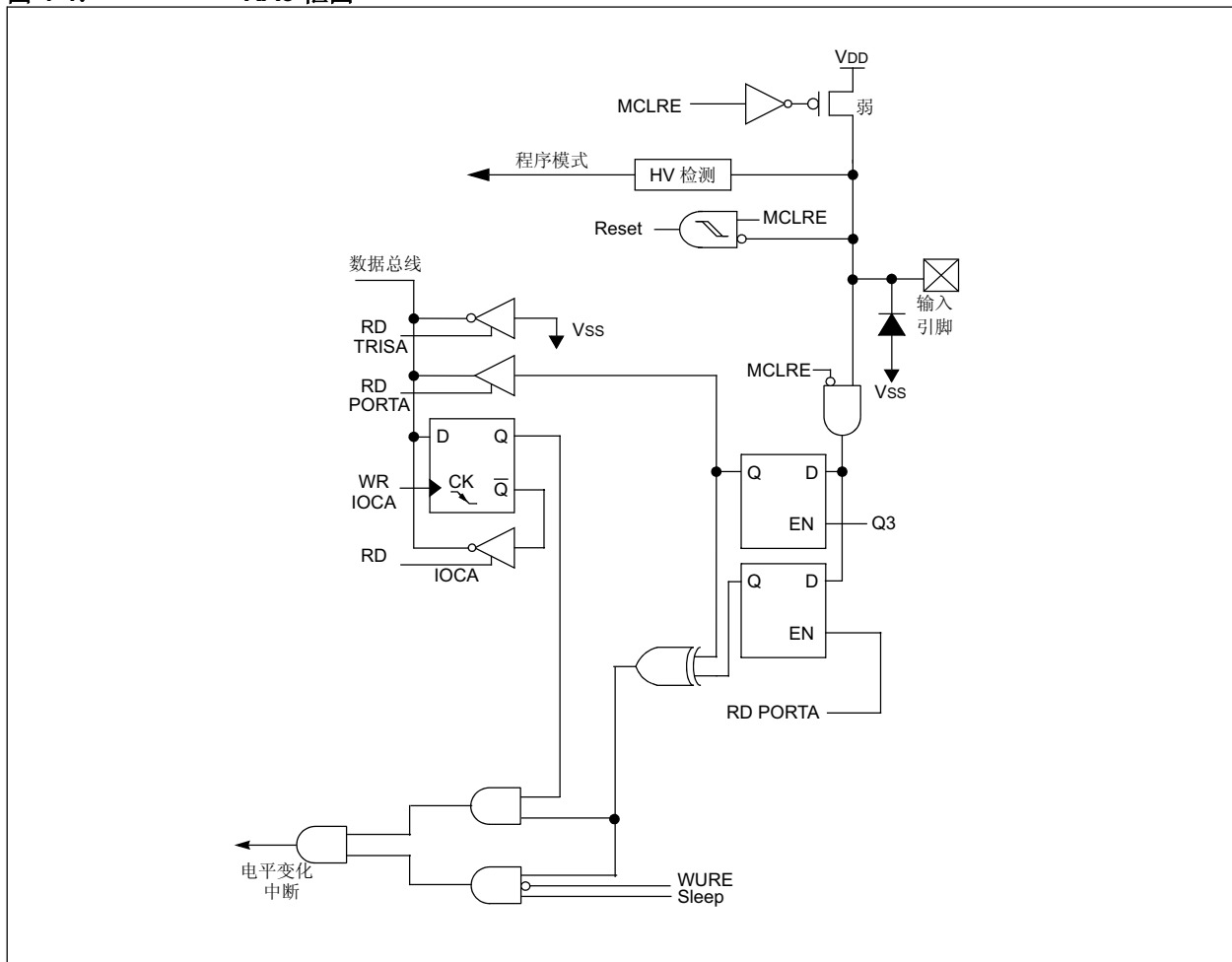
# PIC12F635/PIC16F636/639

## 4.2.4.4 RA3/MCLR/VPP

图 4-4给出了引脚图。RA3引脚可配置为下列功能之一：

- 通用输入
- 带弱上拉的主清零复位
- 程序模式入口的高压检测

图 4-4: RA3 框图





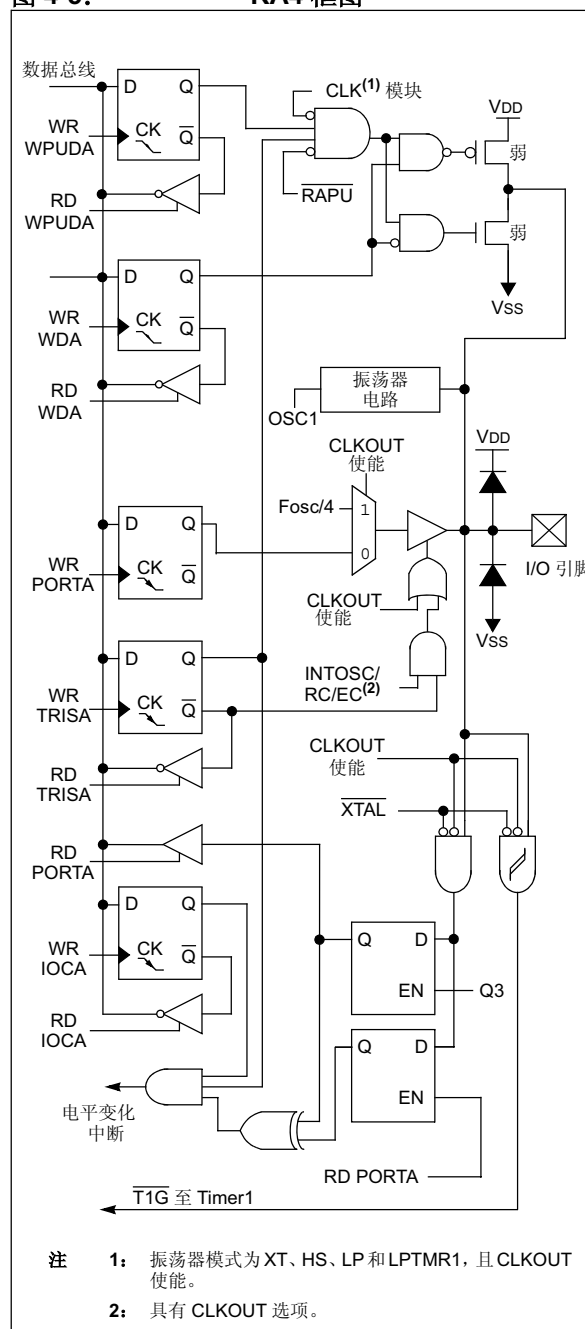
# PIC12F635/PIC16F636/639

## 4.2.4.5 RA4/T1G/OSC2/CLKOUT

图 4-5 所示为此引脚的引脚图。RA4 引脚可配置为下列功能之一：

- 通用 I/O
- TMR1 门控输入
- 晶振 / 谐振器连接
- 时钟输出

图 4-5: RA4 框图

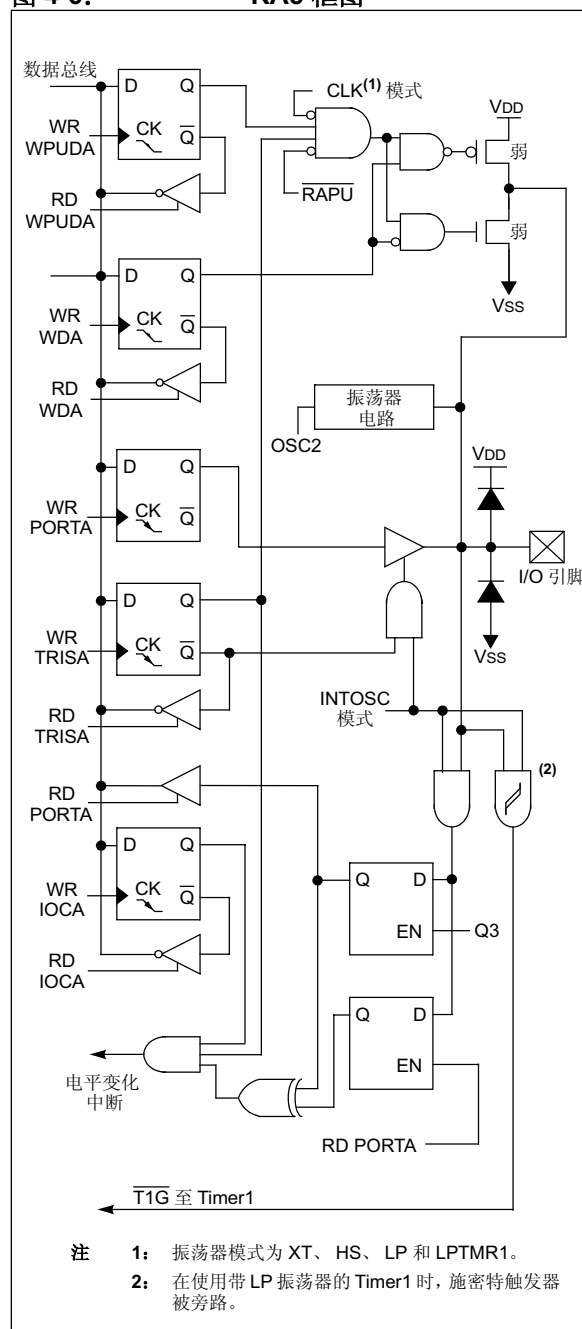


## 4.2.4.6 RA5/T1CKI/OSC1/CLKIN

图 4-6 所示为此引脚的引脚图。RA5 引脚可配置为下列功能之一：

- 通用 I/O
- TMR1 时钟输入
- 晶振 / 谐振器连接
- 时钟输入

图 4-6: RA5 框图



# PIC12F635/PIC16F636/639

表 4-1: PORTA 相关寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR时的值	其他 复位值
05h	PORTA	—	—	RA5	RA4	RA3	RA2	RA1	RA0	--xx xx00	--uu uu00
0Bh/ 8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
0Eh	TMR1L	16 位 TMR1 寄存器低位字节的保持寄存器								xxxx xxxx	uuuu uuuu
0Fh	TMR1H	16 位 TMR1 寄存器高位字节的保持寄存器								xxxx xxxx	uuuu uuuu
10h	T1CON	T1GINV	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	0000 0000	uuuu uuuu
1Ah	CMCON1	—	—	—	—	—	—	T1GSS	C2SYNC	---- --10	---- --10
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
81h	OPTION_REG	$\overline{RAPU}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
95h	WPUDA	—	—	WPUDA5	WPUDA4	—	WPUDA2	WPUDA1	WPUDA0	--11 -111	--11 -111
96h	IOCA	—	—	IOCA5	IOCA4	IOCA3	IOCA2	IOCA1	IOCA0	--00 0000	--00 0000
97h	WDA	—	—	WDA5	WDA4	—	WDA2	WDA1	WDA0	--11 -111	--11 -111

图注: x = 未知, u = 不变, — = 未用单元, 读为 0。PORTA 不使用阴影单元。

## 4.3 PORTC

PORTC 是通用 I/O 端口，由 6 个双向引脚组成。引脚可配置为数字 I/O 或连接到比较器的模拟输入。有关每个功能的具体信息，请参见本数据手册中的有关章节。

**注：** 必须初始化 CMCON0 (19h) 寄存器，以将某个模拟通道配置为数字输入。配置为模拟输入的引脚总是读为 0。

### 例 4-3: 初始化 PORTC

```
BCF STATUS,RP0 ;Bank 0
BCF STATUS,RP1 ;
CLRF PORTC ;Init PORTC
MOVLW 07h ;Set RC<4,1:0> to
MOVWF CMCON0 ;digital I/O
BSF STATUS,RP0 ;Bank 1
BCF STATUS,RP1 ;
MOVLW 0Ch ;Set RC<3:2> as inputs
MOVWF TRISC ;and set RC<5:4,1:0>
;as outputs
BCF STATUS,RP0 ;Bank 0
BCF STATUS,RP1 ;
```

### 4.3.1 RC0/C2IN+

RC0 引脚可配置为下列功能之一：

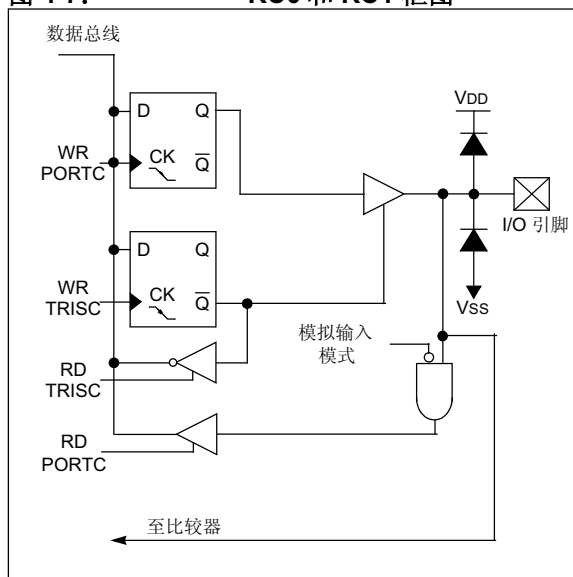
- 通用 I/O
- 连接至比较器的模拟输入

### 4.3.2 RC1/C2IN-

RC1 引脚可配置为下列功能之一：

- 通用 I/O
- 至比较器的模拟输入

图 4-7: RC0 和 RC1 框图



### 4.3.3 RC2

RC2 引脚可配置为通用 I/O。

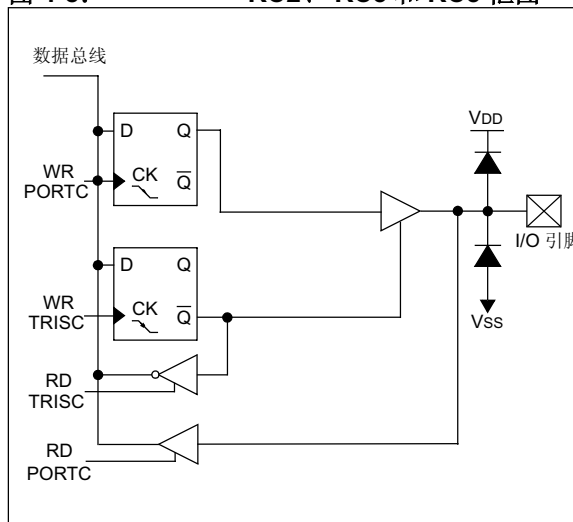
### 4.3.4 RC3

RC3 引脚可配置为通用 I/O。

### 4.3.5 RC5

RC5 引脚可配置为通用 I/O。

图 4-8: RC2、RC3 和 RC5 框图



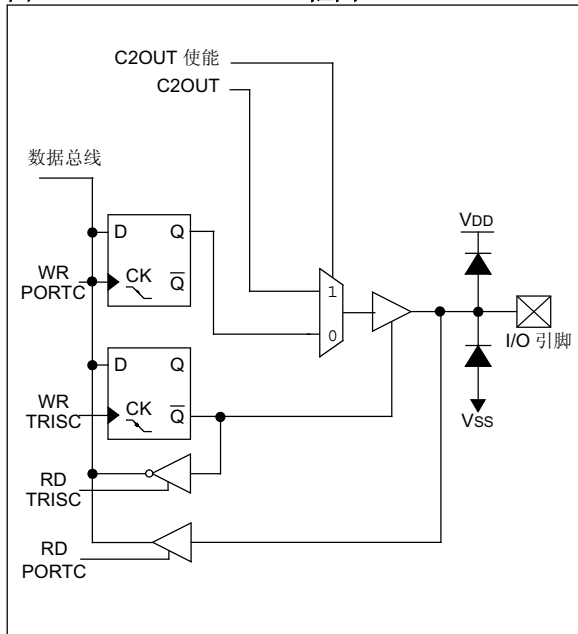
# PIC12F635/PIC16F636/639

## 4.3.6 RC4/C2OUT

RC4 引脚可配置为下列功能之一：

- 通用 I/O
- 来自比较器的数字输出

图 4-9: RC4 框图



# PIC12F635/PIC16F636/639

## 寄存器 4-6: PORTC——PORTC 寄存器 (地址: 07h)

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-0	R/W-0	
—	—	RC5	RC4	RC3	RC2	RC1	RC0	
bit 7								bit 0

- bit 7-6: 未用: 读为 0  
 bit 5-0: **RC<5:0>**: PORTC 通用 I/O 引脚位  
 1 = 端口引脚 > V<sub>IH</sub>  
 0 = 端口引脚 < V<sub>IL</sub>

### 图注:

R = 可读位                      W = 可写位                      U = 未用位, 读为 0  
 -n = POR 值                      1 = 置 1                      0 = 清零                      x = 未知

## 寄存器 4-7: TRISC——PORTC 三态寄存器 (地址: 87h)

U-0	U-0	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	
—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	
bit 7								bit 0

- bit 7-6: 未用: 读为 0  
 bit 5-0: **TRISC<5:0>**: PORTC 三态控制位  
 1 = PORTC 引脚配置为输入 (三态)  
 0 = PORTC 引脚配置为输出

### 图注:

R = 可读位                      W = 可写位                      U = 未用位, 读为 0  
 -n = POR 值                      1 = 置 1                      0 = 清零                      x = 未知

表 4-2: PORTC 相关寄存器汇总

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR 时的值	其他 复位值
07h	PORTC	—	—	RC5	RC4	RC3	RC2	RC1	RC0	--xx xx00	--uu uu00
19h	CMCON0	C2OUT	C1OUT	C2INV	C1INV	CIS	CM2	CM1	CM0	0000 0000	0000 0000
87h	TRISC	—	—	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	--11 1111	--11 1111

图注: x = 未知, u = 不变, — = 未用单元, 读为 0。PORTC 不使用阴影单元。

# PIC12F635/PIC16F636/639

---

---

注:

## 5.0 TIMER0 模块

Timer0 模块定时器 / 计数器具有如下特点:

- 8 位定时器 / 计数器
- 可读写
- 8 位软件可编程预分频器
- 内部或外部时钟选择
- 从 FFh 到 00h 的溢出中断
- 外部时钟的边沿选择

图 5-1是与WDT共用的Timer0模块和预分频器的框图。

**注:** Timer0 模块的其他相关信息, 可参考《PICmicro® 中档单片机系列参考手册》(DS33023A\_CN)。

### 5.1 Timer0 工作原理

通过清零 T0CS 位 (OPTION\_REG<5>) 选择定时器模式。在定时器模式下, Timer0 模块在每个指令周期递增 (不带预分频器)。如果对 TMR0 执行写操作, 在接下来的两个指令周期 Timer0 禁止递增。用户可将一个调整值写入 TMR0 寄存器来避开这一问题。

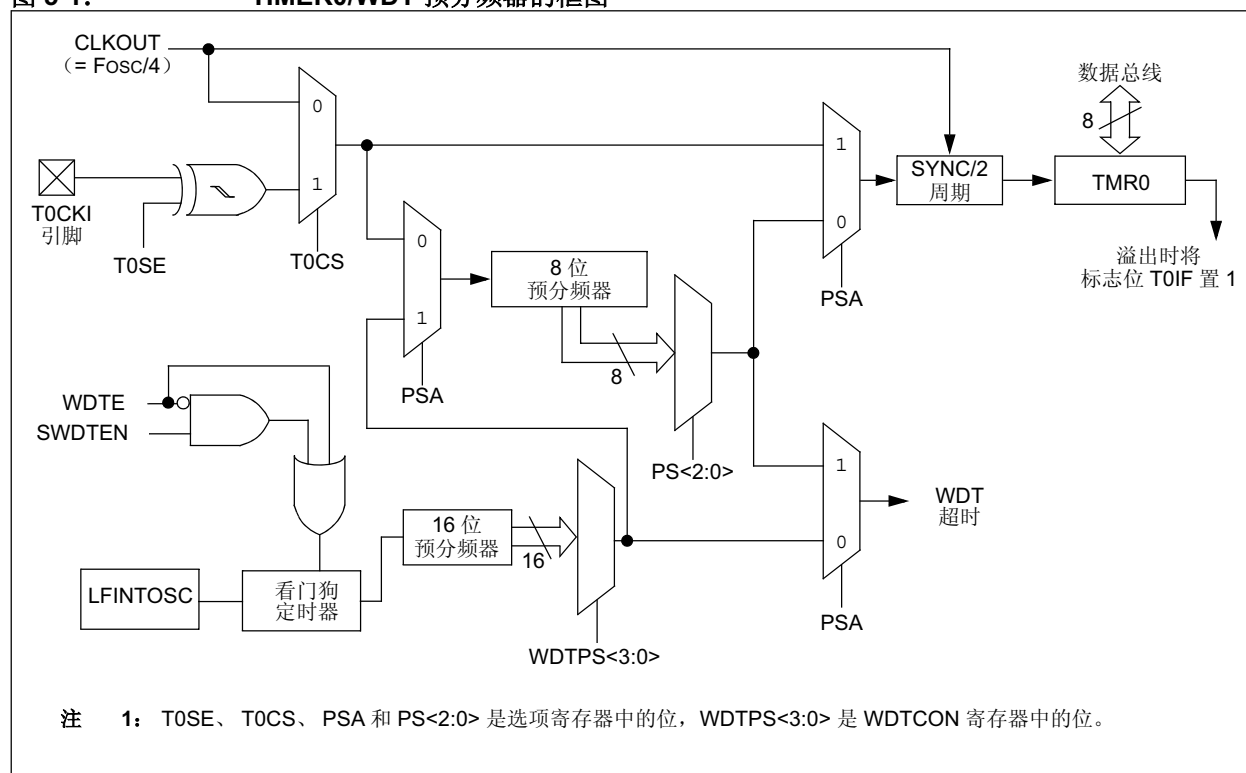
通过将 T0CS 位 (OPTION\_REG<5>) 置 1 选择计数器模式。在计数器模式下, Timer0 模块在 RA2/T0CKI 引脚的每个上升沿或下降沿递增计数。具体是上升沿还是下降沿取决于时钟源边沿选择 (TOSE) 控制位 (OPTION\_REG<4>) 的设置。清零 TOSE 位选择上升沿。

**注:** 计数器模式有特定的外部时钟要求。有关特定要求的其他信息可参考《PICmicro® 中档 MCU 系列参考手册》(DS33023A\_CN)。

### 5.2 Timer0 中断

当 TMR0 寄存器定时器 / 计数器从 FFh 至 00h 溢出时, 产生 Timer0 中断。此溢出将 T0IF 位 (INTCON<2>) 置 1。可以通过清零 T0IE 位 (INTCON<5>) 来屏蔽该中断。在重新允许中断之前, 必须在软件中用 Timer0 模块的中断服务程序将 T0IF 位清零。休眠状态下, 由于定时器被关闭, 所以 Timer0 中断无法唤醒单片机。

图 5-1: TIMER0/WDT 预分频器的框图



# PIC12F635/PIC16F636/639

## 5.3 Timer0 与外部时钟配合使用

不使用预分频器时，外部时钟输入等同于预分频器输出。通过对内部相位时钟 Q2 和 Q4 周期的预分频器输出进行采样，可实现 T0CKI 与内部相位钟的同步。因此，要求 T0CKI 的高电平状态和低电平状态分别保持至少 2 T<sub>osc</sub> 的时间（以及 20 ns 的小 RC 延时）。请参考其相应器件的电气规范说明。

**注：** 必须对 CMCON0（19h）进行初始化，以将模拟通道配置为数字输入。配置为模拟输入的引脚的读为 0。

### 寄存器 5-1: OPTION\_REG——选项寄存器（地址：81）

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
							bit 0
bit 7							

- bit 7 **RAPU:** PORTA 上拉使能位  
 1 = 禁止 PORTA 上拉  
 0 = 通过 WPUDA 寄存器中的单独值（Individual Values），使能 PORTA 上拉
- bit 6 **INTEDG:** 中断触发边沿选择位  
 1 = RA2/T0CKI/INT/C1OUT 引脚信号的上升沿触发中断  
 0 = RA2/T0CKI/INT/C1OUT 引脚信号的下降沿触发中断
- bit 5 **T0CS:** TMR0 时钟源选择位  
 1 = RA2/T0CKI/INT/C1OUT 引脚上的电平跳变  
 0 = 内部指令周期时钟（CLKOUT）
- bit 4 **T0SE:** TMR0 信号源边沿选择位  
 1 = 在 RA2/T0CKI/INT/C1OUT 引脚信号从高至低跳变时，递增计数  
 0 = 在 RA2/T0CKI/INT/C1OUT 引脚信号从低至高跳变时，递增计数
- bit 3 **PSA:** 预分频器分配控制位  
 1 = 预分频器分配给 WDT  
 0 = 预分频器分配给 Timer0 模块
- bit 2-0 **PS<2:0>:** 预分频器倍率选择位
- | 位值  | TMR0 比率 | WDT 比率 <sup>(1)</sup> |
|-----|---------|-----------------------|
| 000 | 1:2     | 1:1                   |
| 001 | 1:4     | 1:2                   |
| 010 | 1:8     | 1:4                   |
| 011 | 1:16    | 1:8                   |
| 100 | 1:32    | 1:16                  |
| 101 | 1:64    | 1:32                  |
| 110 | 1:128   | 1:64                  |
| 111 | 1:256   | 1:128                 |

**注 1:** PIC12F635/PIC16F636/639 具备专用的 16 位 WDT 后分频器。更多信息，参见 12.11 “看门狗定时器（WDT）”。

**图注：**

R = 可读位	W = 可写位	U = 未用位，读为 0
-n = POR 值	1 = 置 1	0 = 清零      x = 未知



## 5.4 预分频器

Timer0 模块使用一个 8 位计数器作为预分频器。该计数器用于看门狗定时器时则为后分频器。为简化起见，该计数器在本数据手册中被统称为“预分频器”。在程序中通过设定 PSA 控制位 (OPTION\_REG<3>)，可对预分频器的分配进行控制。PSA 位清零可把预分频器分配给 Timer0 模块。在 PS<2:0> (OPTION\_REG<2:0>) 中可选择预分频器的设定值。

预分频器是不可读写的。将其分配给 Timer0 模块时，所有写入 TMR0 寄存器的指令 (例如，CLRF 1、MOVWF 1 和 BSF 1, x 等)，都会将预分频器清零。当预分频器用于 WDT 时，CLRWDT 指令会同时将预分频器和看门狗定时器清零。

### 5.4.1 切换预分频器的分配

预分频器的分配完全由软件控制 (即，可以在程序执行过程中对预分频器的分配进行更改)。为避免意外的器件复位，当把预分频器从 Timer0 重新分配给 WDT 时，必须执行以下指令序列 (例 5-1 和例 5-2)：

**例 5-1: 改变预分频器的分配 (TIMER0 → WDT)**

```
BCF    STATUS,RP0    ;Bank 0
BCF    STATUS,RP1    ;
CLRWDT                ;Clear WDT
CLRF   TMR0          ;Clear TMR0 and
                    ; prescaler
BSF    STATUS,RP0    ;Bank 1
BCF    STATUS,RP1    ;
MOVLW  b'00101111'  ;Required if desired
MOVWF  OPTION_REG    ; PS2:PS0 is
CLRWDT                ; 000 or 001
                    ;
MOVLW  b'00101xxx'  ;Set postscaler to
MOVWF  OPTION_REG    ; desired WDT rate
BCF    STATUS,RP0    ;Bank 0
BCF    STATUS,RP1    ;
```

将预分频器从 WDT 分配给 Timer0 模块时，使用例 5-2 所示的指令序列。即使禁止了 WDT，也应执行该指令序列以防误操作。

**例 5-2: 改变预分频器的分配 (WDT → TIMER0)**

```
CLRWDT                ;Clear WDT and
                    ;prescaler
BSF    STATUS,RP0    ;Bank 1
BCF    STATUS,RP1    ;
MOVLW  b'xxxx0xxx'  ;Select TMR0,
                    ;prescale, and
                    ;clock source
MOVWF  OPTION_REG    ;
BCF    STATUS,RP0    ;Bank 0
BCF    STATUS,RP1    ;
```

**表 5-1: 与 TIMER0 相关的寄存器**

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	POR/BOD/ WUR 时的值	其他 复位值
01h	TMR0	Timer0 模块寄存器								xxxx xxxx	uuuu uuuu
0Bh/8Bh	INTCON	GIE	PEIE	T0IE	INTE	RAIE	T0IF	INTF	RAIF	0000 0000	0000 0000
81h	OPTION_REG	RAPU	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	1111 1111
85h	TRISA	—	—	TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111

**图注：** — = 未用，读为 0，u = 不变，x = 未知。Timer0 模块不使用表中阴影部分的寄存器位。

# PIC12F635/PIC16F636/639

---

---

注:

## 6.0 具备门控功能的 TIMER1 模块

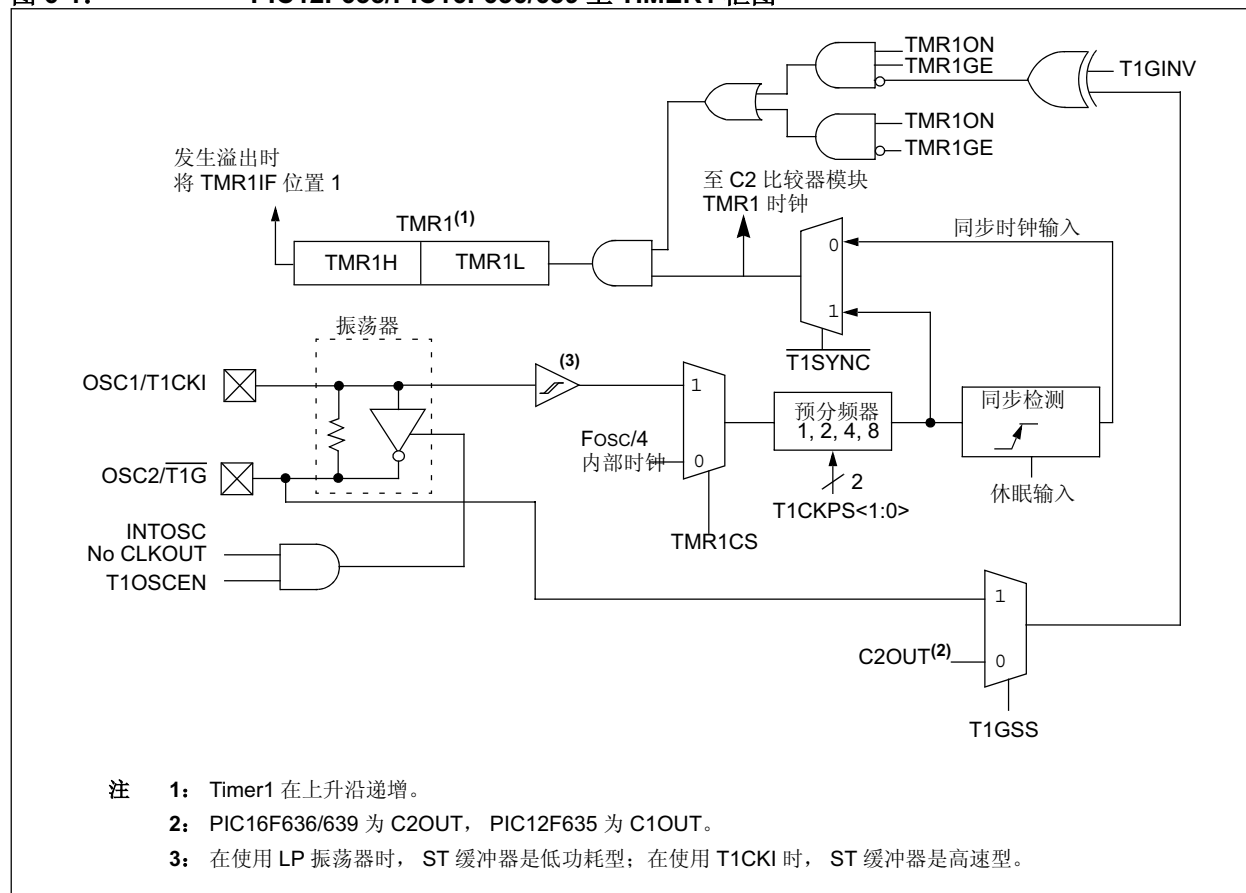
PIC12F635/PIC16F636/639 具备一个 16 位定时器。图 6-1 给出了 Timer1 模块的基本框图。Timer1 有如下特性：

- 16 位定时器 / 计数器 (TMR1H:TMR1L)
- 可读写
- 内部或外部时钟选择
- 同步或异步工作
- 从 FFFFh 至 0000h 溢出时触发中断
- 溢出触发唤醒 (异步模式)
- 可选的外部使能输入：
  - 可选择门控源：T1G 或 C2 输出 (T1GSS)
  - 可选择门控极性 (T1GINV)
- 可选的 LP 振荡器

如寄存器 6-1 所示，Timer1 控制寄存器 (T1CON) 用于使能/禁止 Timer1 以及选择 Timer1 模块的各种特性。

**注：** 定时器模块的其他信息请参见《PICmicro® 中档单片机系列参考手册》(DS33023A\_CN)。

图 6-1: PIC12F635/PIC16F636/639 上 TIMER1 框图



# PIC12F635/PIC16F636/639

## 6.1 Timer1 工作模式

Timer1 可工作在如下三种模式之一：

- 带预分频器的 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

在定时器模式下，Timer1 在每个指令周期递增。在计数器模式下，Timer1 在外部时钟输入 T1CKI 的上升沿递增。而且，计数器模式时钟可以与单片机系统时钟同步，也可以异步工作。

在计数器和定时器模块中，计数器 / 定时器时钟可以为用 Timer1 门进行门控，可将其选择为 T1G 引脚或比较器 2 输出。

如果需要使用外部时钟振荡器（并且单片机正在使用不带 CLKOUT 的 INTOSC），Timer1 可以把 LP 振荡器用作时钟源。

**注：** 在计数器模式下，在第一个要递增计数的上升沿之前，计数器前应先记录对齐一个下降沿。

## 6.2 Timer1 中断

一对 Timer1 寄存器 (TMR1H:TMR1L) 递增到 FFFFh，然后返回到 0000h。当 Timer1 计满返回时，Timer1 中断标志位 (PIR1<0>) 将置 1。为允许计满返回时的中断，必须将以下寄存器位置 1：

- Timer1 中断使能位 (PIE1<0>)
- PEIE 位 (INTCON<6>)
- GIE 位 (INTCON<7>)。

在中断服务例程中将 TMR1IF 标志位清零将清除中断。

**注：** 在重新允许中断前，一对应将寄存器 TMR1H:TMR1L 及 TMR1IF 位清零。

## 6.3 Timer1 预分频器

Timer1 具有四个预分频器选择项，允许对时钟输入进行 1、2、4 或 8 分频。T1CKPS 位 (T1CON<5:4>) 控制预分频计数器。对预分频计数器不能直接进行读写操作；然而，通过写入 TMR1H 或 TMR1L 可将预分频计数器清零。

## 6.4 Timer1 门控

Timer1 门控源可可用软件配置为 T1G 引脚或比较器 2 的输出。这使得器件能够使用 T1G 直接对外部事件进行计时，或者使用比较器 2 对模拟事件进行直接计时。Timer1 门控源的选择参见 CMCON1 (寄存器 7-2)。这个特性可以简化许多其他应用的程序。

**注：** 将 T1G 或 C2OUT 用作 Timer1 门控源之前，必须将 TMR1GE 位 (T1CON<6>) 置 1。选择 Timer1 门控源的更多信息参见寄存器 7-2。

可使用 T1GINV 位 (T1CON<7>) 反转 Timer1 门控，无论门控源来自 T1G 引脚还是比较器 2 的输出。这将 Timer1 配置为可测量事件之间的高电平有效或低电平有效的的时间。

图 6-2: TIMER1 递增边沿

