

PCI E Gen1-Gen2 信号和协议测试方案

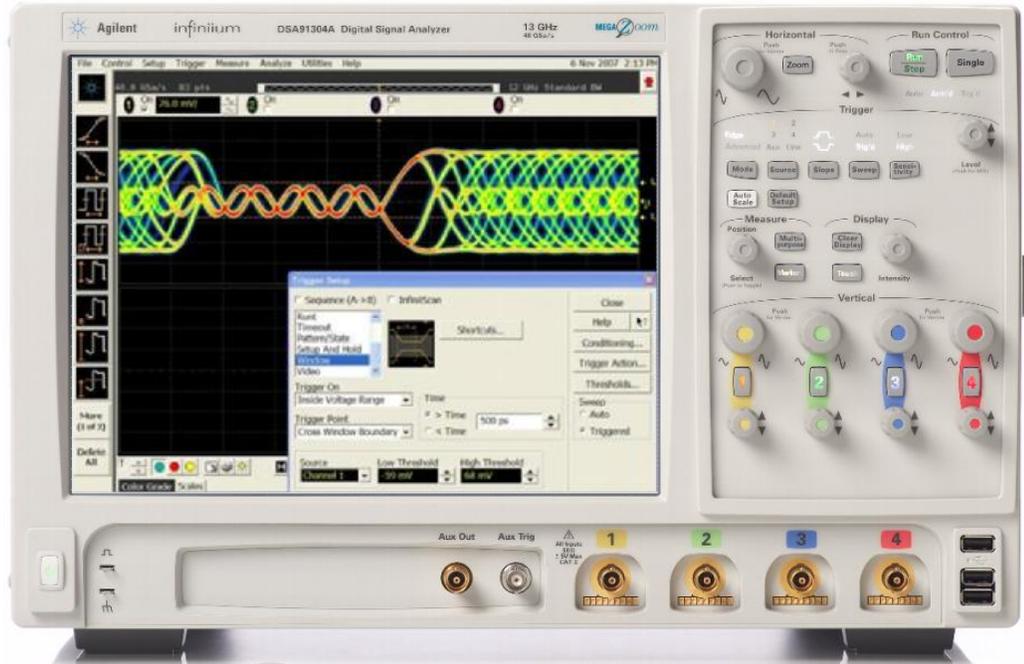
PCI-Express 的前身是 PCI 和 PCI-X，相对传统的并行总线架构来说，PCI E 采用多对高速串行总线进行点对点的连接，因此可以提供很高的总线带宽，同时由于上层与 PCI 的兼容性和成熟的技术，在台式机、笔记本、服务器等应用中已经成为标准的接口，在很多需要高速数据交换嵌入式的应用中，PCI E 也越来越普及。

PCI E 采用多对高速差分信号传输数据，数据速率可以是 1 代的 2.5Gbps 或 2 代的 5Gbps，根据总线吞吐带宽的要求，可以选择 x1/ x2/ x4/ x8/ x16/ x32 的模式，即可以根据需要选择需要的差分对的数量，使用起来非常灵活。为了保证高速信号的传输，PCI E 使用差分线提供双向数据收发，因此可以用比较小的信号摆幅提供更高的传输速率，而且差分线本身具有更好的抗干扰能力和更小的 EMI，可以支持更长的电缆传输。PCI E 的测试主要分为物理层的信号测试和传输层/数据链路层的协议测试，下面从两个方面分别介绍。

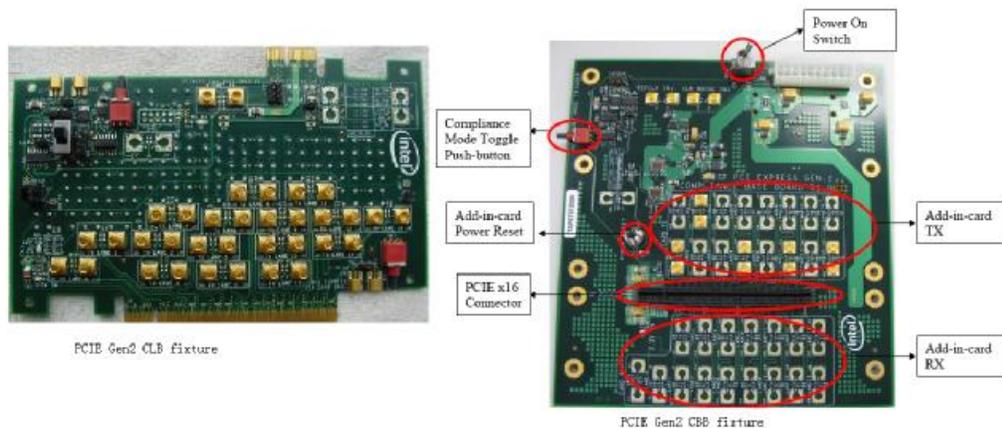
一、PCI E 的信号测试

由于 PCI E 的信号速率比较高，因此要对 PCI E 信号进行可靠的探测，对于示波器和探头的要求也非常高。PCI E 的信号电气规范主要是参照 PCI-SIG 发布的 PCI Express® Base Specification Revision 2.0 第四章物理层部分的要求，其测试方法可以参考 PCI-SIG 网站上关于一致性测试的要求。对于 PCI E 的 1 代信号的测试需要示波器的带宽是 6GHz，对于 PCI E 的 2 代信号的测试需要示波器的带宽是 13GHz。

Agilent 的 DSA90000 系列示波器由于具有业内最小的底噪声和触发抖动，最平坦的带内频响特性和很小的 Return Loss，因此非常适合于进行象 PCI E 这样的高速信号的测量。同时 Agilent 的 DSA90000 系列示波器还具有业内最深的存储深度（每通道的内存可以到 1Gpts），适合用于复杂事件的记录和分析。



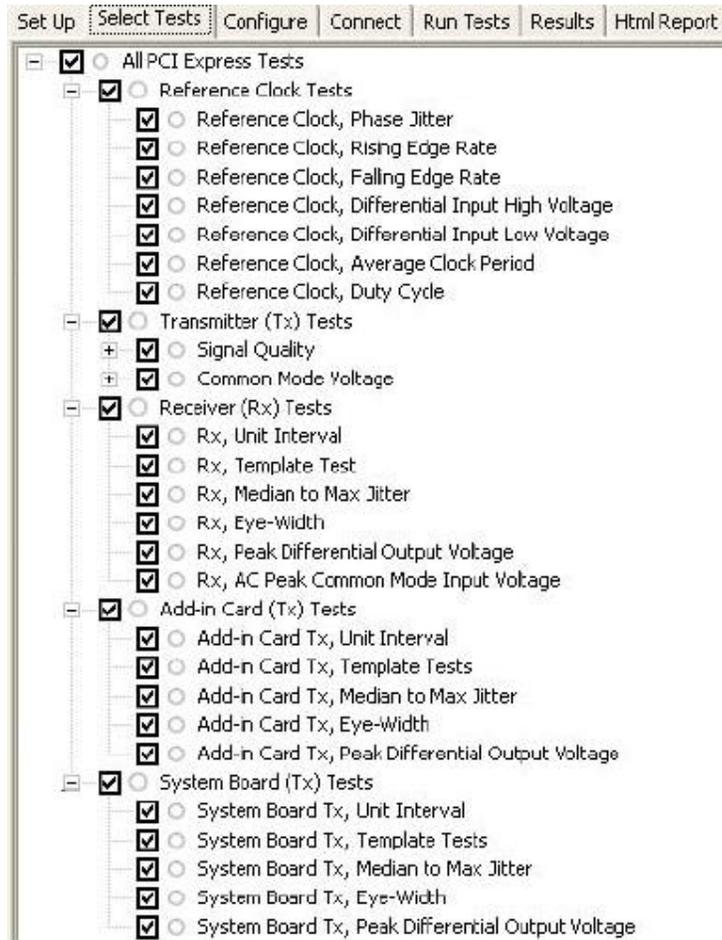
要进行PCI E信号的测试，只有示波器是不够的，为了方便地进行PCI E信号的分析，还需要有测试夹具和测试软件。测试夹具的目的是把PCI E信号引出，提供一个标准的测试接口以方便测试，测试夹具可以从PCI -SIG购买 (http://www.pci.sig.com/specifications/ordering_information)，型号分为CLB (Compliance Load Board) 和CBB (Compliance Base Board)。CLB用于主板的测试，CBB用于PCI E接口卡的测试。下图是夹具的图示。



对于一些嵌入式的PCI E应用，由于没有标准的PCI E插槽，所以可以使用焊接探头的连接方式，即通过焊接探头焊在接收端进行信号测试。

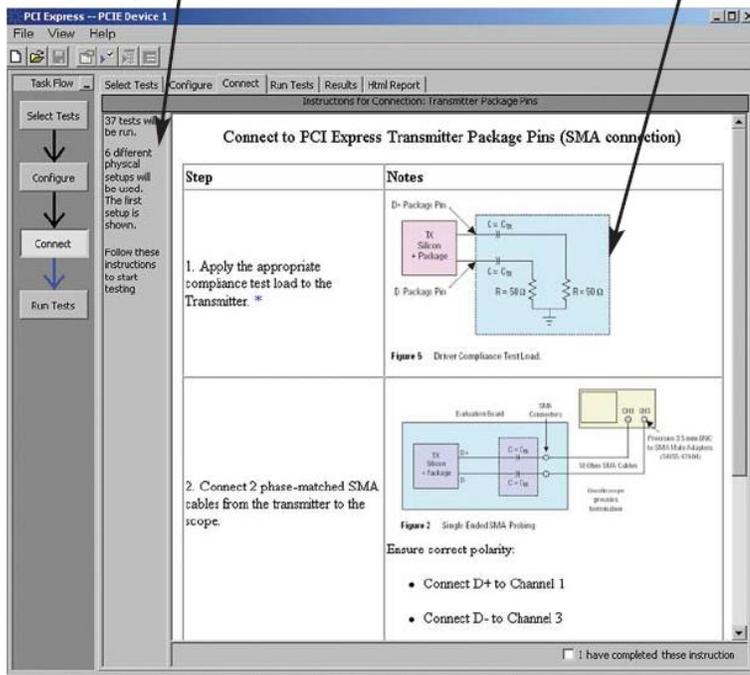
另外，PCI E 规定了很多 PCI E 信号的参数，如果不借助相应的软件，要完全手动进行这些参数的测量是一件非常烦琐和耗时耗力的工作，为了便于用户完成 PCI E 信号的测量，可以选择 PCI -SIG 的 Si gTest 软件示波器厂家会提供的相应的测试软件。

下图是 Agilent N5393B PCIe 一致性测试软件提供的测试项目。



只需要顺序选择好测试速率、测试项目并根据提示进行连接，然后运行测试软件即可。下图是软件中提供的一个连接示意图：

If more than one test setup connection is required, you will be notified here You are prompted to make the appropriate connections for the set of tests



软件运行后，示波器会自动设置时基、垂直增益、触发等参数并进行测量，测量结果会汇总成一个 html 格式的测试报告，报告中列出了测试的项目、是否通过、spec 的要求、实测值、margin 等。如下图所示：

Test Configuration Details

Device Description

User Comments: Gen2 Capable Graphics Card
 Device ID: Graphics_Card_1
 Device Type: Add-In Card
 Number of Lanes: x16

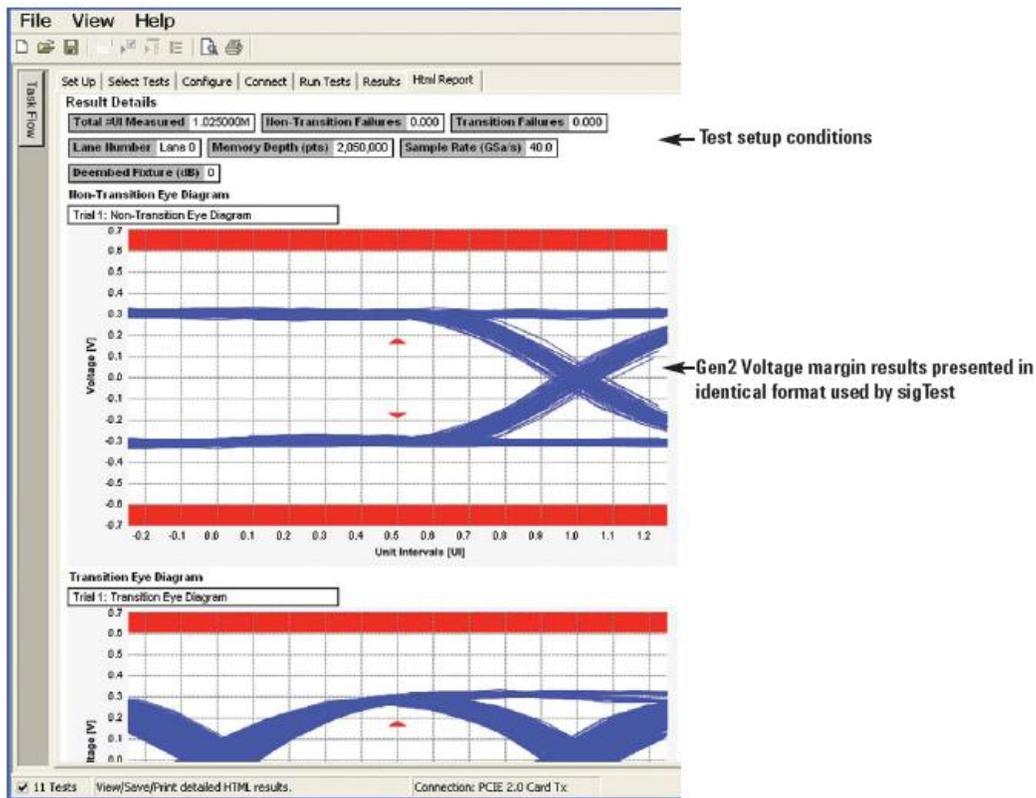
Test Session Details

Infinium SW Version: 05.40.0000
 Infinium Model Number: DSO80604B
 Infinium Serial Number: MY45000218
 Last Test Date: 1/3/2008 7:17:23 PM

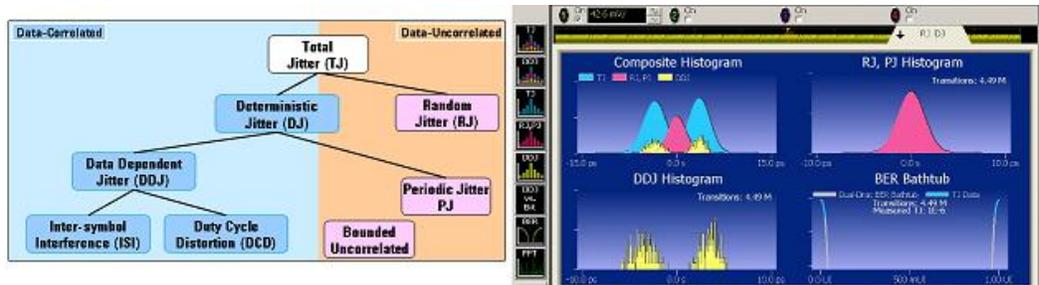
Summary of Results

Margin Thresholds
 Warning < 2%
 Critical < 0%

Pass	# Failed	# Trials	Test Name	Actual Value	Margin	Spec Range
✓	0	1	Add-In Card Tx, Unit Interval (PCIe 2.0)	200.01ps	41.7 %	199.94ps <= VALUE <= 200.06ps
✓	0	1	Add-In Card Tx, Template Tests -3.5dB (PCIe 2.0)	0.000	50.0 %	-500m <= VALUE <= 500m
-	-	-	Add-In Card Tx, Peak Differential Output Voltage -	-	-	3800mV <= VALUE <=



同时，由于 PCIe 的抖动测试中要求分别测试 TJ 和 DJ 的大小，而信号中抖动的成因是很复杂的，总的抖动成分 TJ 中包含了确定性抖动 DJ 和随机抖动 RJ，而 DJ 和 RJ 又分别是由很多因素构成。PCIe 要准确测量 TJ 和 DJ，需要借助于相应的抖动分析软件，因此 PCIe 信号的抖动测量还需要 Agilent 的 EzJit Plus 软件帮助完成抖动的分解。下图是抖动的分解图以及 EzJit Plus 的一个测试例子。



为了控制 EMI，PCIe 中还定义了扩频时钟（SSC），在使用 SSC 的情况下，PCIe 的数据速率可以在（-0.5%-0）的范围内变化，调制频率 30~33kHz，下表是对 SSC 的定义：

4.3.7.1. Spread Spectrum Clock (SSC) Sources

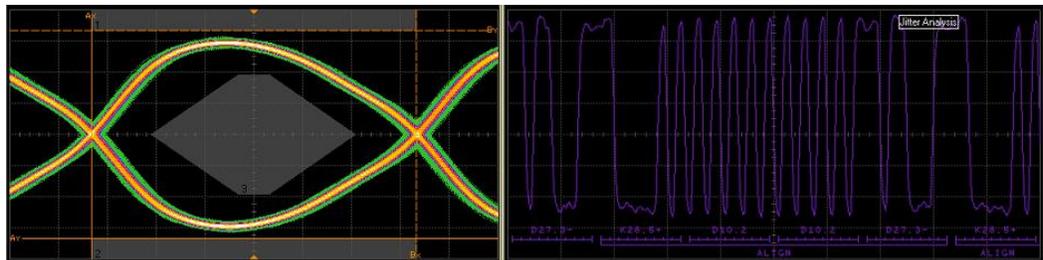
The data rate may be modulated from +0% to -0.5% of the nominal data rate frequency, at a modulation rate in the range not exceeding 30 kHz – 33 kHz. The ± 300 ppm requirement still holds, which requires the two communicating Ports be modulated such that they never exceed a total of 600 ppm difference. For most implementations this places the requirement that both Ports require the same bit rate clock source when the data is modulated with an SSC.

也就是说，对于 PCIE II 来说，允许数据速率在 (5G-25M) bps~5Gbps 间变化，变化频率是 30~33kHz。借助于 EzJit 软件，可以方便地进行 SSC 的调制频率和调制深度的测量。

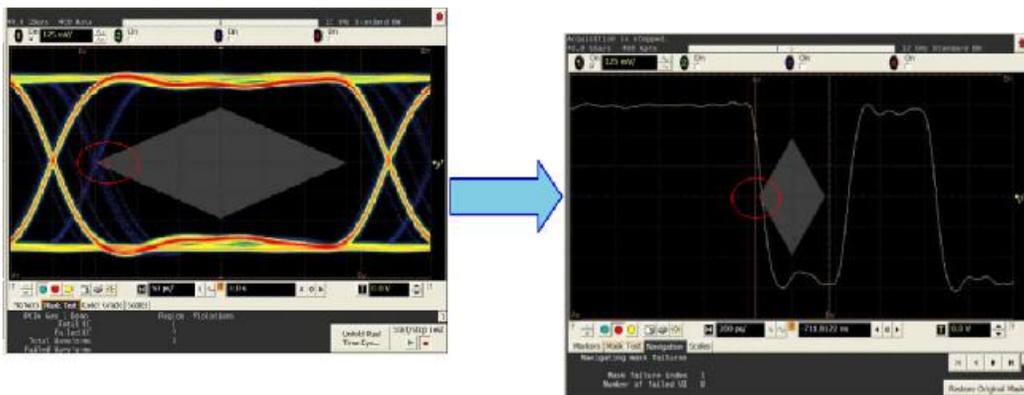
在 PCIE 的抖动和模板的测试中，需要先从数据流中恢复出理想时钟，以此为基准进行测量，否则眼图和抖动的测量都是没有依据的。如下表中是 PCIE 的 Receiver 的时钟锁相环的带宽要求。

Symbol	Parameter	2.5 GT/s	5.0 GT/s	Units	Comments
BWR _{RX-PLL-HI}	Maximum Rx PLL bandwidth	22 (max)	16 (max)	MHz	Second order PLL jitter transfer bounding function. See Note 3.
BWR _{RX-PLL-LO-3DB}	Minimum Rx PLL BW for 3 dB peaking	1.5 (min)	8 (min)	MHz	Second order PLL jitter transfer bounding function. See Note 3.
BWR _{RX-PLL-LO-1DB}	Minimum Rx PLL BW for 1 dB peaking	Not specified	5 (min)	MHz	Second order PLL jitter transfer bounding function. See Note 3.
PKGR _{RX-PLL1}	Rx PLL peaking with 8 MHz min BW	Not specified	3.0	dB	Second order PLL jitter transfer bounding function. See Note 3.
PKGR _{RX-PLL2}	Rx PLL peaking with 5 MHz min BW	Not specified	1.0	dB	Second order PLL jitter transfer bounding function. See Note 3.

要依据标准从数据流中恢复时钟，就还需要借助 Agilent 的高速串行数据分析软件 E2688A。E2688A 可以灵活设置 PCIE 时钟恢复所需要的锁相环形状及带宽，还可以提供 PCIE 信号的眼图和模板测试功能并对 PCIE 的 8b/10b 的数据流进行解码，对于高速串行数据的调试是非常有用的一个工具，下图是 PCIE 的眼图测试和 8b/10b 解码的结果。



对于模板测试失败的波形，Agilent 的 DSA90000 示波器还有一个非常独特的功能：失效 bit 定位，即将模板测试的波形展开，看到造成模板测试的各个特定的 bit，这对于定位问题的原因非常有用。下图是个失效 bit 定位的例子。



以上所说的主要是 PCIE TX 的测试，我们知道 TX 测试需要 13GHz 带宽的示波器，测试夹具和测试软件。如果要进行 RX 的测试，还需要 J-BERT 码型发生器做信号激励，DCA86100 采样示波器做信号分析，VNA 做阻抗测试等，并借助相应软件完成自动测试，下图是一个完整的测试平台和测试软件。

二、PCIE 的协议测试

信号测试的目的是从物理层保证高速信号的正确传输，而协议的测试侧重于从数据链路层和协议层验证系统的功能。对于协议层的测试有几个不同层面的要求：
1/ 数据包的捕获和解包，要求能可靠地捕捉到被测信号，并进行包数据的解码
2/ 基于包内容和错误条件的触发
3/ PCIE 和其它总线关系的洞察能力
4/ 通过训练器和被测件的交互，主动验证被测件的功能
要完成上述功能的测试，需要用到相应的协议分析仪，Agilent 的 E2960B 是唯一能够完成上述所有功能的 PCIE 协议测试仪，它也是 PCI-SIG 做 PCIE Gen1/Gen2 测试的推荐仪器。

Agilent 的 E2960B 是基于机箱式结构的协议分析仪，通过外部 PC 用以太网口控制，用户可以根据需要选配不同测量模块完成不同功能的测试。



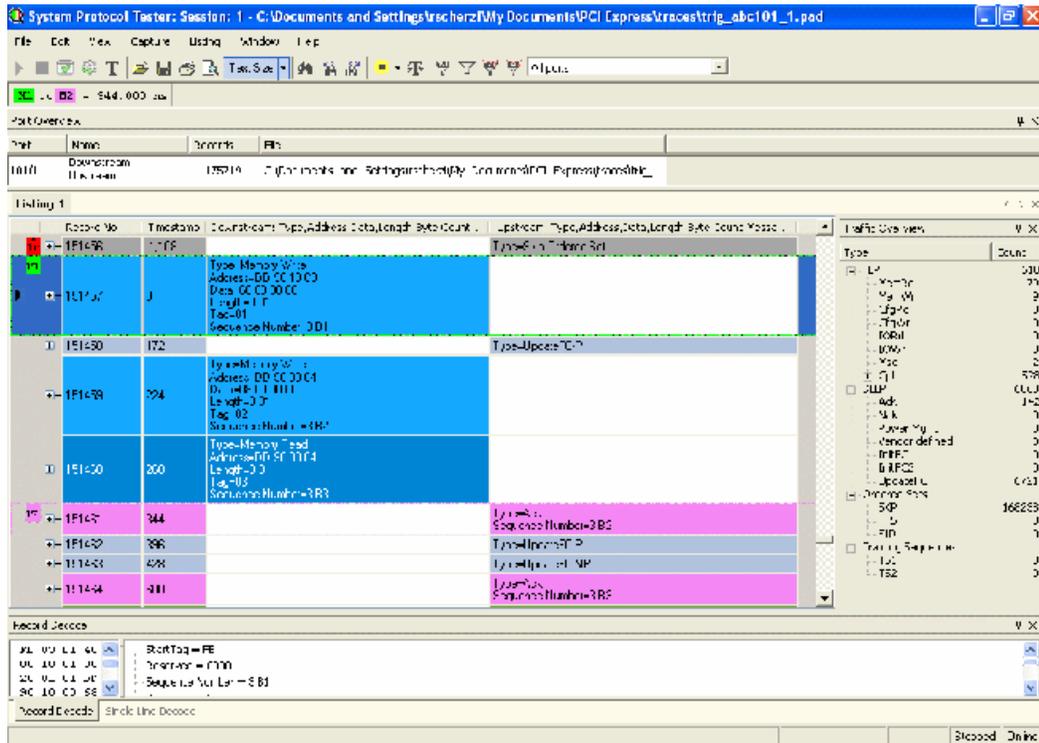
1、数据包的捕获和解包

要进行正确的协议分析，第一步是可靠的信号探测。目前 PCIE 的信号速率达到 5Gbps，同时位宽又可以达到 x16 双向，如何进行这么多对高速差分信号的可靠探测就成为必需面对的挑战。根据不同的测试应用，Agilent 提供了 3 种不同的探测方案：Interposer 的转接卡方式，Midbus 的无连接器探头方式和差分飞线探头的方式。



Interposer 转接卡适用于被测件上有标准 PCIE 接口的情况，它插在主板和插卡的标准的 PCIE 插槽间，可以把中间的数据流捕获下来，这是最方便的一种连接方式。Mi dbus 是一种无连接器的探头，适合于嵌入式系统的应用，用户可以在布 PCB 板时事先把被测信号连接到按一定规则排列的裸焊盘上，Mi dbus 探头的前端是 2 排有弹性的测试针，可以可靠地刺在焊盘上完成测试。如果用户前两种方法都不能采用，则可以考虑第 3 种飞线探头的探测方式，通过把飞线探头的前端焊接在被测信号上完成测试，这是最灵活的一种探测方式。Agilent 是唯一能够同时提供这 3 种 PCIE 探测方式的公司。

信号送入协议分析仪模块后，协议分析仪内部的硬件模块就可以根据 PCIE 的协议对捕获到的数据包进行解码，解出数据链路层和传输层的包数据。E2960B 的分析模块可以支持最大 2GB 的波形数据可以支持非常长时间的数据捕获，同时具有业内最快的锁定时间，其典型锁定时间是 11 个 training 序列，可以很快捕获到速率切换等事件。用户不仅可以看到包里各个部分的内容，也可以看到 payload 和各条 lane 上的数据，以下是一个包分析的窗口举例。



根据需要，用户还可以自己定义 filter 滤除不关心的数据包，并对总线的流量做统计。

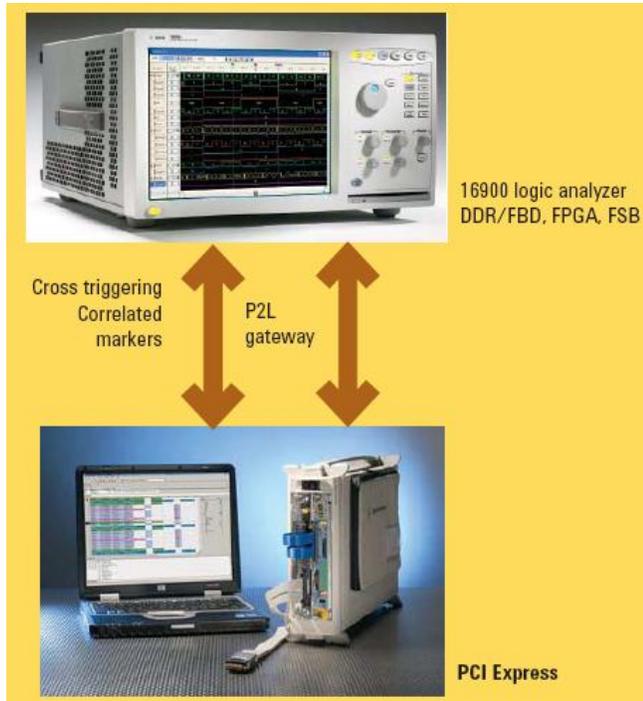
2、基于包内容和错误条件的触发

要进行协议分析和故障定位，仅仅有解码功能是不够的，很多时候我们要关注如何触发到我们关心的事件或错误发生的时刻。E2960B 强大的硬件电路提供了业内最丰富的触发条件，用户可以根据需要任意编辑自己的触发序列捕捉特定的数据包，还可以基于 30 多种协议错误进行触发。以下是 E2960B 支持的触发条件。

- Graphical trigger setup
- Multi-state, multi-level trigger sequencer
 - Eight states
 - Two counters/timers
 - Four pattern terms
 - Internal, cross module arm in/out for including in trigger sequencer from another analyzer
- External trigger in and out
- Protocol error trigger
- Multi-directional branching
- Filtering (real time):
 - Idles
 - On a per-packet basis controlled by the trigger sequencer
 - Storage qualification
- Filter conditions can be defined individually for each trigger sequencer state
- Trigger on payload (up to 128 bits)
- Trigger on a per-bit user specified training sequence ordered set

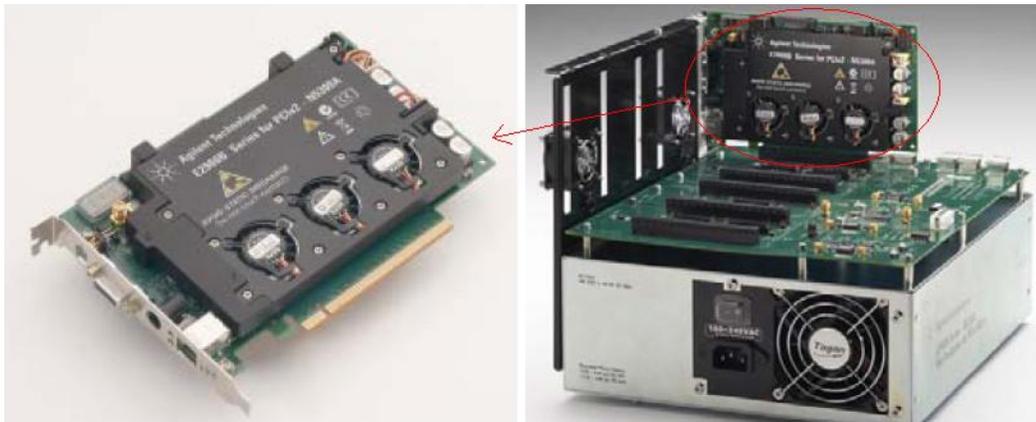
3、PCI E 和其它总线关系的洞察能力

很多时候用户的 PCI E 并不是一个孤立的系统，PCI E 可能是和 PCI、Memory 等总线协同工作的，单单捕获 PCI E 的数据不足以分析整个系统的工作情况。所以 Agilent 的 E2960B 还提供了 P2L GateWay 的功能，可以和 Agilent 的逻辑分析仪协同工作，用户只需要用一台 PC 就可以通过以太网口同时控制 PCI E 协议分析仪和逻辑分析仪，并同时捕获不同总线的数据进行相关分析。

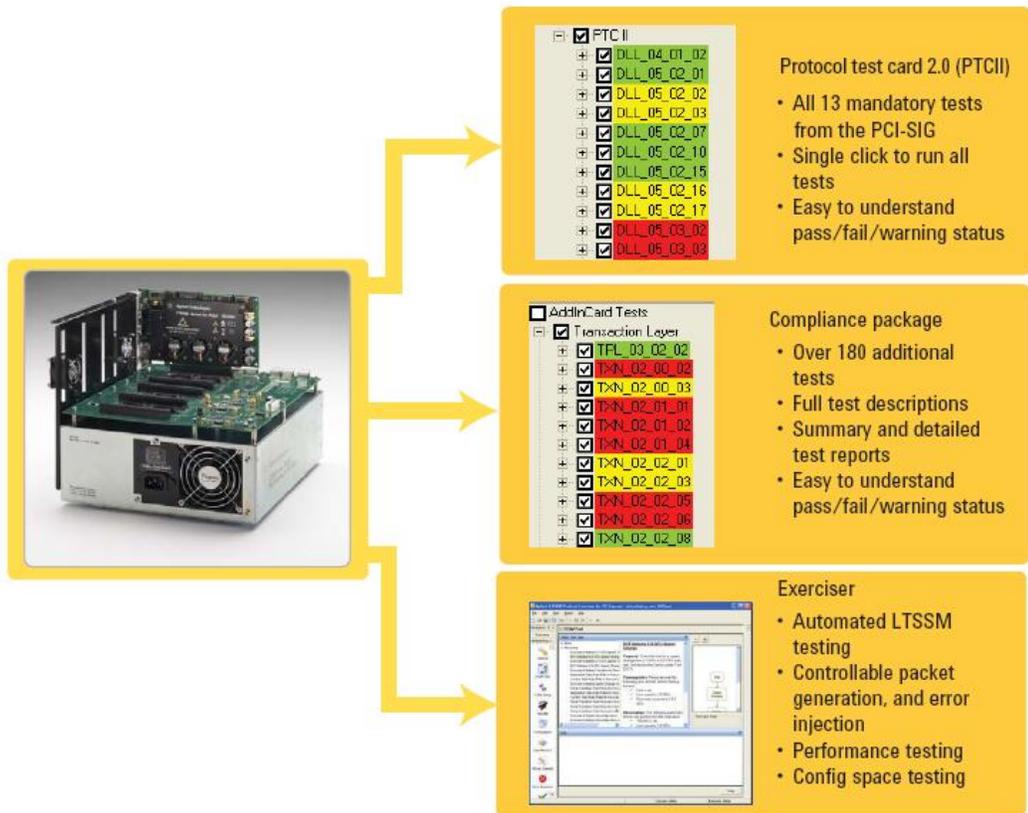


4、通过训练器和被测件的交互

协议分析仪只能进行数据捕获，有些时候系统的功能验证光靠捕获数据是不够的，还需要能主动和被测系统进行交互以验证系统的功能是否正常，这时候就要用到 PCIe 的训练器。训练器可以任意编辑 PCIe 的数据包和被测系统交互，也可以故意产生一些错误数据包验证系统的容错能力。下面是 N5309A PCIe Gen1/Gen2 训练器和测试背板，它可以直接插在主板上进行主板的测试，也可以通过背板进行 PCIe 插卡的测试。



N5309A 除了可以实现训练器功能外，还可以进行 LTSSM 的测试，另外一个很重要的功能就是可以作为协议的一致性测试卡(PTC 功能),PTC 根据 PCI-SIG 的要求定义了很多测试案例，通过运行这些测试案例并把测试结果生成报告，PTC 可以快速验证被测系统的数据链路层和传输层功能是否符合协议要求。这也是 PCI-SIG 网站上推荐的进行协议一致性测试的仪器。以下是用 N5309A 实现 PTC 和 LTSSM 测试的一个例子。



三、总结

综合前面所述, Agilent 是业界唯一能够提供完整的 PCIe 信号测试、协议测试和训练器功能的公司,其测试仪器优异的信号完整性、强大的分析和触发功能、全面的测试方案为加快 PCIe 产品的开发和验证提供了很好的帮助。