



**EM78P468L**  
**8-BIT OTP MCU**

---

# **EM78P468L**

**8 位单片机**

**Version 1.0**

义隆电子股份有限公司台湾总公司  
地址：台湾新竹科学园区创新一路 12 号  
电话：886-(0)3-5639977  
传真：886-(0)3-5782037 5630118



**EM78P468L**  
**8-BIT OTP MCU**

**规格书修改历史记录**

<b>版本</b>	<b>内容</b>	
1.0	初始版本	2006/03/15



## 1. 概括描述

EM78P468L 是一款 8 位 RISC 单片机，它采用低功耗、高速 CMOS 的工艺。该芯片集成有 WDT、RAM、ROM、可编程实时时钟计数器，内部/外部中断、掉电模式、LCD 驱动器、红外发射功能和三态 I/O 口。有 7 位选项位是提供给用户的要求的，其中的多层保护位用来防止程序被读出，它还提供了 13 位用户 ID 选项。

具有 OTP-ROM 特点的 EM78P468L 方便了用户开发和校验程序，而且用户可以使用 EMC Writer 轻松地烧写程序代码。

## 2. 特征

### CPU

- 工作电压和工作温度范围:
  - ◇ 商业级: 1.9V ~ 5.5 V. ( 0°C ~ +70°C )
  - ◇ 工业级: 2.1V ~ 5.5 V. / (at -40°C ~ +85°C),
- 工作频率: DC ~ 10MHz
- 双时钟工作模式
  - ◇ 高频振荡器可选择晶振、RC 或 PLL ( 锁相环 ) 模式
  - ◇ 低频振荡器可选择晶振或 RC 模式
- 共 272 字节 SRAM
  - ◇ 144 字节通用寄存器
  - ◇ 128 字节片上数据 RAM
- 4K\*13 位片内 ROM
- 28 个双向三态 I/O 口
  - ◇ 通常有 12 个双向三态 I/O 口
  - ◇ 16 个双向三态 I/O 口与 LCD segment 输出共用
- 8 级堆栈供程序嵌套
- 8 位实时时钟/计数器
- 1 个红外发射口/PWM 发生器
- 4 个 8 位可自动装载的计数/定时器，溢出中断
  - ◇ 计数器 1：独立计数器
  - ◇ 计数器 2、高电平脉宽定时器 (HPWT) 和低电平脉宽定时器 (LPWT) 与 IR 功能共用
- 可编程看门狗功能, 可用於 Normal 模式, Green 模式和 Idle 模式
- 工作模式：
  - Normal 模式：CPU 的工作频率是主频(Fm)
  - Green 模式：CPU 的工作频率是从频(Fs)而主频(Fm)停止振荡
  - Idle 模式：CPU 不工作，但 LCD 驱动还在工作
  - Sleep 模式：整个芯片停止工作
- 输入端口从 Idle 及 Sleep 模式唤醒功能 ( P6 , P8 )
- 8 个中断源，包括 3 个外部中断 5 个内部中断
  - ◇ 内部：TCC、计数器 1、计数器 2、高电平脉宽定时器、低电平脉宽定时器
  - ◇ 外部：INT0、INT1、引脚状态改变唤醒 ( P6 和 P8 ) 中断



● 封装:

- ◇ Dice form : 59 pin
- ◇ QFP-64 pin : EM78P468LQ(Body 14mm\*20mm)
- ◇ LQFP-64 pin:EM78P468LAQ(Body 7mm\*7mm)
- ◇ LQFP-44 pin : EM78P468LBQ(Body 10mm\*10mm)
- ◇ QFP-44 pin : EM78P468LCQ(Body 10mm\*10mm)

LCD

- 4 个 common 引脚
- 32 个 segment 引脚
- 1/3、1/2 bias
- 1/4、1/3、1/2 duty

应用

- 空调遥控器
- 医疗设备
- 家用电器



### 3. 脚位配置

#### QFP – 64

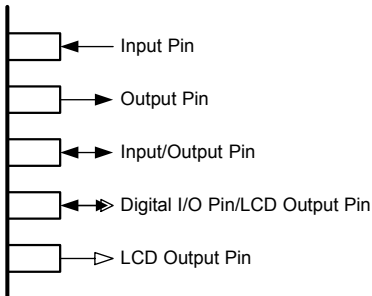
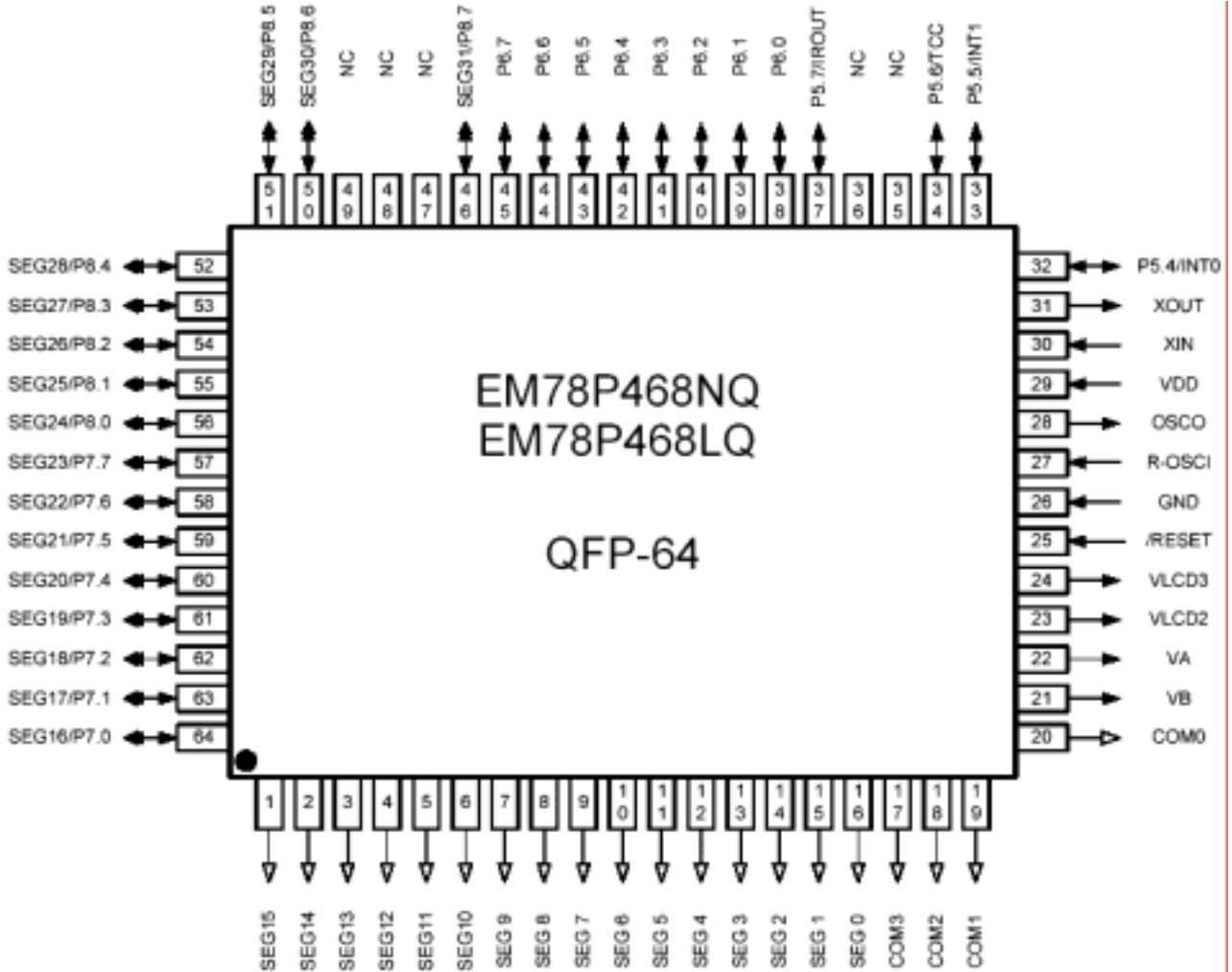


图 1-(a) QFP-64 封装引脚图



**LQFP - 64**

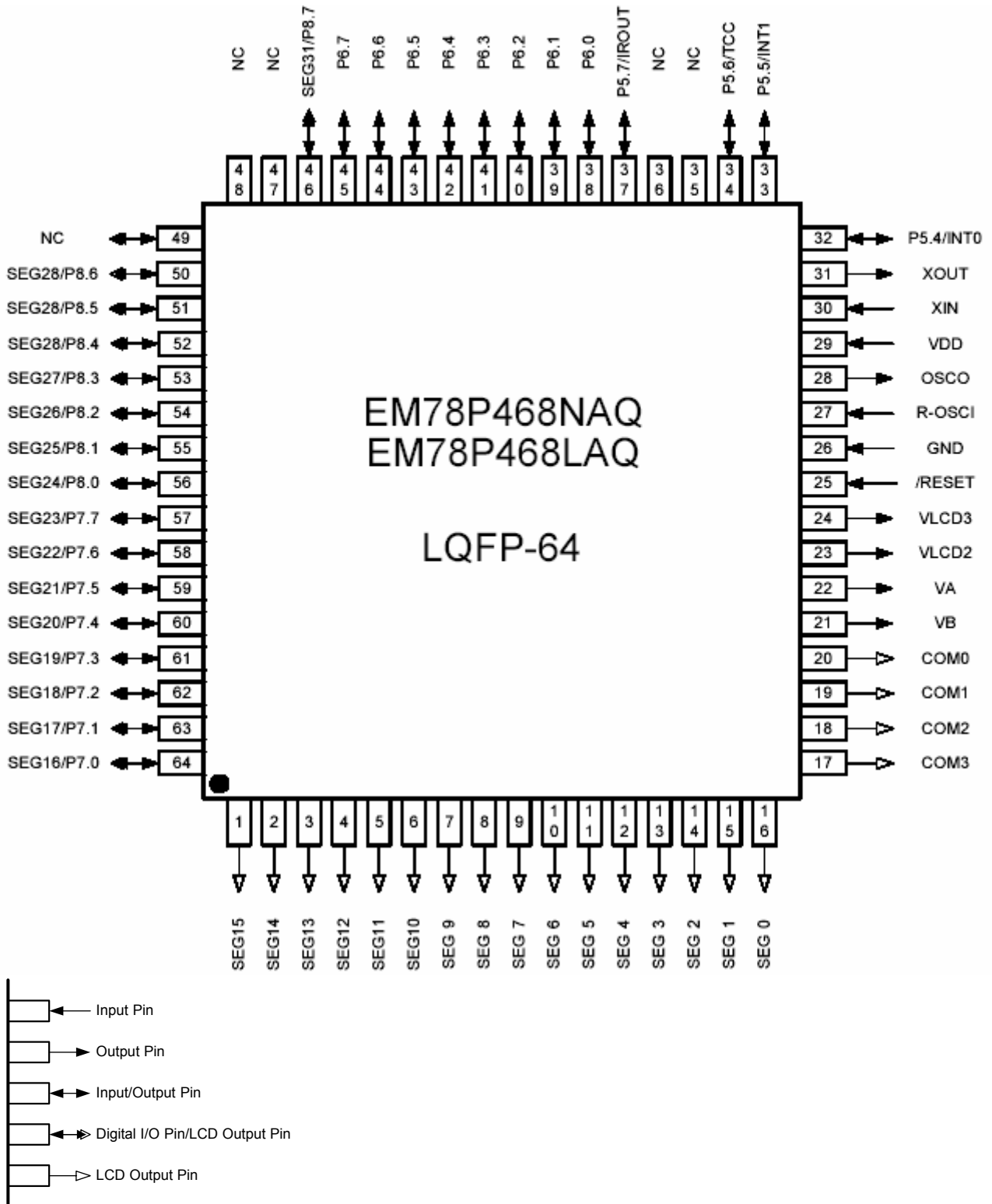


图 1-(a) LQFP-64 封装引脚图

**LQFP - 44**

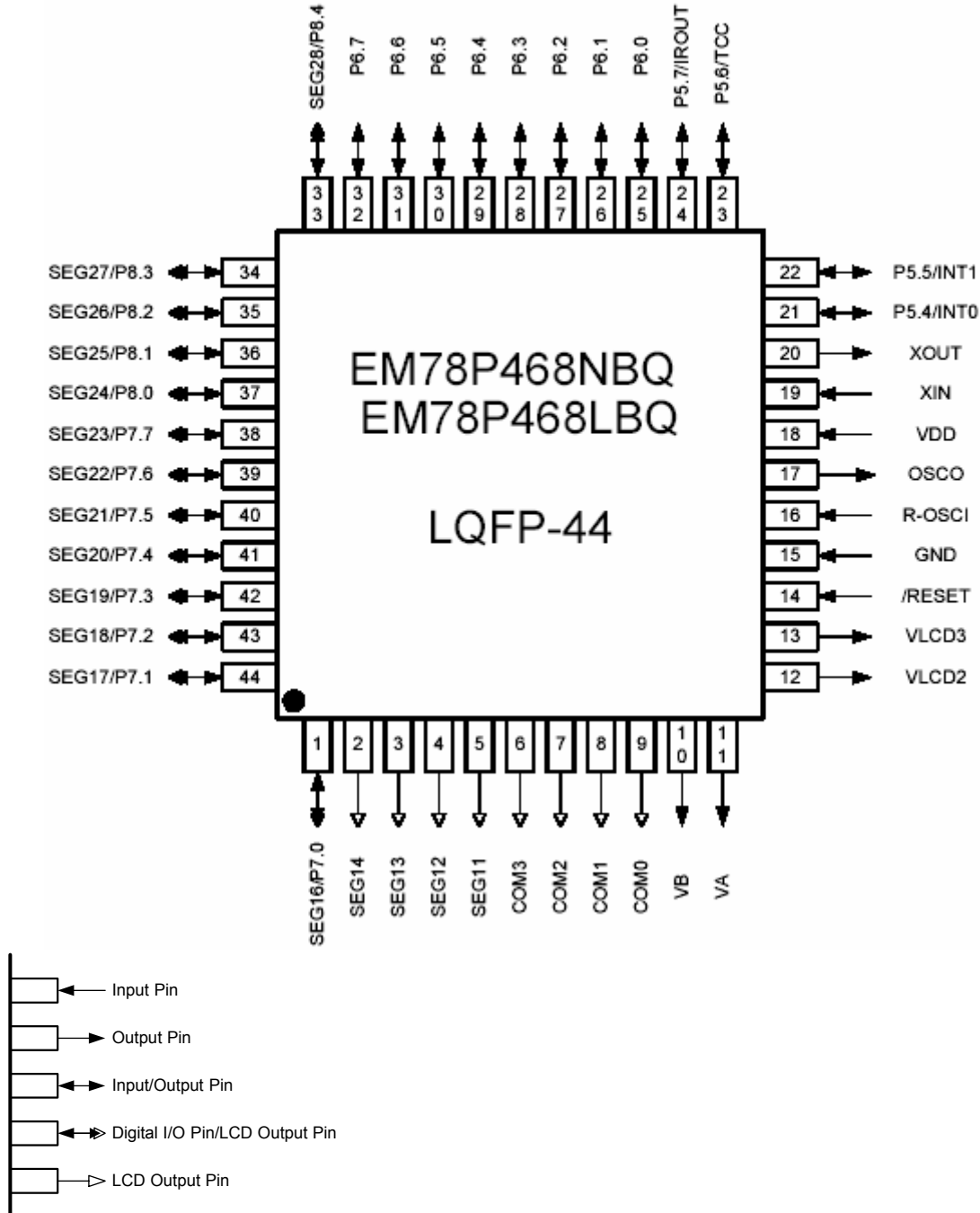


图 1-(b) LQFP-44 封装引脚图

**QFP - 44**

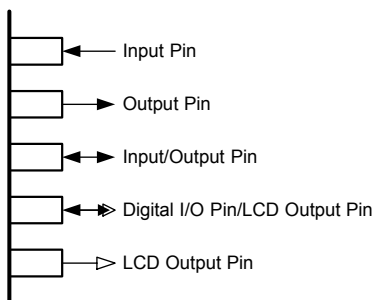
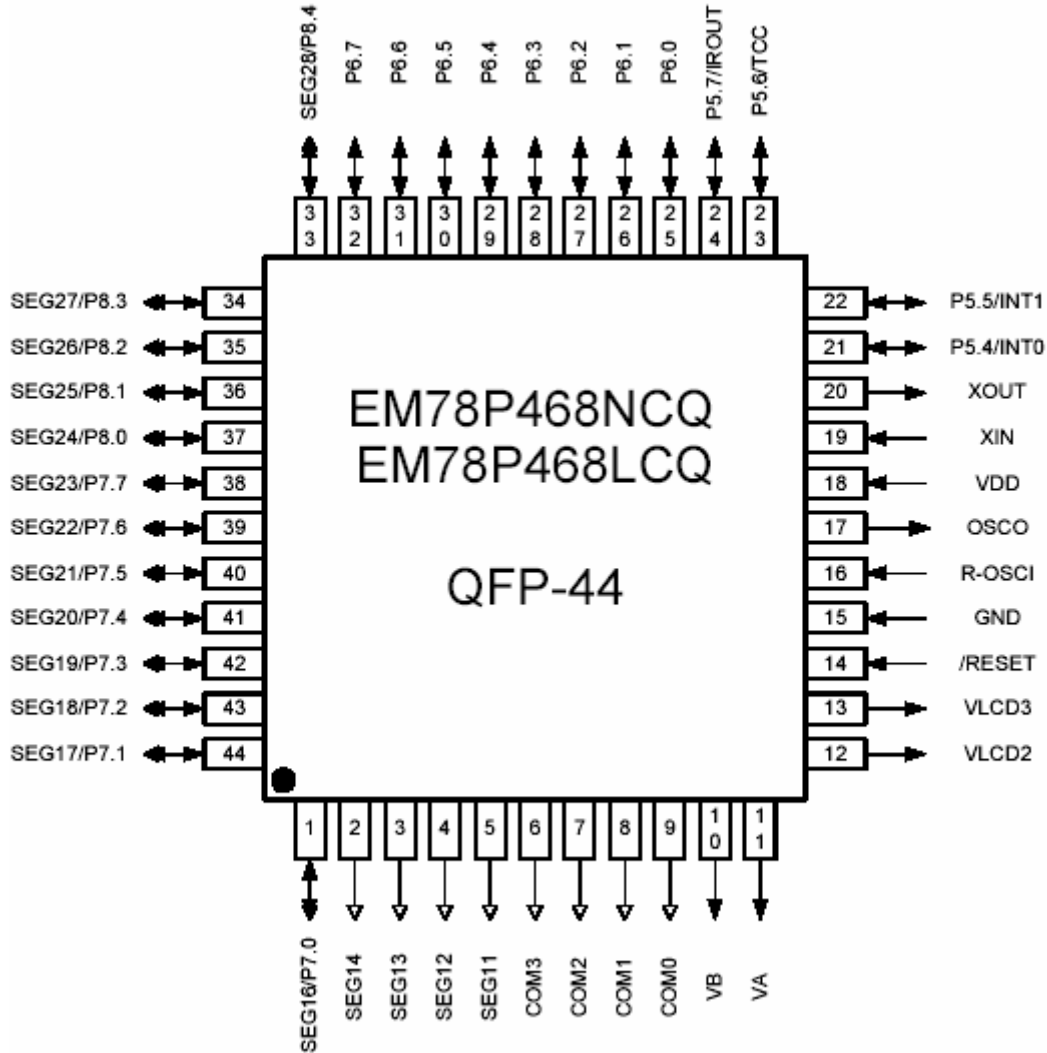


图 1-(c) QFP-44 封装引脚图





**表1 (a) QFP64 封装引脚说明**

符号	引脚位置	I/O type	功能描述
VDD	29	I	* 电源
GND	26	I	* 地
R-OSCI	27	I	* 晶振模式时：晶振输入 * RC 模式时：接上拉电阻。 * PLL 模式时：接 0.01 $\mu$ F 电容到地 * 当不使用高频时，该脚必须连接 0.01uF 的电容到地及要选择 PLL 模式。
OSCO	28	O	* 晶振模式时：晶振输出 * RC 模式时：指令时钟输出。
Xin	30	I	* 晶振模式时：从振荡器输入端，接 32.768KHz 晶振 * RC 模式时：接上拉电阻
Xout	31	O	* 晶振模式时：接 32.768KHz 晶振 * RC 模式时：指令时钟输出
/RESET	25	I	* 低电平有效，当设置该引脚为/RESET，当保持逻辑低电平时芯片将复位
P5.4/INT0 P5.5/INT1	32 33	I/O	* 通用 I/O & 外部中断 * INT0 中断源，由 IOC71 的位 7 (INT_EDGE)设置上升沿或下降沿触发 * INT1 中断源是下降沿信号 * 引脚状态改变时能够从 Sleep 及 Idle 模式中唤醒
P5.6/TCC	34	I/O	* 通用 I/O & 外部计数器输入端 * 该引脚是外部 TCC 时能够工作于 NORMAL、GREEN、IDLE 模式
P5.7/IROUT	37	I/O	* 通用 I/O & IR 模式输出引脚 * 灌电流能达到 20mA/5V.
P6.0 ~ P6.7	38~45	I/O	* 通用 I/O 引脚 * 上拉&下拉&漏极开路功能。 * 引脚状态改变时能够从 SLEEP 和 IDLE 模式中唤醒
COM3~0	17~20	O	* LCD common 输出引脚
SEG0~SEG15	16~1	O	* LCD segment 输出引脚
SEG16/P7.0 ~ SEG23/P7.7	64 ~ 57	O/(I/O)	* LCD segment 输出引脚，与通用 I/O 引脚共用
SEG24/P8.0 ~ SEG30/P8.6 SEG31/P8.7	56 ~ 50 46	O/(I/O)	* LCD segment 输出引脚，与通用 I/O 引脚共用 * 通用 I/O 口，当引脚状态改变时，能够从 SLEEP 和 IDLE 模式中唤醒芯片 * 通用 I/O 口，支持上拉功能
VB	21		* 为得到 LCD bias 该引脚连接电容
VA	22		* 为得到 LCD bias 该引脚连接电容
VLCD2	23	I/O (Power)	* LCD bias 电压连接引脚
VLCD3	24	I/O (Power)	* LCD bias 电压连接引脚



**表 1 (b) QFP44 和 LQFP44 封装引脚说明**

PIN	PIN number	I/O type	Description
VDD	18	I	* 电源
GND	15	I	* 地
R-OSCI	16	I	* 晶振模式时：晶振输入 * RC 模式时：接上拉电阻。 * PLL 模式时：接 0.01 $\mu$ F 电容到地 * 当不使用高频时，该脚必须连接 0.01uF 的电容到地及要选择 PLL 模式。
OSCO	17	O	* 晶振模式时：晶振输出 * RC 模式时：指令时钟输出。
Xin	19	I	* 晶振模式时：从振荡器输入端，接 32.768KHz 晶振 * RC 模式时：接上拉电阻
Xout	20	O	* 晶振模式时：接 32.768KHz 晶振 * RC 模式时：指令时钟输出
/RESET	14	I	* 低电平有效，当设置该引脚为/RESET，当保持逻辑低电平时芯片将复位
P5.4/INT0 P5.5/INT1	21 22	I/O I/O	* 通用 I/O & 外部中断 * INT0 中断源，由 IOC71 的位 7 (INT_EDGE)设置上升沿或下降沿触发 * INT1 中断源是下降沿信号 * 引脚状态改变时能够从 Sleep 及 Idle 模式中唤醒
P5.6/TCC	23	I/O	* 通用 I/O & 外部计数器输入端 * 该引脚能够工作于 NORMAL、GREEN、IDLE 模式
P5.7/IROUT	24	I/O	* 通用 I/O & IR 模式输出引脚 * 灌电流能达到 20mA/5V.
P6.0 ~ P6.7	25~32	I/O	* 通用 I/O 引脚 * 上拉&下拉&漏极开路功能。 * 引脚状态改变时能够从 SLEEP 和 IDLE 模式中唤醒
COM3~0	6~9	O	* LCD common 输出引脚
SEG11~SEG14	5~2	O	* LCD segment 输出引脚
SEG16/P7.0 SEG17/P7.1 ~ SEG23/P7.7	1 44 ~ 38	O/(I/O)	* LCD segment 输出引脚，与通用 I/O 引脚共用
SEG24/P8.0 ~ SEG31/P8.4	37 ~ 33	O/(I/O)	* LCD segment 输出引脚，与通用 I/O 引脚共用 * 通用 I/O 口，当引脚状态改变时，能够从 SLEEP 和 IDLE 模式中唤醒芯片 * 通用 I/O 口，支持上拉功能
VB	10	O	* 为得到 LCD bias 该引脚连接电容
VA	11	O	* 为得到 LCD bias 该引脚连接电容
VLCD2	12	O	* LCD bias 电压连接引脚
VLCD3	13	O	* LCD bias 电压连接引脚

4. 功能框图

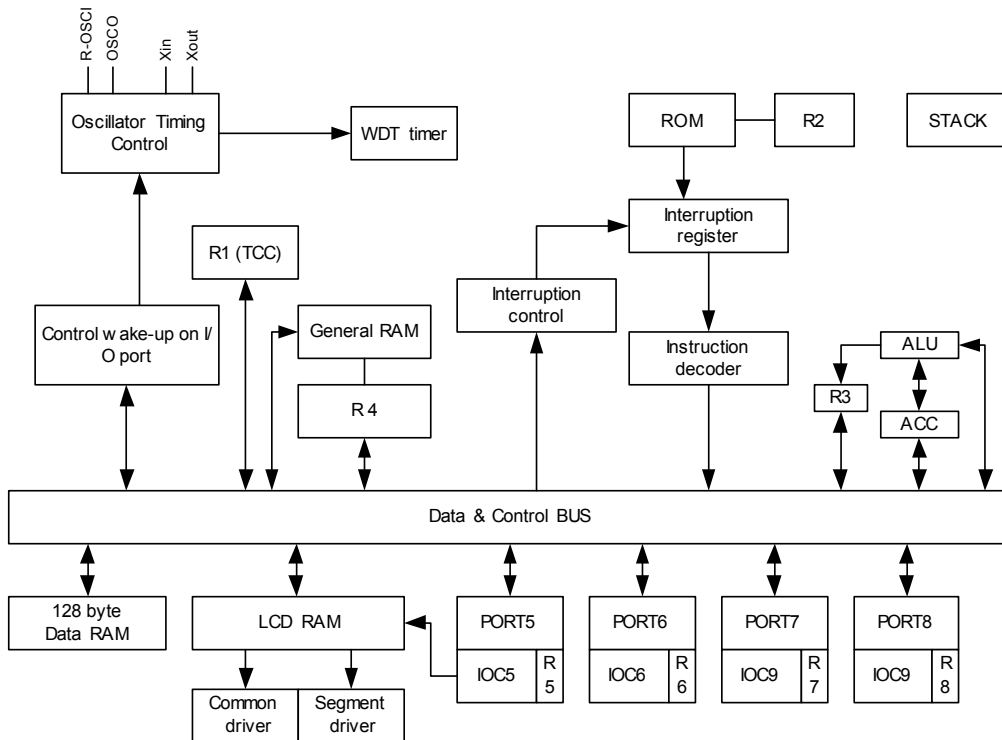
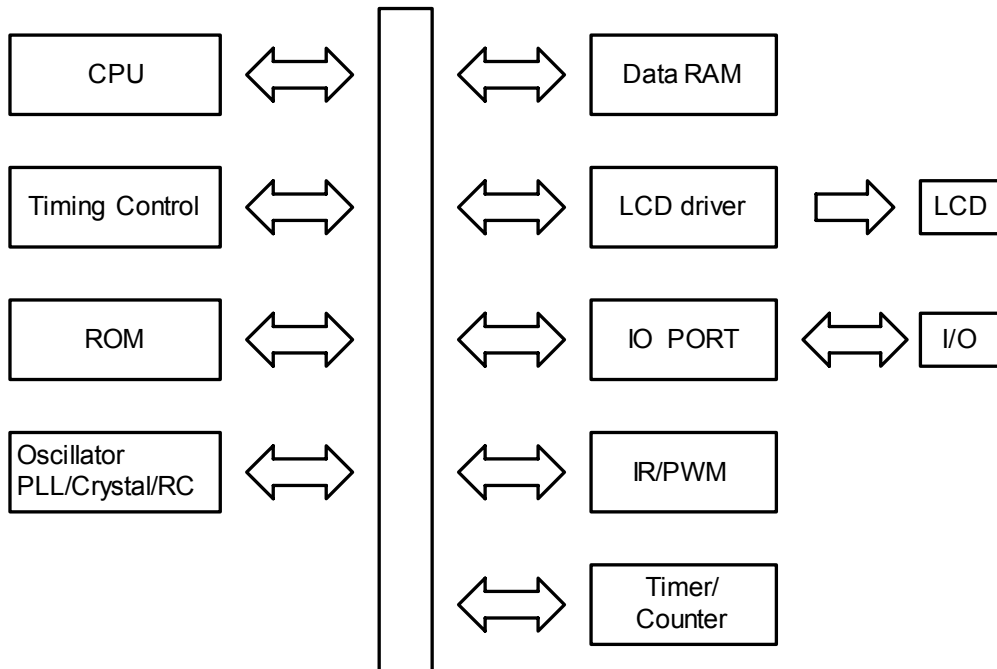


图 2 系统框图

## 4.1 工作寄存器

### 1) R0 (间接地址寄存器)

R0 并非一个实际工作的寄存器，而只做为间接寻址用。任何对 R0 进行操作的指令实际上是存取由 RAM 选择寄存器 R4 所指定的 RAM 内容。

### 2) R1 (TCC)

它用于对外加在 TCC 引脚上的脉冲或内部时钟进行计数，同其它寄存器一样它可以由程序进行读/写操作。

### 3) R2 (程序计数器 PC)

其结构如图 3 所示。

由它产生相关程序指令的地址。

“ JMP ” 指令允许直接装载程序计数器的低 10 位

“ CALL ” 指令装载 PC 的低 10 位，然后 PC+1 压入堆栈

“ RET ” (“ RETL K ”, “ RETI ”) 指令将堆栈栈顶的内容装入 PC

“ MOV R2, A ” 可以将寄存器 A 中的内容赋值给 PC 作为地址，PC 中的第 9、第 10 位不变。

“ ADD R2, A ” 允许相对地址加到当前 PC 上。

当执行“ JMP ”、“ CALL ”指令时，PC 中的 A10~A11 位将装入状态寄存器 R3 中的 PS0~PS1 位。

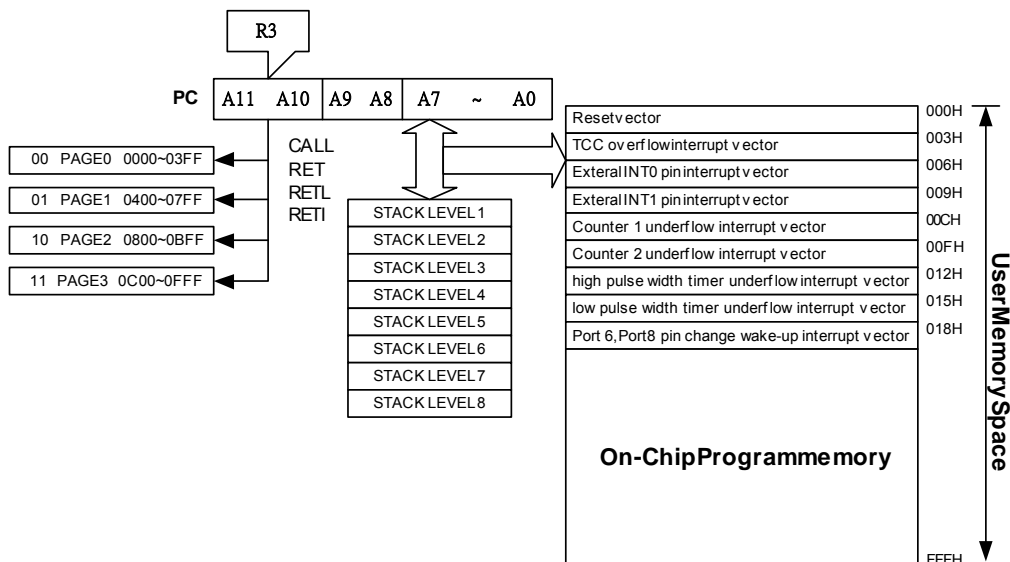


图 3 程序计数器组成

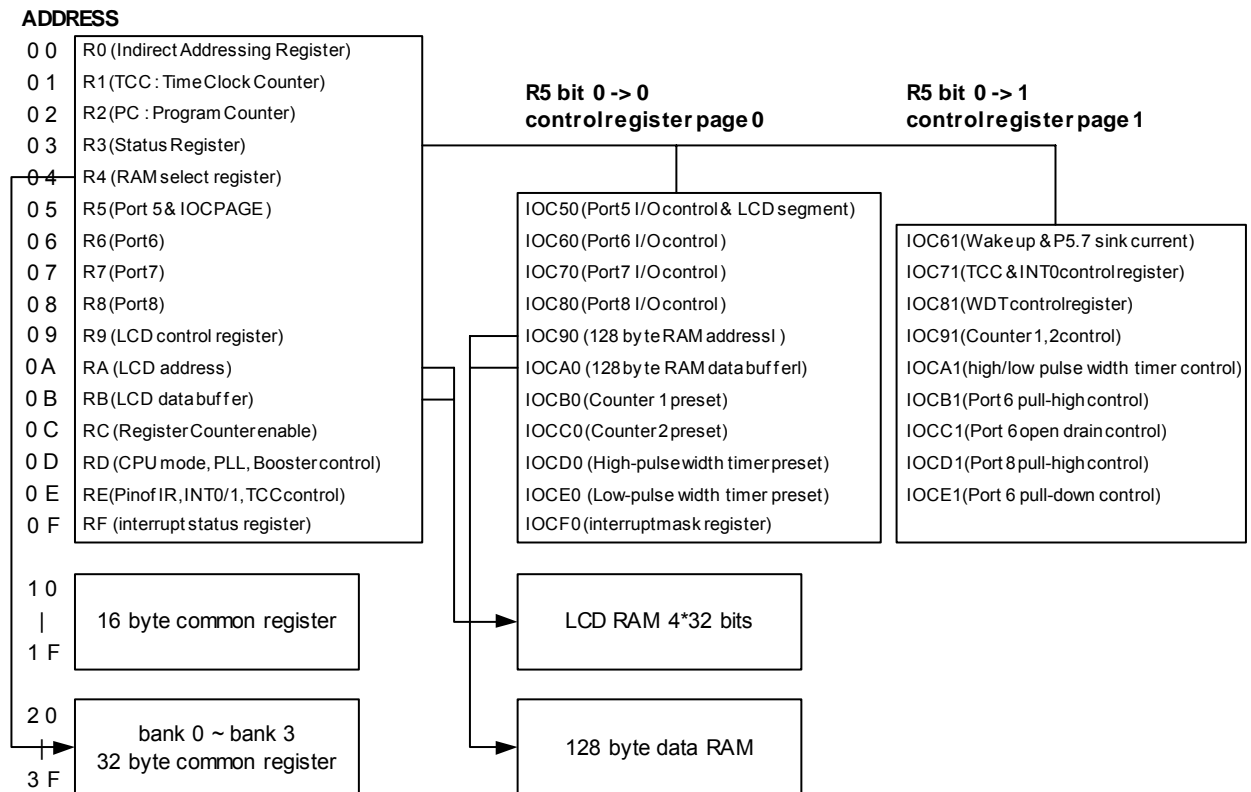


图 4 数据存储结构组成

#### 4) R3 (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	PS1	PS0	T	P	Z	DC	C

位 7：没有使用。

位 5 (PS0) ~ 位 6 (PS1) 页面选择位。

PS1	PS0	Program memory page (Address)
0	0	Page 0
0	1	Page 1
1	0	Page 2
1	1	Page 3

PS0~PS1 用来作程序存储器的页选，用户可以利用 PAGE 指令 (例如 PAGE 1) 或者通过设置 PS1~PS0 位来改变程序存储器的页面。当执行“JMP”、“CALL”，或者其他可以改变程序计数器的指令 (例如 MOV R2, A) 时，PS0~PS1 会被装载到程序计数器的第 11 和 12 位中，即所选的程序存储器中的一页。注意 RET (RETL, RETI) 等指令不会改变 PS0~PS1 位，因此不管当前 PS0~PS1 设置如何，在程序返回时总会回到子程序被调用时所在的页面。

位 4 (T) 超时位。当执行“SLEP”、“WDTC”指令或系统上电时，置该位为“1”；当 WDT 溢出时，置该位为“0”。

EVENT	T	P	REMARK
WDT wake up from sleep mode	0	0	
WDT time out (not sleep mode)	0	1	
/RESET wake up from sleep	1	0	
Power up	1	1	
Low pulse on /RESET	X	X	X: don't care

位 3 (P) 掉电模式位。当系统上电或执行“WDTC”指令后，置该位为“1”；当执行“SLEP”



指令后，置该位为“0”。

位 2 (Z) 零标志。

位 1 (DC) 辅助进 (借) 位标志位。

位 0 (C) 进 (借) 位标志位。

### 5) R4 (RAM 选择寄存器)

位 7~6 用来决定 4 个 BANK 中哪一个处于激活状态。

见图 4 数据寄存器组成。用户可以通过“BANK”指令来改变 BANK。

位 5~0 在间接寻址模式下用来选择 64 个寄存器。

### 6) R5 (PORT5 及寄存器选择页面寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R57	R56	R55	R54	--	--	--	IOCPAGE

位 7~4 : 4 位 P5 双向 I/O 寄存器。

位 3~1 : 没有使用。

位 0 (IOCPAGE) : 改变 IOC5~IOCF 到另一页面，0 对应页面 0，1 对应页面 1。

### 7) R6 (PORT6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R67	R66	R65	R64	R63	R62	R61	R60

位 7~0 : P6 的双向 I/O 寄存器。

### 8) R7 (PORT7)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R77	R76	R75	R74	R73	R72	R71	R70

位 7~0 : P7 的双向 I/O 寄存器。

### 9) R8 (PORT8)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R87	R86	R85	R84	R83	R82	R81	R80

位 7~0 : P8 的双向 I/O 寄存器。

### 10) R9 (LCD 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
BS	DS1	DS0	LCDEN	--	LCDDTYPE	LCDF1	LCDF0

位 7 (BS) : LCD bias 选择位，0/1→(1/2bias)/(1/3bias)

位 6, 5 (DS1, 0) : LCD duty 选择位。

DS1	DS0	LCD duty
0	0	1/2 duty
0	1	1/3 duty
1	X	1/4 duty

位 4 (LCDEN) : 使能 LCD 位 : 0/1→关闭/使能。

当不使能 LCD 时，所有的 common/segment 输出均为低电平。

位 3 : 没有使用。



位 2 (LCDTYPE): LCD 的驱动波形选择位

0: A 模式

1: B 模式

位 1, 0 (LCDF1, 0): LCD 时钟预分频系统控制位。

LCDF1	LCDF0	LCD frame frequency (Fs=32.768KHz)		
		1/2 duty	1/3 duty	1/4 duty
0	0	$Fs/(256*2)=64.0$	$Fs/(172*3)=63.5$	$Fs/(128*4)=64.0$
0	1	$Fs/(280*2)=58.5$	$Fs/(188*3)=58.0$	$Fs/(140*4)=58.5$
1	0	$Fs/(304*2)=53.9$	$Fs/(204*3)=53.5$	$Fs/(152*4)=53.9$
1	1	$Fs/(232*2)=70.6$	$Fs/(156*3)=70.0$	$Fs/(116*4)=70.6$

Fs: 从振荡器频率。

### 11) RA(LCD 地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	0	0	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0

位 7~5: 没有使用, 固定为“0”。

位 4~0 (LCDA4~0): LCD RAM 地址。

RA (LCD address)	RB (LCD data buffer)								Segment
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3 (LCD_D3)	Bit 2 (LCD_D2)	Bit 1 (LCD_D1)	Bit 0 (LCD_D0)	
00H	--	--	--	--					SEG0
01H	--	--	--	--					SEG1
02H	--	--	--	--					SEG2
	--	--	--	--					SEG29
1EH	--	--	--	--					SEG30
1FH	--	--	--	--					SEG31
Common	X	X	X	X	COM3	COM2	COM1	COM0	

### 12) RB (LCD 数据缓存寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	LCD_D 3	LCD_D 2	LCD_D 1	LCD_D 0

位 7~4: 没有使用。

位 3~0 (LCD\_D3~0): LCD 数据传输寄存器。

### 13) RC (计数器使能寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	LPWTEN	HPWTEN	CNT2EN	CNT1EN

位 7: 没有使用, 固定为“0”。

位 6: 没有使用。

位 5: 没有使用, 固定为“0”。

位 4: 没有使用。

位 3 (LPWTEN): 低脉冲宽度计时器使能位。

0: 关闭

1: 使能



位 2 (HPWTEN) : 高脉冲宽度计时器使能位。

位 1 (CNT2EN) : 计数器 2 使能位。

位 0 (CNT1EN) : 计数器 1 使能位。

**14) RD (系统时钟、驱动频率及 PLL 频率控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS

位 7 : 没有使用。

位 6~4(CLK2~0) : PLL 模式 (在 code option 中选择) 时主时钟选择位。

CLK2	CLK1	CLK0	Main clock
0	0	0	32.768K*130=4.26 MHz
0	0	1	32.768K*65=2.13 MHz
0	1	0	2.13MHz/2
0	1	1	2.13MHz/4
1	--	--	32.768K*244=8 MHz

位 3 : Idle 模式使能位。该位决定执行“SLEP”指令后进入哪一种模式。

IDLE= “ 0 ” +SLEP 指令=>sleep 模式

IDLE= “ 1 ” +SLEP 指令=>idle 模式

**\* SLEP 指令后面必须加 NOP 指令。**

**IDLE 模式: IDLE 位 = “1” +SLEP 指令 + NOP 指令**

**SLEEP 模式: IDLE 位 = “0” +SLEP 指令 + NOP 指令**

位 2 , 1(BF1, 0) : LCD 驱动频率选择位。

BF1	BF0	Booster frequency
0	0	Fs
0	1	Fs/4
1	0	Fs/8
1	1	Fs/16

位 0 : CPU 振荡源选择, 0/1→从振荡器 (fs) /主振荡器 (fm)

当 CPUS = 0 时, CPU 选择从振荡器, 主振荡器停止工作。



**CPU 工作模式**

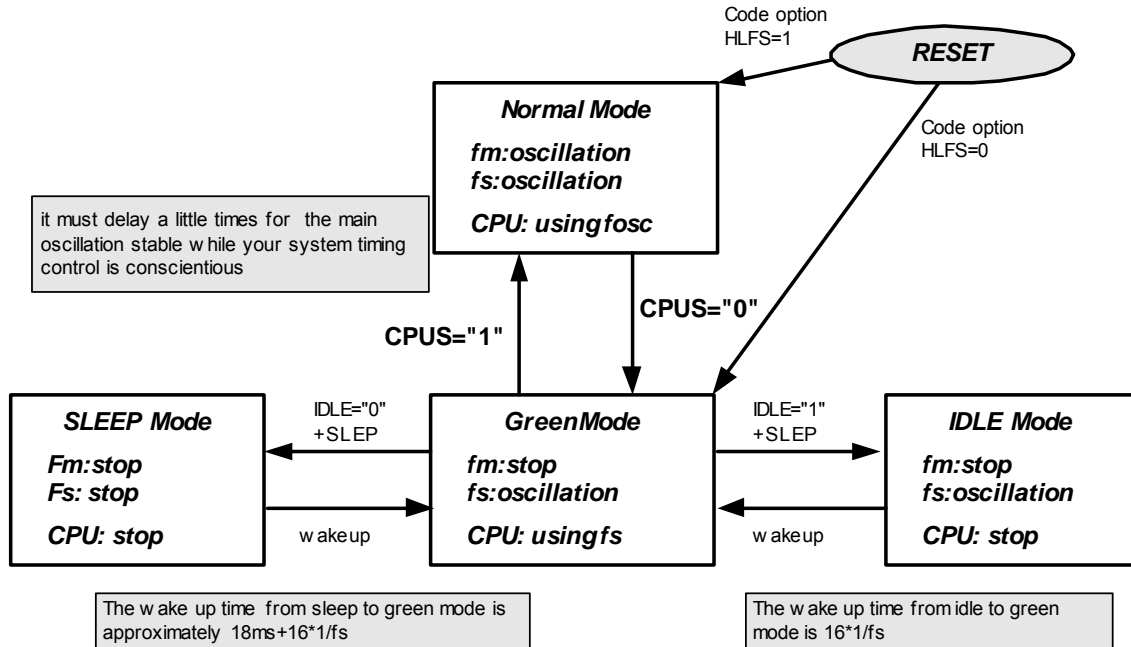


图 5 CPU 工作模式

**15) RE (IR 控制寄存器&P5 引脚功能设置寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IRE	HF	LGP	--	IROUTE	TCCE	EINT1	EINT0

位 7 (IRE): 红外发射使能位。

- 0: 关闭红外发射或脉宽调制功能。如果作为红外发射口的话 P5.7/IROUT 口必须通过 IOC 50 的第 7 位来定义为输出口
- 1: 使能红外发射或脉宽调制功能

位 6 (HF): 高频载波。

- 0: 选用 PWM 应用模式, 根据高电平脉宽定时器和低电平脉宽定时器决定高低脉冲宽度, 从而确定 IROUT 输出波形。
- 1: 选用 IR 应用模式, 产生脉冲的低电平时间由载波频率来调制。

位 5 (LGP): 长脉冲。

- 0: 高电平脉宽定时寄存器和低电平脉宽定时器使能。
- 1: 忽略高电平脉宽定时寄存器, IROUT 输出波形由低电平脉宽定时器决定。

位 4: 没有使用。

位 3 (IROUTE): 定义 P5.6/IROUT 引脚的功能。

- 0: P5.7 为双向 I/O 脚。
- 1: IROUT 功能。在这种情况下, I/O 控制寄存器中的 P57 (IOC5 中 7 位) 必须清 "0"。

位 2 (TCCE): 定义 P5.6/TCC 引脚功能。

- 0: P5.6 为双向 I/O 引脚。
- 1: 外部 TCC 输入。在这种情况下, I/O 控制寄存器中的 P56 (IOC5 中 6 位) 必须置 "1"。

位 1 (EINT1): 定义 P55/INT1 引脚的功能。

- 0: P5.5 为双向 I/O 脚。



- 1 : 外部中断引脚。在这种情况下，I/O 控制寄存器中的 P5.5 (IOC5 中 5 位) 必须置“1”。
- 位 0 (EINT0) : 定义 P5.4/INT0 引脚的功能。
- 0 : P5.4 为双向 I/O 脚。
- 1 : 外部中断引脚。在这种情况下，I/O 控制寄存器中的 P54 (IOC5 中 4 位) 必须置“1”。

**16) RF (中断标志寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICIF	LPWTF	HPWTF	CNT2F	CNT1F	INT1F	INT0F	TCIF

- 位 7 (ICIF) : P6, P8 输入状态改变中断标志位，当 P6, P8 输入改变时置“1”。
- 位 6 (LPWTF) : 内部低电平脉宽定时器下溢标志位。
- 位 5 (HPWTF) : 内部高电平脉宽定时器下溢标志位。
- 位 4 (CNT2) : 内部计数器 2 下溢标志位。
- 位 3 (CNT1) : 内部计数器 1 下溢标志位。
- 位 2 (INT1F) : 外部 INT1 引脚中断标志位。
- 位 1 (INT0F) : 外部 INT0 引脚中断标志位。
- 位 0 (TCIF) : TCC 定时溢出标志位，当 TCC 溢出时置“1”。

**17) R10~R3F (通用寄存器)**

R10~R1F 和 R20~R3F (Bank0~3) 是通用寄存器。

**4.2 特殊功能寄存器**

**1) A (累加器)**

- ✧ 累加器用于内部数据传输或运算
- ✧ 它是一个没有地址的寄存器。

**2) IOC50 (P5 I/O 控制寄存器 & P7、P8, LCD segment 控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC57	IOC56	IOC55	IOC54	P8HS	P8LS	P7HS	P7LS

- 位 7~4 (IOC57~4) : P5 I/O 方向控制寄存器。
  - 0 : 设置相关 I/O 引脚作为输出
  - 1 : 设置相关 I/O 引脚呈高阻状态 (作为输入口)
- 位 3 (P8HS) : 切换 SEG<sub>xx</sub>/P8.x 引脚高四位是作为 P8 I/O 还是作为 LCD 的 segment 输出。
  - 0 : 选择 P8.4~P8.7 作为一般 I/O 口。
  - 1 : 选择作为 LCD 的 segment 输出(SEG28~SEG31)。
- 位 2 (P8LS) : 切换 SEG<sub>xx</sub>/P8.x 引脚低四位是作为 P8 I/O 还是作为 LCD 的 segment 输出。
  - 0 : 选择 P8.0~P8.3 作为一般 I/O 口。
  - 1 : 选择作为 LCD 的 segment 输出(SEG24~SEG27)。
- 位 1(P7HS) : 切换 SEG<sub>xx</sub>/P7.x 引脚高四位是作为 P7 I/O 还是作为 LCD 的 segment 输出。
  - 0 : 选择 P7.4~P7.7 作为一般 I/O 口。
  - 1 : 选择作为 LCD 的 segment 输出(SEG20~SEG23)。



位 0 (P7LS) : 切换 SEG<sub>xx</sub>/P7.x 引脚低四位是作为 P7 I/O 还是作为 LCD 的 segment 输出。

0 : 选择 P7.0~P7.3 作为一般 I/O 口。

1 : 选择作为 LCD 的 segment 输出(SEG16~SEG19)。

### 3) IOC60 (P6 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60

位 0 (IOC60) ~位 7 (IOC67) : P6 I/O 方向控制寄存器。

0 : 设置相关 I/O 引脚作为输出

1 : 设置相关 I/O 引脚呈高阻状态 (作为输入口)

### 4) IOC70 (P7 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70

位 0 (IOC70) ~位 7 (IOC77) : P7 I/O 方向控制寄存器。

0 : 设置相关 I/O 引脚作为输出

1 : 设置相关 I/O 引脚呈高阻状态 (作为输入口)

### 5) IOC80 (P8 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80

位 0 (IOC80) ~位 7 (IOC87) : P8 I/O 方向控制寄存器。

0 : 设置相关 I/O 引脚作为输出

1 : 设置相关 I/O 引脚呈高阻状态 (作为输入口)

### 6) IOC90 (128 字节 RAM 地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0

位 0~7 : 128 字节 RAM 数据地址

### 7) IOCA0 (128 字节 RAM 数据缓存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RAM_D7	RAM_D6	RAM_D5	RAM_D4	RAM_D3	RAM_D2	RAM_D1	RAM_D0

位 0~7 : 128 字节 RAM 数据传输寄存器

### 8) IOCB0 (计数器 1 预设置寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位 0~7 : 八位递减计数器 1 的缓存器,可供用户读写其预设初值。它的预分频比是通过 IOC91 寄存器来设置的。中断产生后,自动装载预设初值。

### 9) IOCC0 (计数器 2 预设置寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0



位 0~7 :八位递减计数器 2 的缓存器 ,可供用户读写其预设初值。**它的预分频比是通过 IOC91 寄存器来设置的。** 中断产生后 , 自动装载预设初值。

当使能红外发射输出时 , 设置该控制寄存器可以确定载波频率输出。  
如果计数器 2 的时钟频率等于  $F_T$  , 则

$$\text{载波频率 (Fcarrier)} = \frac{F_T}{2 * (\text{preset\_value} + 1) * \text{prescaler}}$$

**10) IOCD0 (高电平脉宽计时器预设寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位 7~位 0 :可读写的高电平脉宽计时器缓冲器 ,它是八位递减的计数器 ,用户可以通过 IOCD0 来预设初值并且可读取该值。**它的预分频比是通过 IOCA1 寄存器来设置的。** 中断产生后 , 自动装载预设初值。

在 PWM 或 IR 应用中 , 该寄存器用来设置高电平脉宽。

如果高电平脉宽时钟源频率为  $F_T$  , 则

$$\text{高电平宽度} = \frac{\text{prescaler} * (\text{preset\_value} + 1)}{F_T}$$

**11) IOCE0 (低电平脉宽计时器预设寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

位 7~位 0 :可读写的低电平脉宽计时器缓冲器 ,它是八位递减的计数器 ,用户可以通过 IOCE 来预设初值并且可读取该值。**它的预分频比是通过 IOCA1 寄存器来设置的。** 中断产生后 , 自动装载预设初值。

在 PWM 或 IR 应用中 , 该寄存器用来设置低电平脉宽。

如果低电平脉宽时钟源频率为  $F_T$  , 则

$$\text{低电平宽度} = \frac{\text{prescaler} * (\text{preset\_value} + 1)}{F_T}$$

**12) IOCF0 (中断屏蔽寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICIE	LPWTE	HPWTE	CNT2E	CNT1E	INT1E	INT0E	TCIE

位 7~位 0 : 中断使能位。 **各中断源使能位**

0 : 屏蔽中断

1 : 允许中断

IOCF0 为可读/写寄存器。

**13) IOC61 (唤醒功能寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IROCS	--	--	--	/WUE8H	/WUE8L	/WUE6H	/WUE6L

位 7 : IROCS : IROUT/PORT5.7 输出反向电流设置。

IROCS	P5.7/IROUT Sink current	
	VDD=5V	VDD=3V
0	10 mA	6 mA
1	20 mA	12 mA

位 6、5、4 : 没有使用。



位 3 (/WUE8H): 0/1=>使能/关闭 P8.4~P8.7 状态改变唤醒功能。

位 2 (/WUE8L): 0/1=>使能/关闭 P8.0~P8.3 状态改变唤醒功能。

位 1 (/WUE8H): 0/1=>使能/关闭 P6.4~P6.7 状态改变唤醒功能。

位 0 (/WUE8H): 0/1=>使能/关闭 P6.4~P6.7 状态改变唤醒功能。

**\*当唤醒功能使能的时候, Port 6 和 port 8 不能输入悬空状态. 唤醒功能初始为使能状态。 .**

#### 14) IOC71 (TCC 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT_EDGE	INT	TS	TE	PSRE	TCCP2	TCCP1	TCCP0

位 7: INT\_EDGE

0: P5.4 脚 (INT0) 中断源的触发形式是上升沿触发信号。

1: P5.4 脚 (INT0) 中断源的触发形式是下降沿触发信号。

位 6 (INT): 中断使能标志位, 该位只读

0: 由指令 DISI 或硬件中断将该位置“0”来屏蔽中断;

1: ENI 或 RETI 指令将该位置“1”来开中断。

位 5 (TS): 选择 TCC 信号源位

0: 内部指令周期时钟

1: TCC 脚输入的外部信号, TCC 周期等于内部指令时钟周期。

位 4 (TE): 为 TCC 信号触发源位

0: TCC 脚信号上升沿触发

1: TCC 脚信号下降沿触发

位 3 (PSRE): 预分频器分配位。

0: TCC 比例为 1:1

1: 比例系数由 TCCP0~TCCP2 确定

位 0 (TCCP0) ~2 (TCCP2) TCC 预分频比选择位。

TCCP2	TCCP1	TCCP0	TCC rate
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

#### 15) IOC81 (看门狗控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	WDTE	WDTP2	WDTP1	WDTP0

位 7~位 4: 没有使用。

位 3 (WDTE): 看门狗定时器使能位。

0: 关闭 WDT 功能

1: 使能 WDT 功能

位 0 (WDTP0) ~位 2 (WDTP2) 看门狗定时器预分频比选择位, WDT 时钟源是从振荡器频率。

WDTP2	WDTP1	WDTP0	WDT rate
-------	-------	-------	----------



0	0	0	1:1
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:32
1	1	0	1:64
1	1	1	1:128

**16) IOC91 (计数器 1、2 的控制寄存器)**

位 7 (CNT2S): 计数器 2 时钟源选择位 0/1→Fs/Fm

Fs:从振荡器时钟, Fm:主振荡器时钟

位 6~4 (CNT2P2~0): 计数器 2 预分频比选择位。

CNT2P2	CNT2P1	CNT1P0	Counter 2 scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

位 3 (CNT1S): 计数器 1 时钟源选择位 0/1→Fs/Fm

Fs:从振荡器时钟, Fm:主振荡器时钟

位 2~0 (CNT1P2~0): 计数器 1 预分频比选择位。

CNT1P2	CNT1P1	CNT1P0	Counter 1 scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

**17) IOCA1 (高电平脉宽定时器、低电平脉宽定时器控制寄存器)**

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CNT2S	CNT2P2	CNT2P1	CNT2P0	CNT1S	CNT1P2	CNT1P1	CNT1P0

位 7 (LPWTS): 低电平脉宽定时器时钟源选择位 0/1→Fs/Fm

Fs:从振荡器时钟, Fm:主振荡器时钟

位 6~4 (LPWTP2~0): 低电平脉宽定时器预分频比选择位。

LPWTP2	LPWTP1	LPWTP0	Low--pulse width timer scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128



1	1	1	1:256
---	---	---	-------

位 3 (HPWTS): 高电平脉宽定时器时钟源选择位 0/1 → Fs/Fm

Fs: 从振荡器时钟, Fm: 主振荡器时钟

位 2~0 (HPWP2~0): 高电平脉宽定时器**预分频比选择位**。

HPWTP2	HPWTP1	HPWTP0	High-pulse width timer scale
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

### 18) IOCB1 (P6 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60

位 7~位 0: 是 P6 端口上拉电阻使能位

0: P6.x 内部上拉功能无效。

1: 使能 P6.x 内部上拉功能

### 19) IOCC1 (P6 开漏控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OP67	OP66	OP65	OP64	OP63	OP62	OP61	OP60

位 7~位 0 是 P6 端口开漏功能控制寄存器

0: 关闭 P6.x 开漏功能。

1: 使能 P6.x 开漏功能

### 20) IOCD1 (P8 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH87	PH86	PH85	PH84	PH83	PH82	PH81	PH80

位 0~位 7 是 P8 端口下拉电阻控制寄存器

0: P8.x 内部上拉功能无效。

1: 使能 P8.x 内部上拉功能

### 21) IOCE1 (P6 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60

位 7~位 0: 是 P6 端口下拉功能使能位

0: P6.x 内部下拉功能无效。

1: 使能 P6.x 内部下拉功能

### 4.3 TCC/WDT 预分频器

两个 8 位计数器 TCC (定时器) 及 WDT (看门狗定时器) 可以设置**预分频器**, IOC71 中的 TCCP0~TCCP2 位来确定 TCC 预分频器系数。同样, IOC81 中的 WDTP0~WDTP2 位来确定 WDT 预分频器系数。在执行指令“WDTC”和“SLEP”时, WDT 被清零。图 7 描述了 TCC/WDT 的电路图。

R1 (TCC) 是 8 位定时/计数器。TCC 时钟源可以是内部指令时钟或外部信号输入 (由 TCC 引脚输入, 触发形式可通过 TCC 控制寄存器选择)。如果是内部指令时钟, 每个指令周期 TCC 加 1 (无预分频器)。如果 TCC 的信号源来自于外部时钟输入, 则 TCC 引脚信号在下降沿或上升沿触发时 TCC 加 1。

**看门狗定时器来源是使用从振荡器。当芯片工作在 Normal 模式、Green 模式或 Idle 模式时, WDT 溢出时将引起芯片复位 (若 WDT 使能)。在 Normal 模式和 Green 模式下的任何时间里, WDT 可以由软件设置使能或关闭。WDT 溢出时间等于预分频比\*256/ (Fs/2)。**

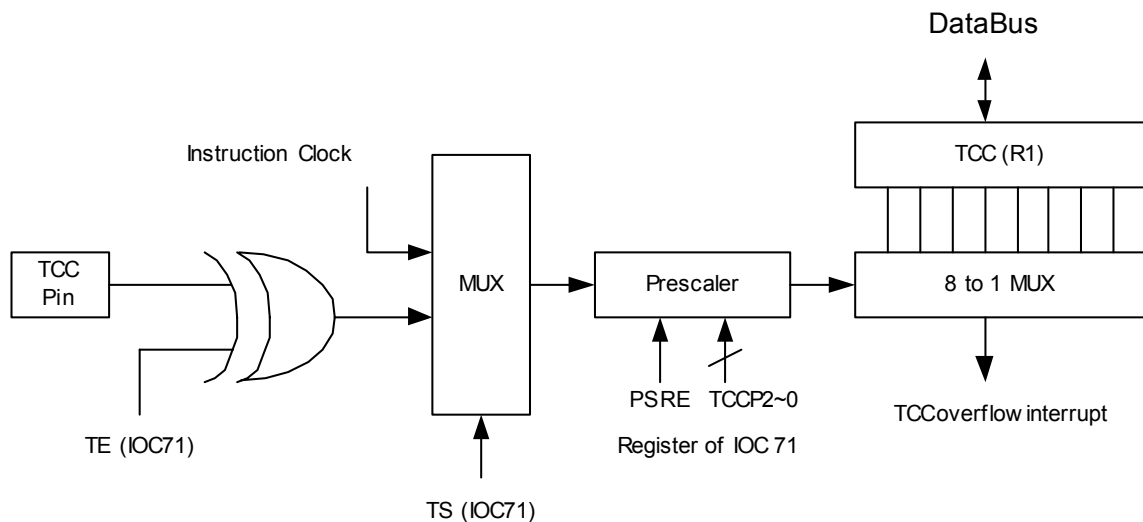


图 7a TCC 框图

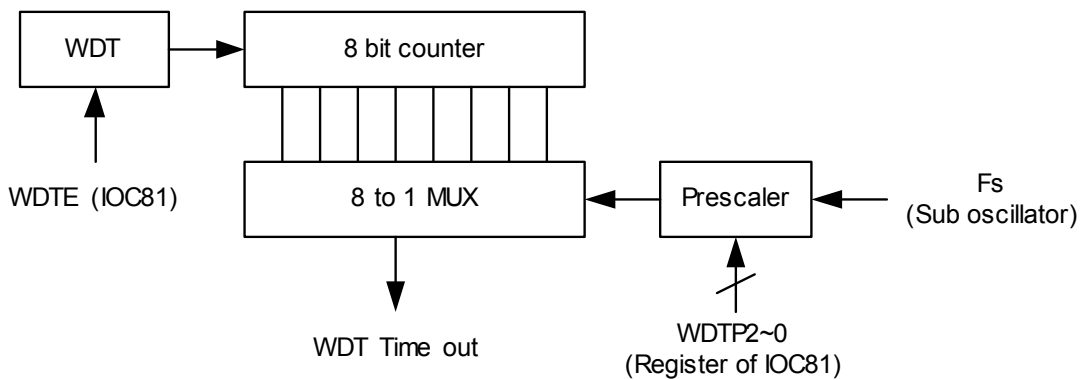
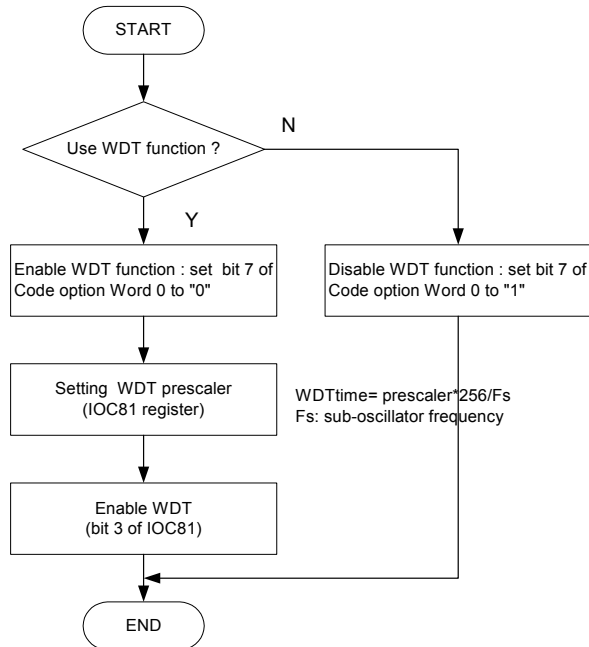


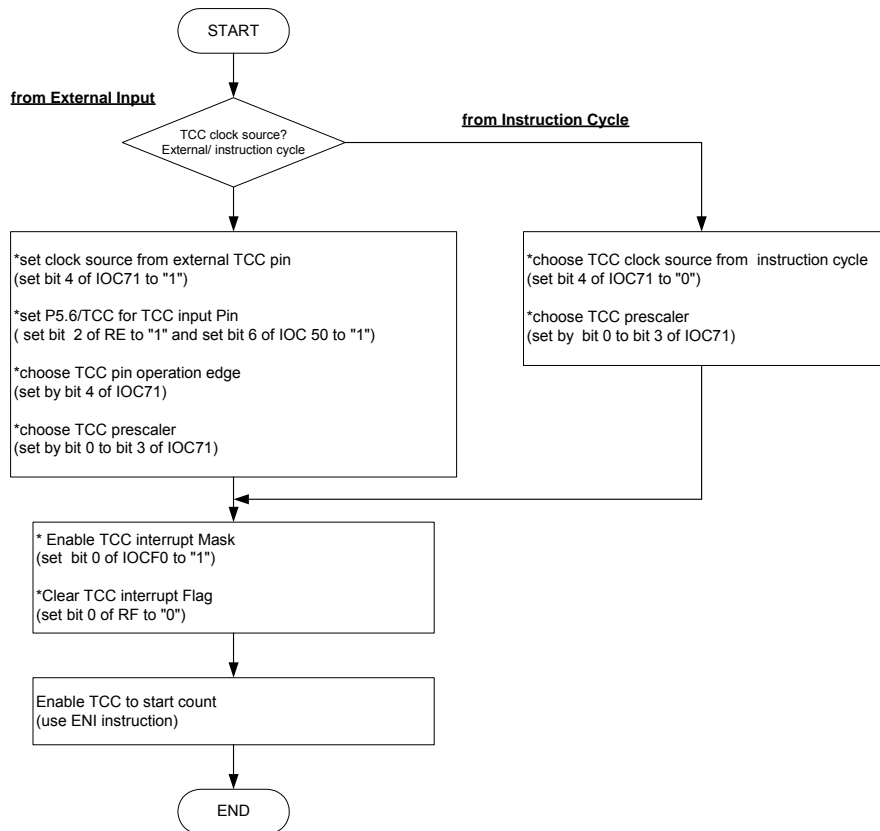
图 7b WDT 框图



### WDT 设置流程图

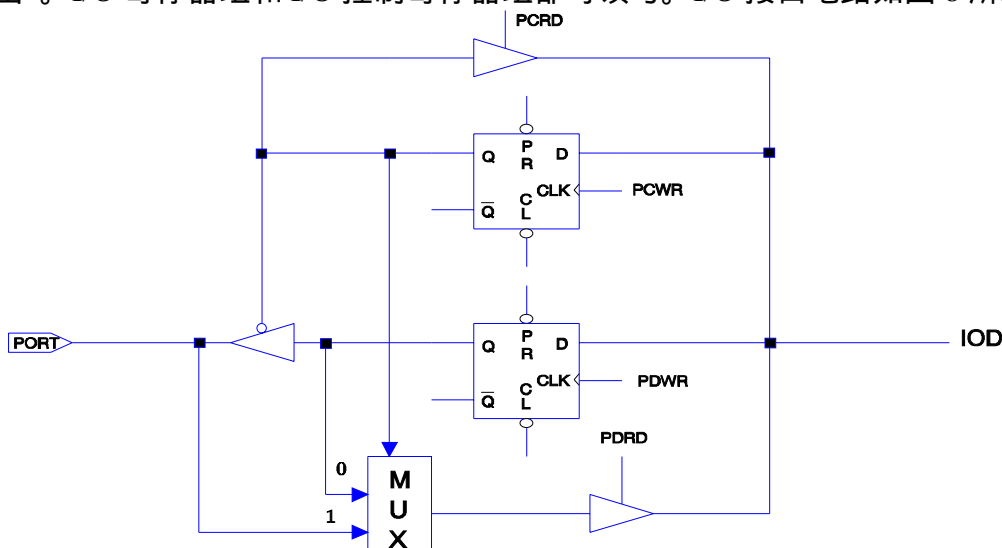


### TCC 设置流程图



#### 4.4 I/O 端口

I/O 寄存器组，包括端口 5、6、7、8，都是双向三态 I/O 口。端口 6 和端口 8 均可由软件设置内部上拉，另外端口 6 还可由软件设置内部下拉。同样，端口 6 通过软件可设置为漏极开路输出。端口 6 和端口 8 有在输入状态改变中断（或唤醒）的特性，而且软件可设置上拉至高电平，这是该芯片的特色。各 I/O 引脚都由 I/O 控制寄存器（IOC5~IOC8）定义“输入”或“输出”。I/O 寄存器组和 I/O 控制寄存器组都可读写。I/O 接口电路如图 8 所示。



注：图中没有表示漏极开路、上拉、下拉电路

图 8 P5、P6、P7、P8 的 I/O 端口和 I/O 控制寄存器的电路

#### 4.5 复位和唤醒

复位由下面情况引起：

- 上电复位
- WDT 溢出（如果使能）
- /RESET 引脚输入低电平

注意：如果复位电路一直保持上电状态，当电压降到 1.9V 左右 CPU 将产生复位。

一旦 RESET 发生，系统处于如下状态：

- 振荡器起振，或继续振荡
- 程序计数器（R2）清零
- 所有的 I/O 引脚定义为输入模式（高阻状态）
- TCC/WDT 定时器和预分频器清零
- 上电时，R3 的第 5, 6 位和 R4 的高两位被清零
- IOC71 寄存器除第 6 位（INT 标志位）均被清零
- 其它寄存器状态如表 2 如示



表 2 寄存器组初始化值

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
N/A	IOC50	Bit Name	IOC57	IOC56	IOC55	IOC54	P8HS	P8LS	P7HS	P7LS
		Power-On	1	1	1	1	0	0	0	0
		/RESET and WDT	1	1	1	1	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC60	Bit Name	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC70	Bit Name	IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC80	Bit Name	IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC90	Bit Name	X	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA0	Bit Name	RAM_D7	RAM_D6	RAM_D5	RAM_D4	RAM_D3	RAM_D2	RAM_D1	RAM_D0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCF0	Bit Name	ICIE	LPWTE	HPWTE	CNT2E	CNT1E	INT1E	INT0E	TCIE
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC61	Bit Name	IROCS	X	X	X	/WUE8H	/WUE8L	/WUE6H	/WUE6L
		Power-On	0	U	U	U	0	0	0	0
		/RESET and WDT	0	U	U	U	0	0	0	0
		Wake-Up from Pin Change	P	U	U	U	P	P	P	P
N/A	IOC71	Bit Name	INT_EDGE	INT	TS	TE	PSRE	TCCP2	TCCP1	TCCP0
		Power-On	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1



# EM78P468L

## 8-BIT OTP MCU

Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC81	Bit Name	X	X	X	X	WDTE	WDTP2	WDTP1	WDTP0
		Power-On	U	U	U	U	0	1	1	1
		/RESET and WDT	U	U	U	U	0	1	1	1
		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
N/A	IOC91	Bit Name	CNT2S	CNT2P2	CNT2P1	CNT2P0	CNT1S	CNT1P2	CNT1P1	CNT1P0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCA1	Bit Name	LPWTS	LPWTP2	LPWTP1	LPWTP0	HPWTS	HPWTP2	HPWTP1	HPWTP0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCB1	Bit Name	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCC1	Bit Name	OP67	OP66	OP65	OP64	OP63	OP62	OP61	OP60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCD1	Bit Name	PH87	PH86	PH85	PH84	PH83	PH82	PH81	PH80
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCE1	Bit Name	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOCF1	Bit Name	X	X	X	X	X	X	X	LVDE
		Power-On	U	U	U	U	U	U	U	0
		/RESET and WDT	U	U	U	U	U	U	U	0
		Wake-Up from Pin Change	U	U	U	U	U	U	U	P
0x00	R0(IAR)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1(TCC)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2(PC)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	Jump to address 0x0018 or continue to execute next instruction							
0x03	R3(SR)	Bit Name	X	PS1	PS0	T	P	Z	DC	C
		Power-On	U	0	0	1	1	U	U	U
		/RESET and WDT	U	0	0	t	t	P	P	P
		Wake-Up from Pin Change	U	P	P	t	t	P	P	P
0x04	R4(RSR)	Bit Name	Bank1	Bank0	--	--	--	--	--	--
		Power-On	0	0	U	U	U	U	U	U
		/RESET and WDT	0	0	P	P	P	P	P	P



Address	Name	Reset Type	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x05	R5	Wake-Up from Pin Change	P	P	P	P	P	P	P	P
		Bit Name	R57	R56	R55	R54	X	X	X	IOCPAGE
		Power-On	1	1	1	1	U	U	U	0
		/RESET and WDT	1	1	1	1	U	U	U	0
0x06	R6	Wake-Up from Pin Change	P	P	P	P	U	U	U	P
		Bit Name	R67	R66	R65	R64	R63	R62	R61	R60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
0x07	R7	Wake-Up from Pin Change	P	P	P	P	P	P	P	P
		Bit Name	R77	R76	R75	R74	R73	R62	R71	R70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
0x08	R8	Wake-Up from Pin Change	P	P	P	P	P	P	P	P
		Bit Name	R87	R86	R85	R84	R83	R82	R81	R80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
0x09	R9	Wake-Up from Pin Change	P	P	P	P	U	P	P	P
		Bit Name	BS	DS1	DS0	LCDEN	X	LCDF1	LCDF0	LCDF0
		Power-On	1	1	0	0	U	0	0	0
		/RESET and WDT	1	1	0	0	U	0	0	0
0xA	RA	Wake-Up from Pin Change	P	P	P	P	P	P	P	P
		Bit Name	X	X	X	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
0xB	RB	Wake-Up from Pin Change	U	U	U	U	P	P	P	P
		Bit Name	X	X	X	X	LCD_D3	LCD_D2	LCD_D1	LCD_D0
		Power-On	U	U	U	U	0	0	0	0
		/RESET and WDT	U	U	U	U	0	0	0	0
0xC	RC	Wake-Up from Pin Change	P	P	0	P	P	P	P	P
		Bit Name	LVDF	/LV	LVDF	LVD	LPWTEN	HPWTEN	CNT2EN	CNT1EN
		Power-On	0	1	0	0	0	0	0	0
		/RESET and WDT	0	1	0	0	0	0	0	0
0xD	RD	Wake-Up from Pin Change	U	P	P	P	P	P	P	P
		Bit Name	X	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS
		Power-On	U	0	0	0	1	0	0	*1
		/RESET and WDT	U	0	0	0	1	0	0	*1
0xE	RE	Wake-Up from Pin Change	P	P	P	U	P	P	P	P
		Bit Name	IRE	HF	LGP	X	IROUTE	TCCE	EINT1	EINT0
		Power-On	0	0	0	U	0	0	0	0
		/RESET and WDT	0	0	0	U	0	0	0	0
0xF	RF (ISR)	Wake-Up from Pin Change	N	P	P	P	P	P	P	P
		Bit Name	ICIF	LPWTF	HPWTF	CNT2F	CNT1F	INT1F	INT0F	TCIF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
0x10~0x3F	R10~R3F	Wake-Up from Pin Change	P	P	P	P	P	P	P	P
		Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	U	U	U	U	U	U	U	U

X：未使用 U：不确定或不重要 P：复位之前的值  
t：参照前述对 R3 寄存器的解释 N：监视中断操作状态 1=运行 P=停止  
注 1：该位与 code option 中的 HLFS 位数据相同



单片机能够从 SLEEP 和 IDLE 模式下被唤醒，唤醒信号如下：

Wakeup signal	Sleep mode	Idle mode	Green mode	Normal mode
TCC time out IOCF bit0=1	X	*2 Wake-up + interrupt + next instruction	Interrupt	Interrupt
INT0 pin IOCF bit1=1	Wake-up + interrupt + next instruction	Wake-up + interrupt + next instruction	Interrupt	Interrupt
INT1 pin IOCF bit2=1	Wake-up + interrupt + next instruction	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Counter 1 IOCF bit3=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Counter 2 IOCF bit4=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
High-pulse timer IOCF bit5=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Low-pulse timer IOCF bit6=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Port6, Port 8 (input status change wake-up)	<b>IOCF bit7=0</b> Wake-up + next instruction	<b>IOCF bit7=0</b> Wake-up + next instruction	X	X
	<b>IOCF bit7=1+ENI instruction</b> Wake-up + interrupt + next instruction	<b>IOCF bit7=1+ENI instruction</b> Wake-up + interrupt + next instruction		
WDT time out	X	RESET	RESET	RESET

注 2：只有外部 TCC 引脚能够从 IDLE 模式中唤醒

## 4.6 振荡器

### 4.6.1 振荡器模式

EM78P468L 主振荡器 (R-OSCI、OSCO) 可以工作在三种不同的振荡模式：RC 振荡模式 (外部电阻和内部电容模式)、晶振模式和 PLL (R-OSCI 连接一个 0.01uF 的电容到地) 工作模式，用户通过设置代码选择寄存器中 FMMD1 和 FMMD0 选择其中一种振荡模式。从振荡器可以工作在晶振和 ERIC 振荡模式。表 3 列出了如何设置三种振荡模式。

表 3 由 FSMD、FMMD1、FMMD0 定义的振荡器模式

FSMD	FMMD1	FMMD0	Main clock	Sub-clock
0	0	0	RC type (ERIC)	RC type (ERIC)
0	0	1	Crystal type	RC type (ERIC)
0	1	X	PLL type	RC type (ERIC)
1	0	0	RC type (ERIC)	Crystal type
1	0	1	Crystal type	Crystal type
1	1	X	PLL type	Crystal type

表 4 最大工作频率

Conditions	VDD	Fxt max.(MHz)
Two clocks	2.3	4
	3.0	8
	5.0	10

#### 4.6.2 晶体振荡器/陶瓷振荡器 (XTAL)

EM78P468L 可由 R-OSCI 引脚上的外部时钟驱动，如图 9 所示。

在大多数应用中，引脚 R-OSCO 和 OSCI 上可接晶体和陶瓷谐振器来产生振荡，图 10 为其电路。表 5 列出了 C1 和 C2 的推荐值。由于每个谐振器的特性不同，用户应当参考它的规格说明选择合适的 C1 和 C2。对于低频模式和 AT strip cut 晶体，需要串联电阻 RS。

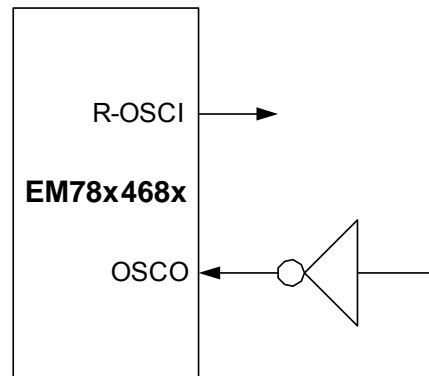


图 9 外部时钟输入电路

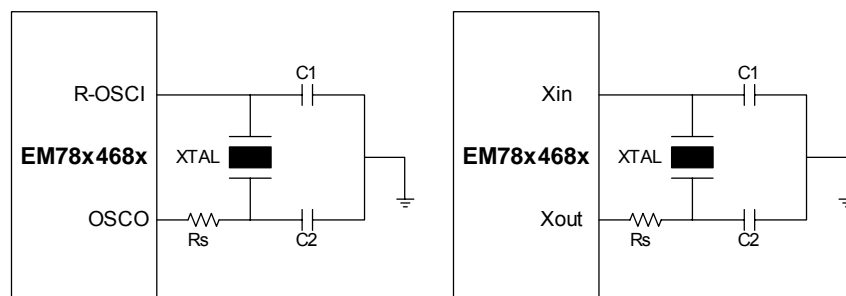


图 10 晶振/谐振器电路

表 5 晶体振荡器或陶瓷振荡器的电容选择参考

Oscillator source	Oscillator Type	Frequency	C1 (pF)	C2(pF)
Main oscillator	Ceramic Resonators	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
	Crystal Oscillator	455KHz	20~40	20~150
		1.0MHz	15~30	15~30
		2.0MHz	15	15
	4.0MHz	15	15	
Sub-oscillator	Crystal Oscillator	32.768kHz	25	25

### 4.6.3 用内部电容的 RC 振荡模式

考虑到精度和成本问题，EM78P468L 还提供了一种特殊的振荡模式，就是用一个内部电容和一个外部上拉到 VDD 的电阻，内部电容起到温度补偿作用。为了得到更高的精确度，建议选用精度较高的电阻。

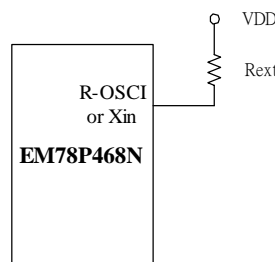


图 11 内部电容振荡器模式电路

表 6 对应振荡器频率的电阻值

Pin	Rext	Average Fosc 5V, 25°C	Average Fosc 3V, 25°C
R-OSCI	51k	2.2221 MHz	2.1972 MHz
	100k	1.1345 MHz	1.1203 MHz
	300k	381.36KHz	374.77 KHz
Xin	2.2M	32.768KHz	32.768KHz

注：1.以 QFP 封装测量。  
 2.仅供参考。  
 3.频率漂移大约±30%。

## 4.7 上电问题

在电源稳定之前，任何单片机均不能保证开始正常工作。

EM78P468L 具有上电复位功能，能够检测到 1.6V~1.8V 的电压，这就免去了外部复位电路。如果 VDD 上升的足够快（50ms 或更短），它将正常工作。然而，在许多要求严格的应用中，还是需要附加的外部电路来帮助解决上电问题。

### 4.7.1 外部上电复位电路

图 14 所示的电路使用了外部 RC 产生复位脉冲。脉冲宽度应足够长，直到 VDD 达到最低工作电压。当电压上升慢时，可使用该电路。由于/RESET 引脚的漏电流约为 ±5uA，建议 R 不要大于 40K。这样，引脚/RESET 上电压将保持在 0.2V 以下。二极管 D 作用是在掉电时充当短路回路。电容 C 将快速充分放电。限流电阻 R1 用来避免过大的放电电流或静电放电



ESD 流入引脚/RESET。

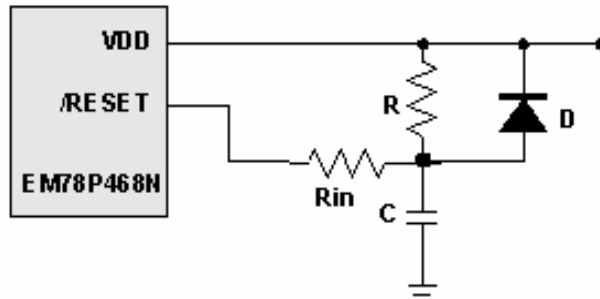


图 12 外部电源上电复位电路

#### 4.7.2 残余电压保护

有些应用中，如更换电池，Vdd 断开后几秒钟内便恢复，这将有一个小于 VDD 最小值但又不为零的残存电压，这样会引起不正常复位。图 13、14 为残存电压保护电路。

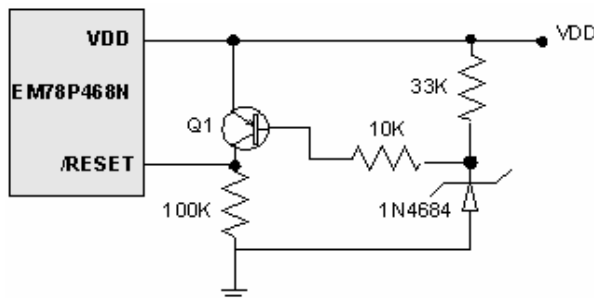


图 13 残余电压保护电路 1

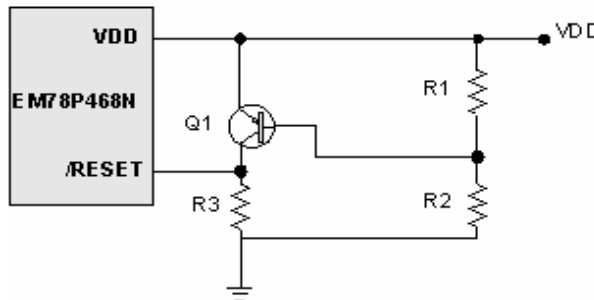


图 14 残余电压保护电路 2

#### 4.8 中断

如下所列 EM78P468L 有 8 个中断源：

- TCC 溢出中断
- P5.4 引脚/INT0]外部中断
- P5.5 引脚/INT1]外部中断
- 计数器 1 下溢中断
- 计数器 2 下溢中断
- 高电平脉宽定时器下溢中断
- 低电平脉宽定时器下溢中断
- P6、P8 输入状态改变唤醒中断

该芯片具有下降沿触发的中断，如：TCC 定时器溢出中断、4 个八位递减计数/定时器下溢中断、如果这些中断源信号由高电平变为低电平，RF 寄存器中相应标志位将置“1”（若使能 IOCF0 寄存器）。

RF 是中断状态寄存器，它的相关标志记录了中断请求状态，IOCF0 是中断屏蔽寄存器。通过执行指令 ENI 和 DISI 使能或禁止总的中断。当其中一个中断产生（若使能），则根据中断源的类型决定下一条指令将从地址 0003H~0018H 那里获取。

EM78P468L 的每个中断源都有各自的中断向量，如表 3 如示。

在中断子程序执行之前，硬件会对 ACC 和 R3 寄存器的内容进行保存。中断服务程序完成之后，所保存的内容将返回到 ACC 和 R3 寄存器中。中断服务程序在执行时，不允许其它中断服务程序运行。如果其它中断在此时发生，硬件会保存这个中断请求。当上一个中断服务程序完成后再执行下一个中断服务程序。

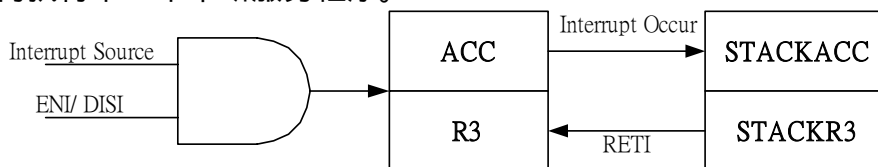


图 15 中断框图

表 3 中断向量

Interrupt vector	Interrupt status
0003H	TCC overflow interrupt.
0006H	External interrupt P5.4/INT0 pin
0009H	External interrupt P5.5/INT1 pin
000CH	Counter 1 underflow interrupt
000FH	Counter 2 underflow interrupt
0012H	High-pulse width timer underflow interrupt
0015H	Low-pulse width timer underflow interrupt
0018H	Port 6, Port 8 input status change wake-up

## 4.9 LCD 驱动

EM78P468L 带有 LCD 驱动器，有 32 个 segments 和 4 个 commons 能驱动 4\*32 点阵。LCD 模块由 LCD 驱动器、显示 RAM、segment 输出引脚、common 输出引脚、供给 LCD 工作电压引脚组成，它可工作在三种模式：NORMAL、GREEN 和 IDLE。

LCD 的 duty、bias、segment 和 common 数量、扫描频率由 LCD 控制寄存器决定。

LCD 模块的基本结构包括一个时序控制器，利用子系统时钟为不同的 duty 和显示存取产生适当的时序。R9 是 LCD 驱动器的命令寄存器，它包括对 LCD 使能/禁止、bias (1/2、1/3)、duty (1/2、1/3、1/4) 和扫描频率的控制。RA 是 LCD RAM 地址控制寄存器。RB 是 LCD RAM 数据缓存器。LCD 驱动电路可以通过改变工作频率来提高 VLCD2 和 VLCD3 的性能。这些控制寄存器解释如下：

### R9 (LCD 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
BS	DS1	DS0	LCDEN	--	LCDDTYPE	LCDDF1	LCDDF0

位 7 (BS)：LCD bias 选择位 0/1 → (1/2 bias) / (1/3 bias)

位 6, 5 (DS1, 0)：LCD duty 数选择位



DS1	DS0	LCD duty
0	0	1/2 duty
0	1	1/3 duty
1	X	1/4 duty

位 4 (LCDEN) : LCD 使能位 : 0/1→LCD 电路使能/禁止

当禁止 LCD 功能时, 所有的 common/segment 输出均被拉到低电平 (地)。

位 3 : 没有使用。

位 2 (LCDTYPE) : LCD 驱动波形方式选择位

0 : A 方式波形

1 : B 方式波形

位 1, 0 (LCDF1, 0) : LCD 时钟分频系数控制位。

LCDF1	LCDF0	LCD frame frequency (Fs=32.768KHz)		
		1/2 duty	1/3 duty	1/4 duty
0	0	$Fs/(256*2)=64.0$	$Fs/(172*3)=63.5$	$Fs/(128*4)=64.0$
0	1	$Fs/(280*2)=58.5$	$Fs/(188*3)=58.0$	$Fs/(140*4)=58.5$
1	0	$Fs/(304*2)=53.9$	$Fs/(204*3)=53.5$	$Fs/(152*4)=53.9$
1	1	$Fs/(232*2)=70.6$	$Fs/(156*3)=70.0$	$Fs/(116*4)=70.6$

Fs:从振荡器频率

#### RA(LCD 地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	0	0	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0

位 7~位 5 : 没有使用, 固定为 “0”

位 4~位 0 (LCDA4~0) : LCD RAM 地址

RA (LCD address)	RB (LCD data buffer)								Segment
	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3 (LCD_D3)	Bit 2 (LCD_D2)	Bit 1 (LCD_D1)	Bit 0 (LCD_D0)	
00H	--	--	--	--					SEG0
01H	--	--	--	--					SEG1
02H	--	--	--	--					SEG2
	--	--	--	--					SEG29
1EH	--	--	--	--					SEG30
1FH	--	--	--	--					SEG31
Common	X	X	X	X	COM3	COM2	COM1	COM0	

#### RB (LCD 数据缓存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	--	--	LCD_D 3	LCD_D 2	LCD_D 1	LCD_D 0

位 7~位 4 : 没有使用。

位 3~0(LCD\_D3~0) : LCD RAM 数据传输寄存器。

#### RD (系统时钟、驱动频率及 PLL 频率控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS

Bit 2,1 (BF1, 0): LCD 驱动频率选择位

BF1	BF0	Booster frequency
-----	-----	-------------------

0	0	Fs
0	1	Fs/4
1	0	Fs/8
1	1	Fs/16

**LCD 功能初始化设置流程图如下：**

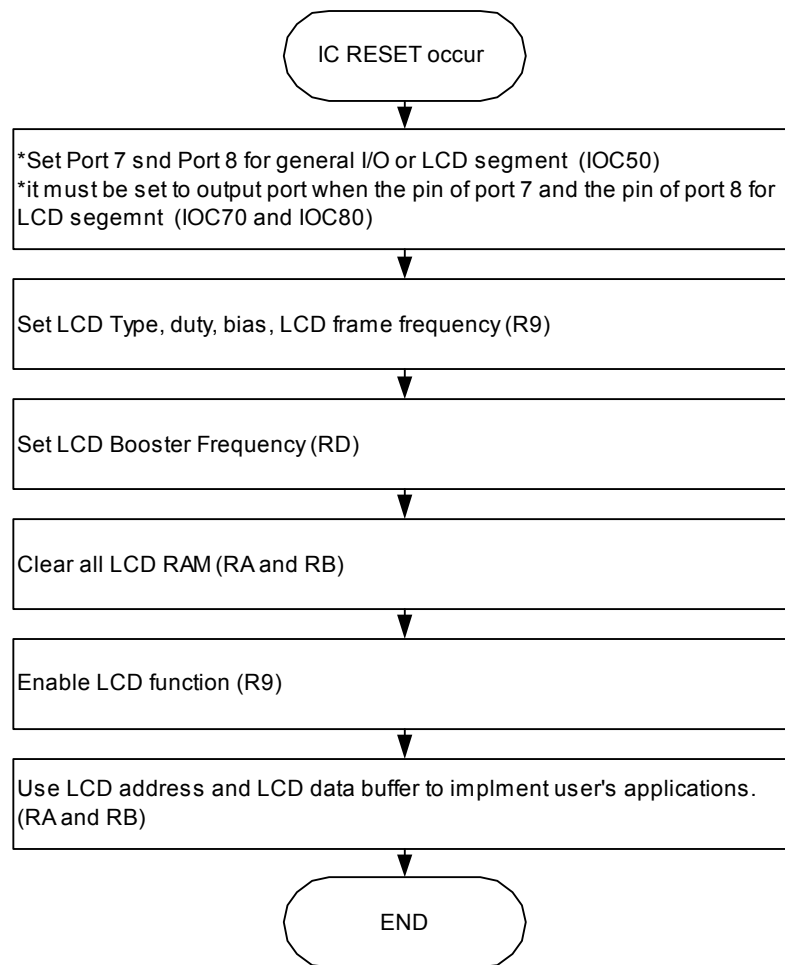
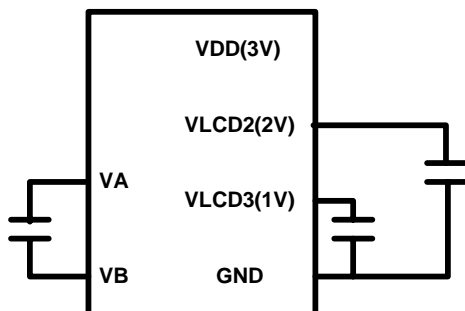


图 16 . LCD 功能初始化设置流程图

LCD 电压的驱动电路连接方法如下：

(1) 1/3 bias



(2) 1/2 bias

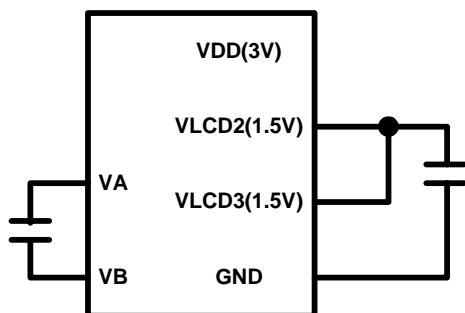


图 17 分压电路连接(Cext=0.1uf)

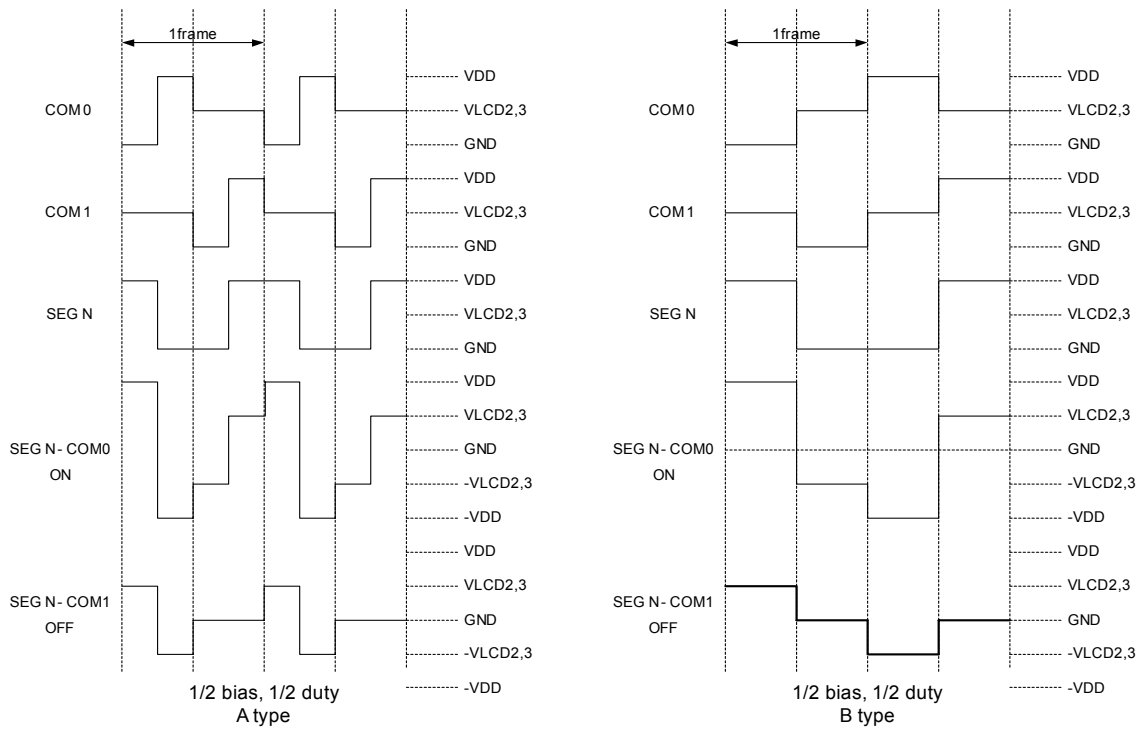


图 18 LCD 波形 ( 1/2 bias , 1/2 duty )

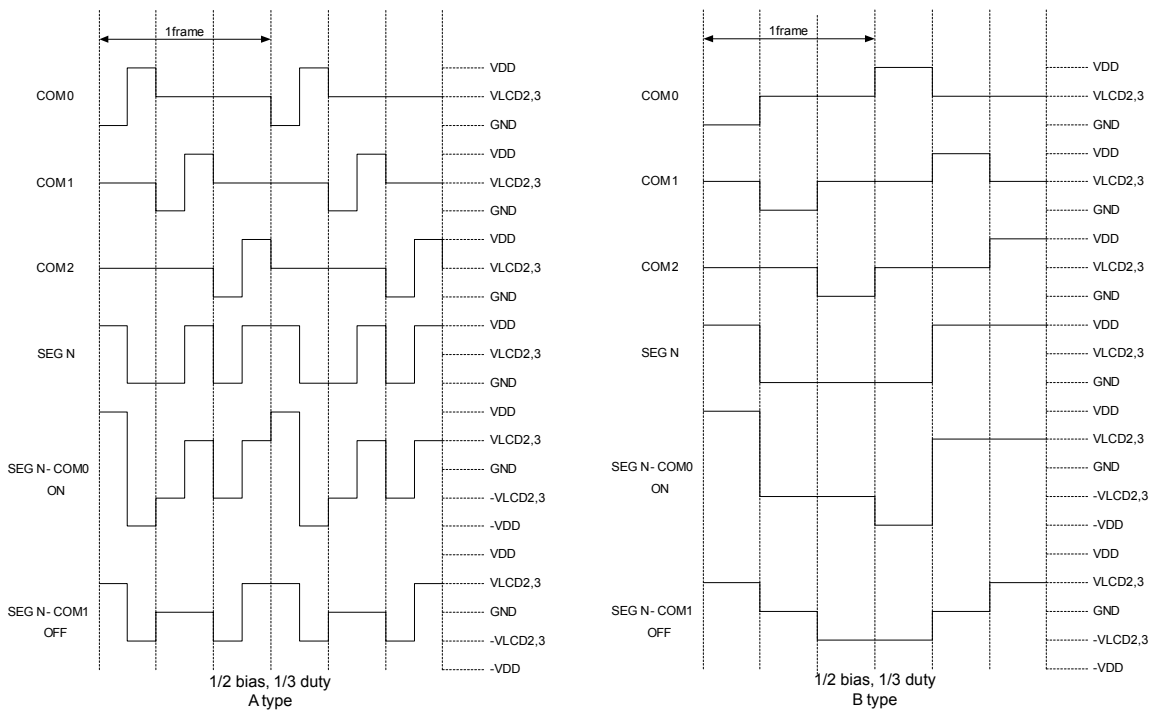


图 19 LCD 波形 ( 1/2 bias, 1/3 duty )

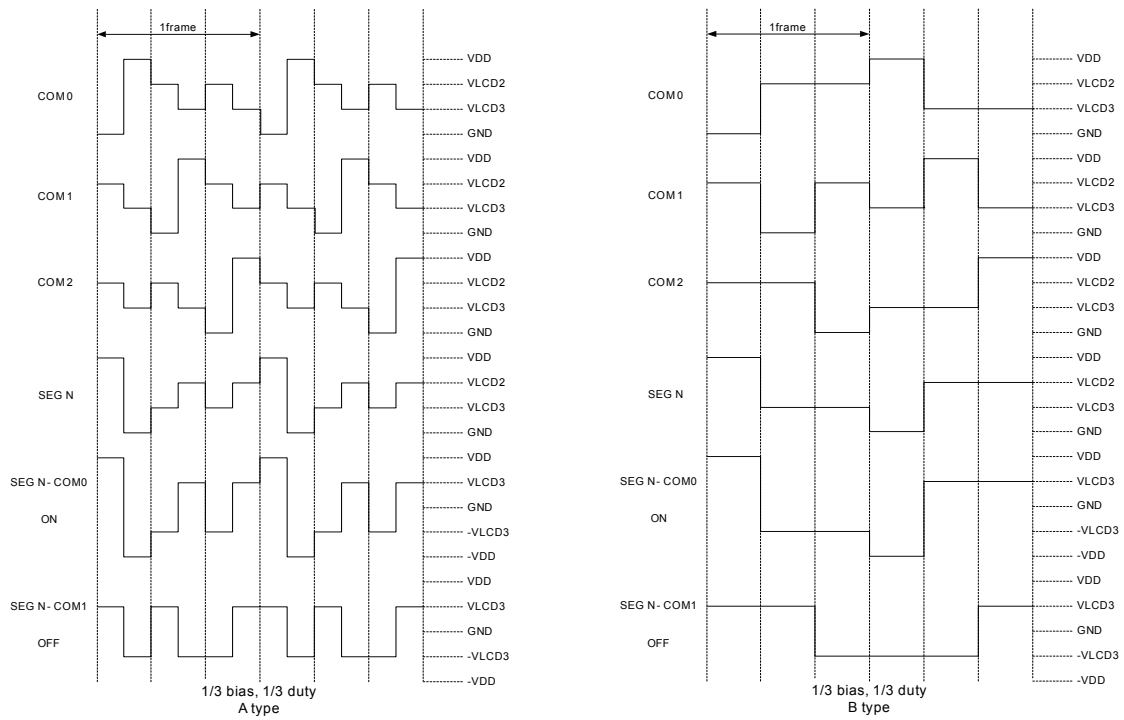


图 20 LCD 波形 ( 1/3 bias, 1/3 duty )

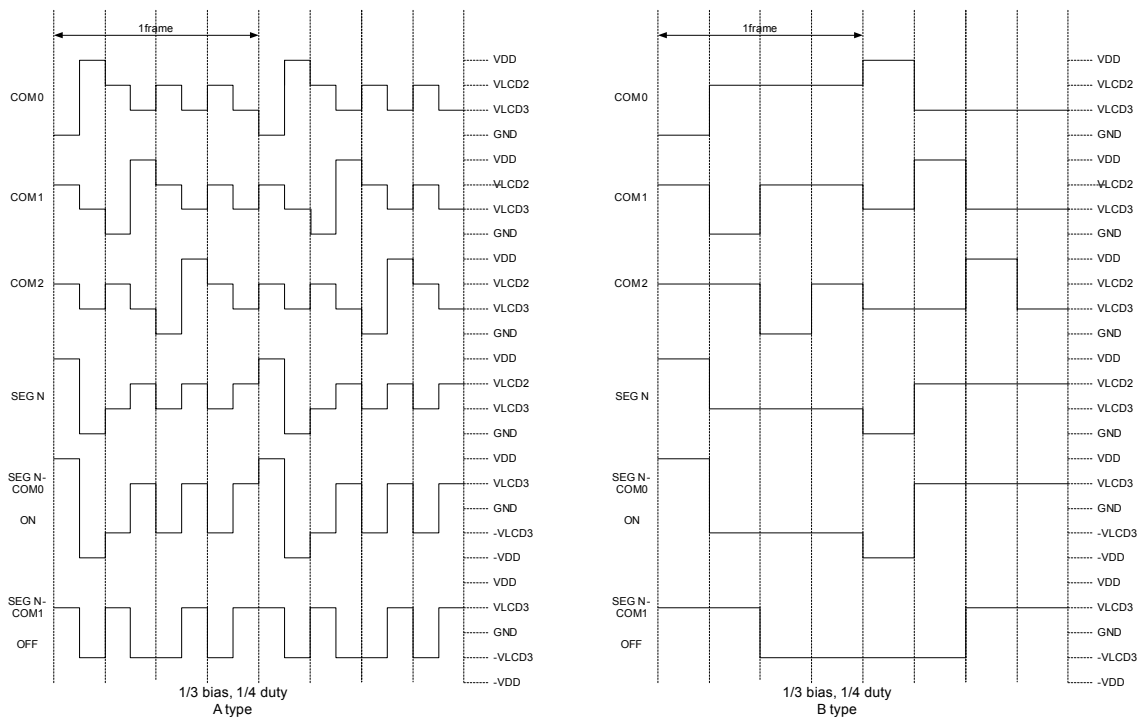


图 21 LCD 波形 ( 1/3 bias, 1/4 duty )

#### 4.10 红外遥控应用/PWM 波形的产生

EM78P468L 能够很方便地产生红外载波信号和 PWM 标准波形。实现 IR 与 PWM 波形的功能要有如下结构配合：八位递减定时/计时器、高电平脉宽定时器、低电平脉宽定时器和 IR 控制寄存器。IR 系统框图如图 21 所示，IR 控制寄存器 (RE) IOC90 (计数器 1、2 控制寄存器) IOCA0 (高电平脉宽定时器、低电平脉宽控制寄存器) IOCC0 (计数器 2 预设置寄存器) IOCD0 (高电平脉宽定时器预设寄存器) IOCE0 (低电平脉宽定时器预设寄存器) 决定 IROUT 引脚的波形输出。关于载波、高低电平时间在下面会作解释。

如果计数器 2 的时钟源频率为  $F_T$  (可由 IOC91 设置), 则

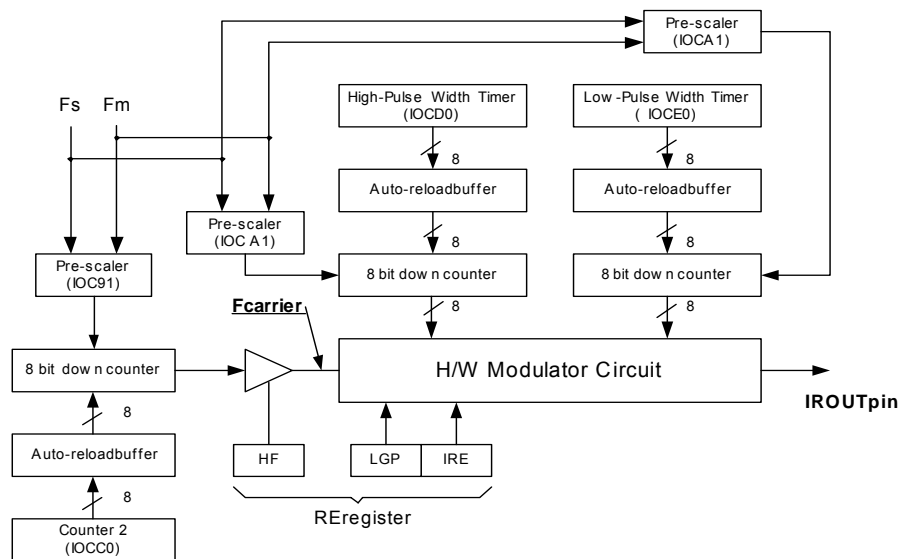
$$F_{\text{carrier}} = \frac{F_T}{2 * (1 + \text{decimal of counter2 preset value}(\text{IOCC0}) * \text{prescaler})}$$

如果高电平脉宽定时器时钟源频率为  $F_T$  (可由 IOCA1 设置), 则

$$T_{\text{high pulse time}} = \frac{\text{prescaler} * (1 + \text{decimal of high pulse width timer value}(\text{IOCD0}))}{F_T}$$

如果低电平脉宽定时器时钟源频率为  $F_T$  (可由 IOCA1 设置), 则

$$T_{\text{low pulse time}} = \frac{\text{prescaler} * (1 + \text{decimal of low pulse width timer value}(\text{IOCE0}))}{F_T}$$



Fm: 主振荡器频率, Fs: 从振荡器频率

图 21 IR/PWM 系统框图

IROUT 引脚输出波形解释如下：

图 22 LGP=0, HF=1, 在低电平脉冲时间内 IROUT 输出调制载波波形。

图 23 LGP=0, HF=0, 在低电平脉冲时间内 IROUT 不会输出调制载波波形, 这时 IROUT 输出是由高、低电平脉冲时间决定, 这种模式下可产生 PWM 波形。

图 24 LGP=0, HF=1, 在低电平脉冲时间内 IROUT 输出调制载波波形。当 IRE 从高变化到低时, IROUT 输出波形将继续保持, 直到产生高电平脉宽定时器中断。

图 25 LGP=0, HF=0, 在低电平脉冲时间内 IROUT 不会输出调制载波波形, 而是由高、



低电平脉冲时间决定，在这种模式下可产生 PWM 波形。当 IRE 从高变化到低时，IROUT 输出波形将继续保持，直到产生高电平脉宽定时器中断。

图 26 LGP=1，当 LGP 置高电平时，高电平脉宽定时器将不起作用，所以 IROUT 输出由低电平脉宽定时器决定。

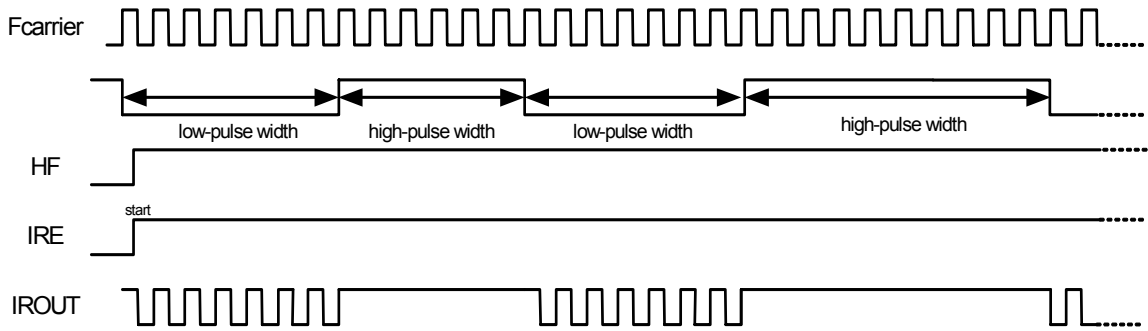


图 22 LGP=0, IROUT 引脚输出波形

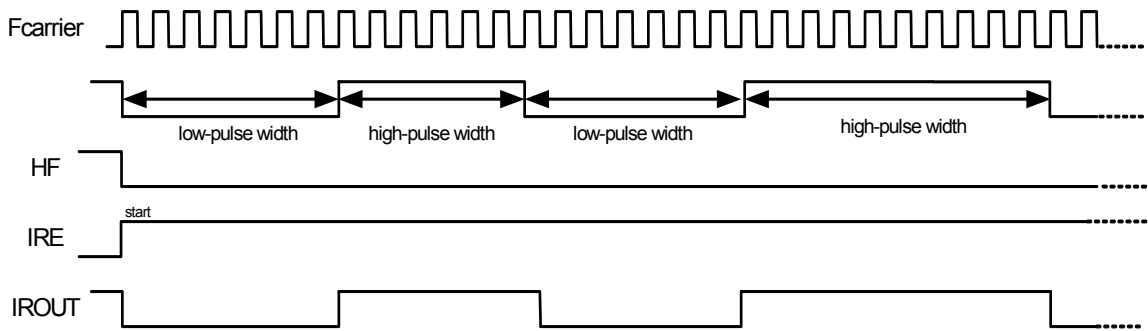


图 23 LGP=0, IROUT 引脚输出波形

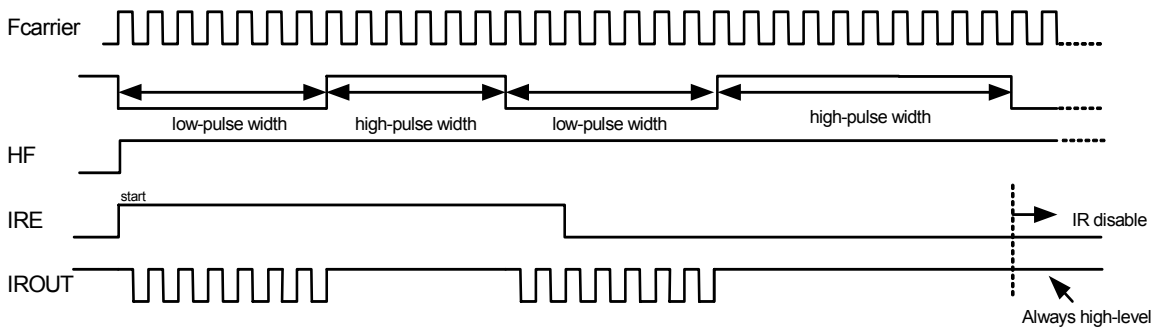


图 24 LGP=0, IROUT 引脚输出波形

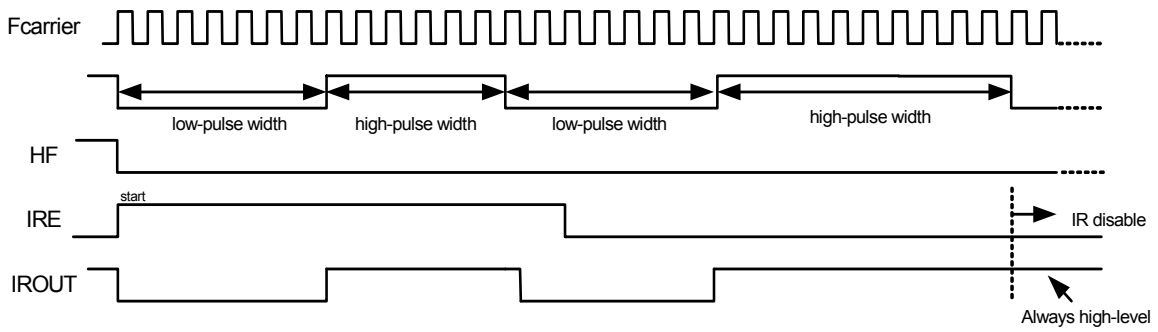


图 25 LGP=0, IROUT 引脚输出波形

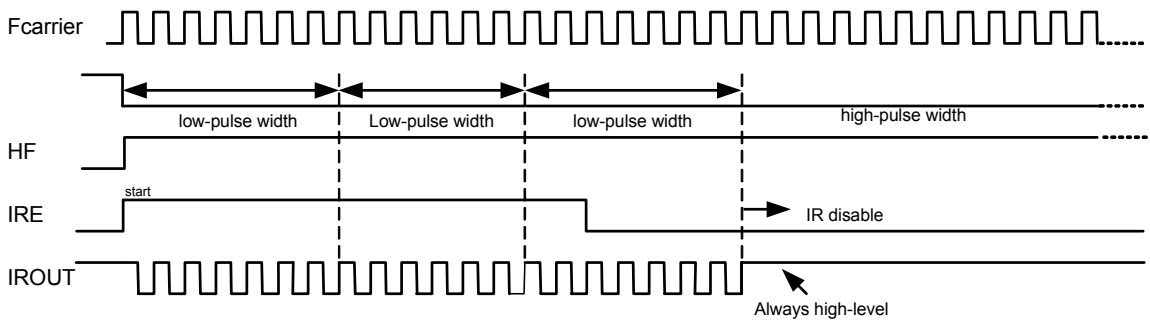


图 26 LGP=1, IROUT 引脚输出波形

IR/PWM 功能使能流程图

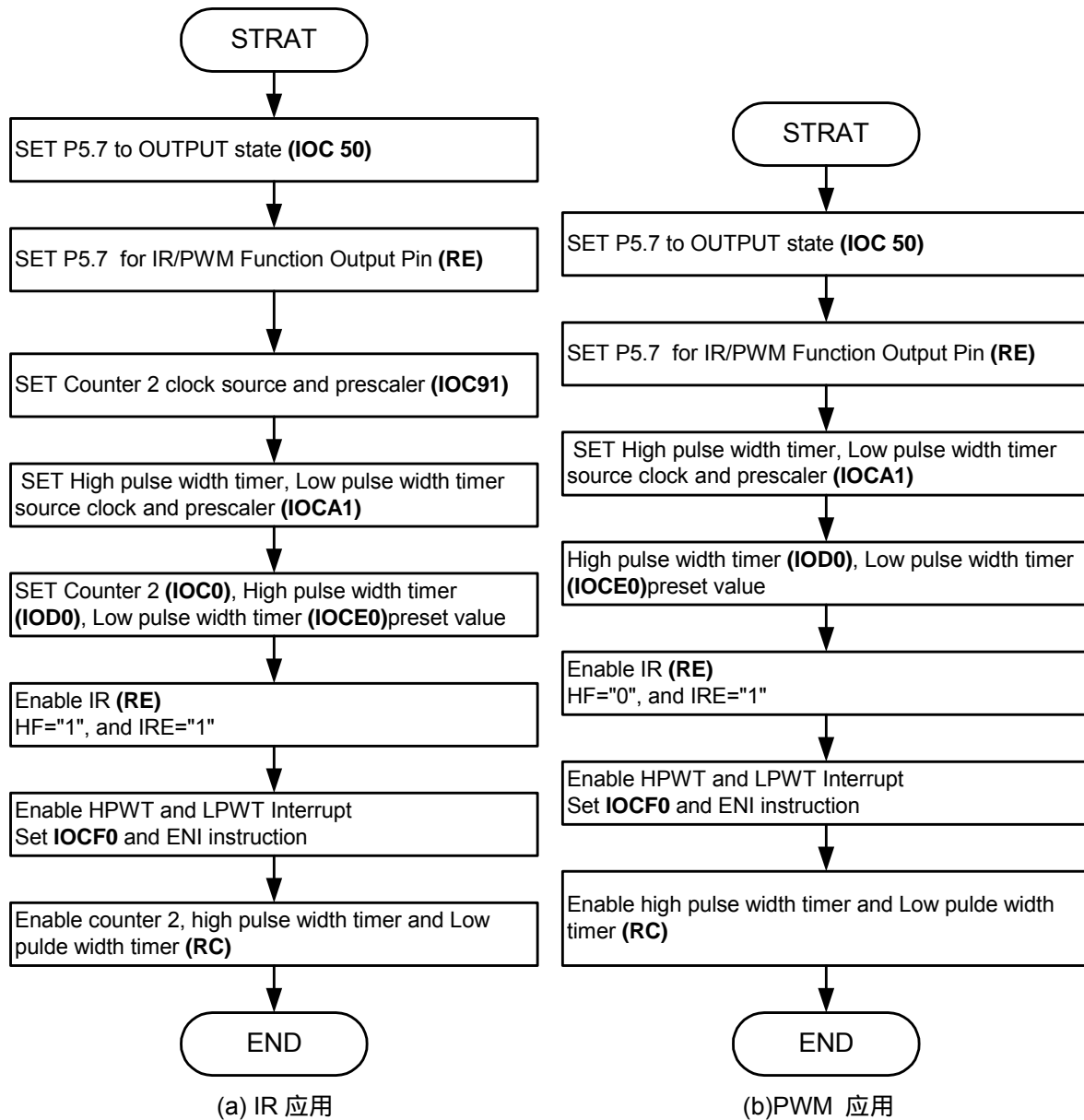


图 27 IR/PWM 功能使能流程图



#### 4.11 程序代码烧录配置字

EM78P468L 有一个字长的代码选择寄存器，它不是一般程序选择存储器的一部分。在单片机正常工作时，它不可被访问。

代码选择寄存器和用户 ID 寄存器配置如下：

寄存器中 Word1 用来写入用户 ID 代码。

Word 1
Bit12~Bit 0

代码选择寄存器 Word0 用作芯片功能设定，在烧录 OTP 时进行设置。

Word 0										
Bit12~10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1	CYES	HLFS	ENWDTB	FSMD	FMMD1	FMMD0	HLP	PR2	PR1	PR0

位 12~位 10：没有使用。

这 3 位一直被置“1”。

位 9 (CYES)：JMP、CALL 指令周期选择位

0：1 个周期

1：2 个周期

位 8 (HLFS)：主、从振荡器选择位

0：当复位发生时 CPU 选择从振荡器

1：当复位发生时 CPU 选择主振荡器

位 7 (ENWDTB)：看门狗定时器使能位

0：使能

1：禁止

位 6 (FSMD)：从振荡器类型选择位

0：RC 振荡模式（内部电容 C）

1：XTAL 模式（Xin、Xout）

位 5, 4 (FMMD0, 1)：主振荡器类型选择位

FMMD1	FMMD0	Main oscillator type
0	0	RC type (external R, internal C)
0	1	XTAL type (R-OSCI, OSCO)
1	X	PLL type

位 3 (HLP)：功耗选择位。如果系统通常工作在 Green 模式下，必须要进行低功耗设置。若考虑功耗问题，推荐用户选择低功耗模式。

0：低功耗模式

1：高功耗模式

位 2~位 0 (PR2~PR0)：保护位

PR2~PR0 是保护位，保护类型如下：

PR2	PR1	PR0	Protect
1	1	1	Disable
others			Enable



#### 4.12 指令集

指令集的每个指令都是包括一个操作代码和一个或更多操作数的 13-bit 字。正常情况下，所有指令的执行都占用一个指令周期(一个指令周期包含 2 个振荡器周期)，除了指令“MOV R2, A”、“ADD R2, A”改变程序计数器(PC)或者是 R2 的算术或逻辑操作指令(例如：“SUB R2, A”、“BS(C) R2, 6”、“CLR R2”...)。在这种情况下，指令的执行需要两个指令周期。

有些情况下，如果指令周期的规格不符合某些应用要求，可以通过以下方式进行改变：

“JMP”、“CALL”、“RET”、“RETL”、“RETI”和条件跳转指令(“JBS”、“JBC”、“JZ”、“JZA”、“DJZ”、“DJZA”)检测为真时执行两个周期。写入程序计数器的指令同样需要两个周期。

另外，指令集还具有以下特征：

- 1) 寄存器的每一位都有可以直接进行置位、清除或检测。
  - 2) I/O 寄存器可以作为通用寄存器组，即同样的指令可对 I/O 寄存器操作。
- 符号“R”表示一个寄存器指示器，它指示指令使用的是哪个寄存器(包括操作寄存器组和通用寄存器组)。符号“b”表示一个比特位指示器，它指示对应于寄存器“R”的相应位。符号“k”表示一个 8 或 10 比特常数或符号值。

INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0000 0000 0000	0000	NOP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T, P
0 0000 0000 0100	0004	WDTC	0 → WDT	T, P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	None <Note1>
0 0000 0001 0000	0010	ENI	Enable Interrupt	None
0 0000 0001 0001	0011	DISI	Disable Interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000 0001 rrrr	001r	IOR R	IOCR → A	None <Note1>
0 0000 01rr rrrr	00rr	MOV R, A	A → R	None
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A, R	R-A → A	Z, C, DC
0 0001 01rr rrrr	01rr	SUB R, A	R-A → R	Z, C, DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A, R	A ∨ R → A	Z
0 0010 01rr rrrr	02rr	OR R, A	A ∨ R → R	Z
0 0010 10rr rrrr	02rr	AND A, R	A & R → A	Z
0 0010 11rr rrrr	02rr	AND R, A	A & R → R	Z
0 0011 00rr rrrr	03rr	XOR A, R	A ⊕ R → A	Z
0 0011 01rr rrrr	03rr	XOR R, A	A ⊕ R → R	Z
0 0011 10rr rrrr	03rr	ADD A, R	A + R → A	Z, C, DC
0 0011 11rr rrrr	03rr	ADD R, A	A + R → R	Z, C, DC
0 0100 00rr rrrr	04rr	MOV A, R	R → A	Z
0 0100 01rr rrrr	04rr	MOV R, R	R → R	Z

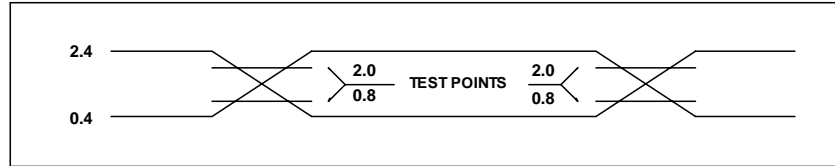


INSTRUCTION BINARY	HEX	MNEMONIC	OPERATION	STATUS AFFECTED
0 0100 10rr rrrr	04rr	COMA R	/R → A	Z
0 0100 11rr rrrr	04rr	COM R	/R → R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1 → A	Z
0 0101 01rr rrrr	05rr	INC R	R+1 ( R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1 ( A, skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	R-1 ( R, skip if zero	None
0 0110 00rr rrrr	06rr	RRCA R	R(n) ( A(n-1), R(0) ( C, C ( A(7)	C
0 0110 01rr rrrr	06rr	RRC R	R(n) ( R(n-1), R(0) ( C, C ( R(7)	C
0 0110 10rr rrrr	06rr	RLCA R	R(n) ( A(n+1), R(7) ( C, C ( A(0)	C
0 0110 11rr rrrr	06rr	RLC R	R(n) ( R(n+1), R(7) ( C, C ( R(0)	C
0 0111 00rr rrrr	07rr	SWAPA R	R(0-3) ( A(4-7), R(4-7) ( A(0-3)	None
0 0111 01rr rrrr	07rr	SWAP R	R(0-3) ( R(4-7)	None
0 0111 10rr rrrr	07rr	JZA R	R+1 ( A, skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	R+1 ( R, skip if zero	None
0 100b brrr rrrr	0xxx	BC R, b	0 ( R(b)	None
0 101b brrr rrrr	0xxx	BS R, b	1 ( R(b)	None
0 110b brrr rrrr	0xxx	JBC R, b	if R(b)=0, skip	None
0 111b brrr rrrr	0xxx	JBS R, b	if R(b)=1, skip	None
1 00kk kkkk kkkk	1kkk	CALL k	PC+1 ( [SP], (Page, k) ( PC	None
1 01kk kkkk kkkk	1kkk	JMP k	(Page, k) ( PC	None
1 1000 kkkk kkkk	18kk	MOV A, k	k ( A	None
1 1001 kkkk kkkk	19kk	OR A, k	A ( k ( A	Z
1 1010 kkkk kkkk	1Akk	AND A, k	A & k ( A	Z
1 1011 kkkk kkkk	1Bkk	XOR A, k	A ( k ( A	Z
1 1100 kkkk kkkk	1Ckk	RETL k	k ( A, [Top of Stack] ( PC	None
1 1101 kkkk kkkk	1Dkk	SUB A, k	k-A ( A	Z, C, DC
1 1110 1000 00kk	1E8k	PAGE k	k->R3(6:5)	None
1 1110 1001 00kk	1E9K	BANK k	k->R4(7:6)	None
1 1111 kkkk kkkk	1Fkk	ADD A, k	k+A ( A	Z, C, DC

<注意 1>此指令只适用于 IOC50~IOCF0 , IOC61~IOCE1 。

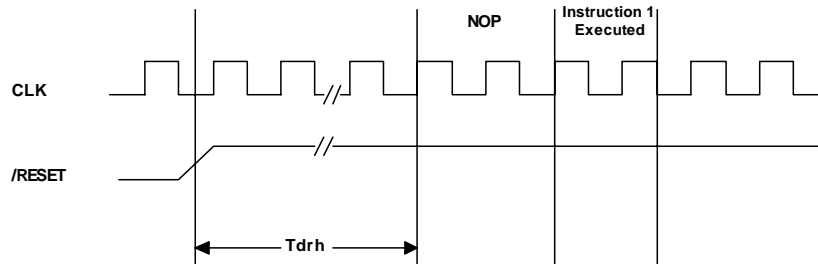
### 4.13 时序图

AC Test Input/Output Waveform

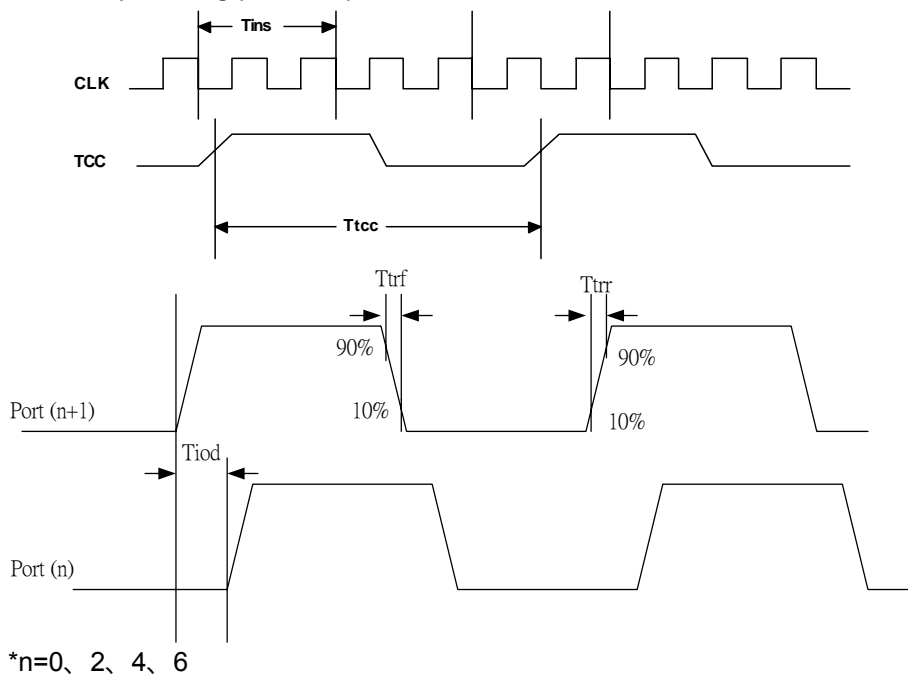


AC Testing : Input is driven at 2.4V for logic "1",and 0.4V for logic "0".Timing measurements are made at 2.0V for logic "1",and 0.8V for logic "0".

RESET Timing (CLK="0")



TCC Input Timing (CLKS="0")





## 5. 最大工作范围

Items	Symbol	Condition	Rating		Unit
			Min.	Max.	
Supply voltage	VDD		GND-0.3	+7.0	V
Input voltage	V <sub>I</sub>	Port5, Port6, Port7, Port8	GND-0.3	VDD+0.3	V
Output voltage	V <sub>O</sub>	Port5, Port6, Port7, Port8	GND-0.3	VDD+0.3	V
Operation temperature	T <sub>OPR</sub>		-40	85	°C
Storage temperature	T <sub>STG</sub>		-65	150	°C
Power dissipation	P <sub>D</sub>			500	mW
Operating Frequency			32.768K	10M	Hz





## 6. 电气特性

### 6.1 DC 电气特性

(Ta= 25 °C, VDD= 5.0V, GND= 0V)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
FXT	XTAL: VDD to 5V	Two cycle with two clocks	32.768K	8M	10M	Hz
Fs	Sub-oscillator	Two cycle with two clocks		32.768		KHz
ERIC	External R, internal C for sub-oscillator	R: 300KΩ, internal capacitance	270	384	500	KHz
	External R, internal C for sub-oscillator	R: 2.2MΩ, internal capacitance	22.9	32.768	42.6	KHz
IIL	Input Leakage Current for input pins	VIN = VDD, GND	-1	0	1	μA
VIH1	I Input High Threshold Voltage (Schmitt trigger)	Ports 5, 6, 7, 8	2.4			V
VIL1	Input High Threshold Voltage (Schmitt trigger)	Ports 5, 6, 7, 8			0.8	V
VIHT1	Input High Threshold Voltage (Schmitt trigger)	/RESET	2.4			V
VILT1	Input Low Threshold Voltage (Schmitt trigger)	/RESET			0.8	V
VIHT2	Input High Threshold Voltage (Schmitt trigger)	TCC, INT0, INT1	2.4			V
VILT2	Input Low Threshold Voltage (Schmitt trigger)	TCC, INT0, INT1			0.8	V
IOH1	Output High Voltage (Ports 5, 6, 7, 8)	VOH = 2.4V, IROCS="0"	-10			mA
IOL1	Output Low Voltage (Ports 5, 6, 7, 8)	VOL = 0.4V, IROCS="0"			10	mA
IOH1	Output high voltage (P5.7/IROUT pin)	VOH = 2.4V, IROCS="1"	-20			mA
IOL2	Output Low Voltage (P5.7/IR OUT pin)	VOL = 0.4V, IROCS="1"			20	mA
IPH	Pull-high current	Pull-high active, input pin at GND	-55	-75	-95	μA
IPL	Pull-low current	Pull-low active, input pin at VDD	55	75	95	μA
ISB	Sleep mode current	All input and I/O pins at VDD, output pin floating, WDT disabled		0.5	1.5	μA
ICC1	Idle mode current	/RESET= 'High', CPU OFF, sub-oscillator clock (32.768KHz) ON, output pin floating, LCD enable, no load		14	18	μA
ICC2	Green mode current	/RESET= 'High', CPU ON, used sub-oscillator clock (32.768KHz), output pin floating, WDT enabled, LCD enable		22	30	μA
ICC3	Normal mode	/RESET= 'High', Fosc=4MHz (Crystal type, CLKS="0"), output pin floating		2.2	3	mA
ICC4	Normal mode	/RESET= 'High', Fosc=10MHz (Crystal type, CLKS="0"), output pin floating		3.1	4	mA



# EM78P468L

## 8-BIT OTP MCU

(Ta= 25 °C, VDD= 3.0V, GND= 0V)

Symbol	Parameter	Condition	Min.	Typ.	Max.	Unit
FXT	XTAL: VDD to 5V	Two cycle with two clocks	32.768K	8M	10M	Hz
Fs	Sub-oscillator	Two cycle with two clocks		32.768		KHz
ERIC	External R, internal C for sub-oscillator	R: 300K $\Omega$ , internal capacitance	270	384	500	KHz
	External R, internal C for sub-oscillator	R: 2.2M $\Omega$ , internal capacitance	22.9	32.768	42.6	KHz
IIL	Input Leakage Current for input pins	VIN = VDD, GND	-1	0	1	$\mu$ A
VIH1	Input High Threshold Voltage (Schmitt trigger)	Ports 5, 6, 7, 8	1.8			V
VIL1	Input Low Threshold Voltage (Schmitt trigger)	Ports 5, 6, 7, 8			0.6	V
VIHT1	Input High Threshold Voltage (Schmitt trigger)	/RESET	1.8			V
VILT1	Input Low Threshold Voltage (Schmitt trigger)	/RESET			0.6	V
VIHT2	Input High Threshold Voltage (Schmitt trigger)	TCC, INT0, INT1	1.8			V
VILT2	Input Low Threshold Voltage (Schmitt trigger)	TCC, INT0, INT1			0.6	V
IOH1	Output High Voltage (Ports 5, 6, 7, 8)	VOH = 2.4V, IROCS="0"	-1.8			mA
IOL1	Output Low Voltage (Ports 5, 6, 7, 8)	VOL = 0.4V, IROCS="0"			6	mA
IOH1	Output high voltage (P5.7/IROUT pin)	VOH = 2.4V, IROCS="1"	-3.5			mA
IOL2	Output Low Voltage (P5.7/IR OUT pin)	VOL = 0.4V, IROCS="1"			12	mA
IPH	Pull-high current	Pull-high active, input pin at GND	-16	-23	-30	$\mu$ A
IPL	Pull-low current	Pull-low active, input pin at VDD	16	23	30	$\mu$ A
ISB	Sleep mode current	All input and I/O pins at VDD, output pin floating, WDT disabled		0.1	1	$\mu$ A
ICC1	Idle mode current	/RESET= 'High', CPU OFF, sub-oscillator clock (32.768KHz) ON, output pin floating, LCD enable, no load		4	8	$\mu$ A
ICC2	Green mode current	/RESET= 'High', CPU ON, used sub-oscillator clock (32.768KHz), output pin floating, WDT enabled, LCD enable		10	20	$\mu$ A
ICC3	Normal mode	/RESET= 'High', Fosc=4MHz (Crystal type, CLKS="0"), output pin floating		0.73	1.2	mA



## 6.2 AC 电气特性

(Ta=- 40°C ~ 85 °C, VDD=5V±5%, GND=0V)

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
Dclk	Input CLK duty cycle		45	50	55	%
Tins	Instruction cycle time (CLKS="0")	Crystal type	100		DC	ns
		RC type	500		DC	ns
Ttcc	TCC input period		(Tins+20)/N*			ns
Tdrh	Device reset hold time	Ta = 25°C	11.3	16.2	21.6	ms
Trst	/RESET pulse width	Ta = 25°C	2000			ns
Twdt	Watchdog timer period	Ta = 25°C	11.3	16.2	21.6	ms
Tset	Input pin setup time			0		ns
Thold	Input pin hold time			20		ns
Tdelay	Output pin delay time	Cload=20pF		50		ns
Tiod	I/O delay for EMI enable	Cload=150pF	4	5	6	ns
Ttr1	Through rate for EMI enable(rising)	Cload=150pF	45	50	55	ns
Ttrf1	Through rate for EMI enable(falling)	Cload=150pF	45	50	55	ns
Ttr2	Through rate for EMI enable(rising)	Cload=300pF	90	100	110	ns
Ttrf2	Through rate for EMI enable(falling)	Cload=300pF	90	100	110	ns

\* N=选择的预分频器比率

### 6.3 器件参数特性 (仅对于 OTP 类型)

下面几页的曲线图是根据一定数量的样品得出来的，罗列出来仅供参考。这里所列举的器件参数特性不能保证精确，有些图形中，里面的数据还可能超出特定允许的工作范围。

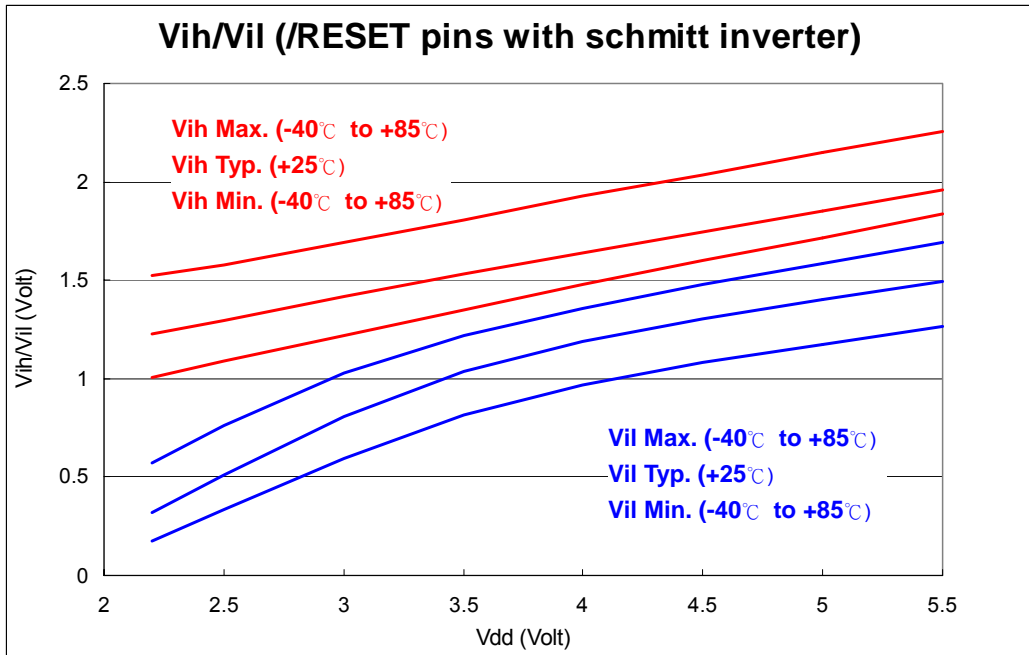


图 28 复位脚的 VDD 与 Vih、Vil 关系曲线图

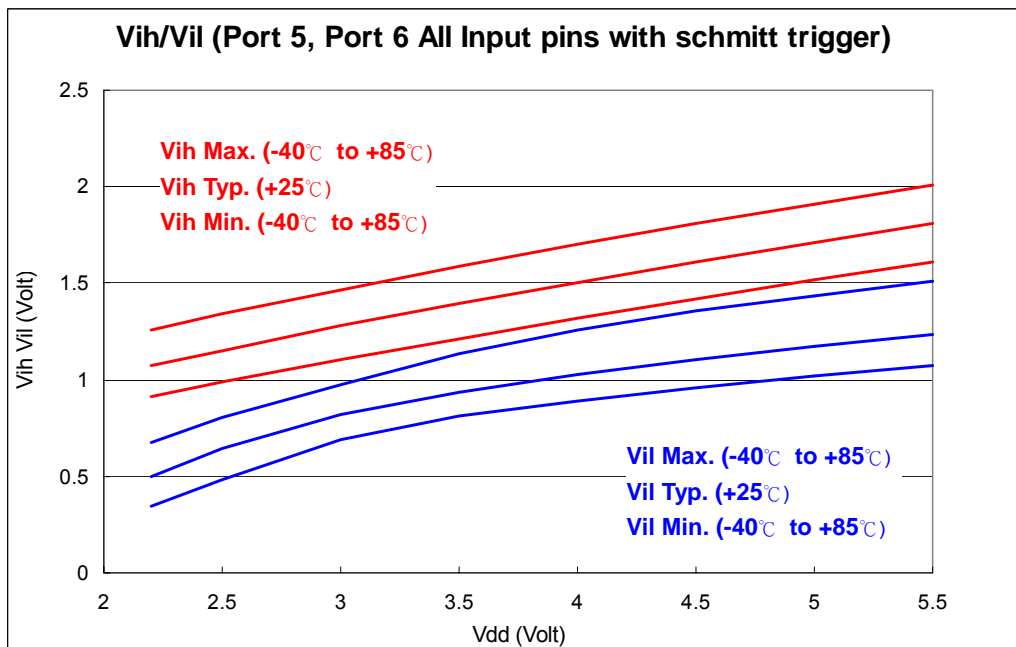


图 29 PORT5、PORT6 的 VDD 与 Vih、Vil 关系曲线图

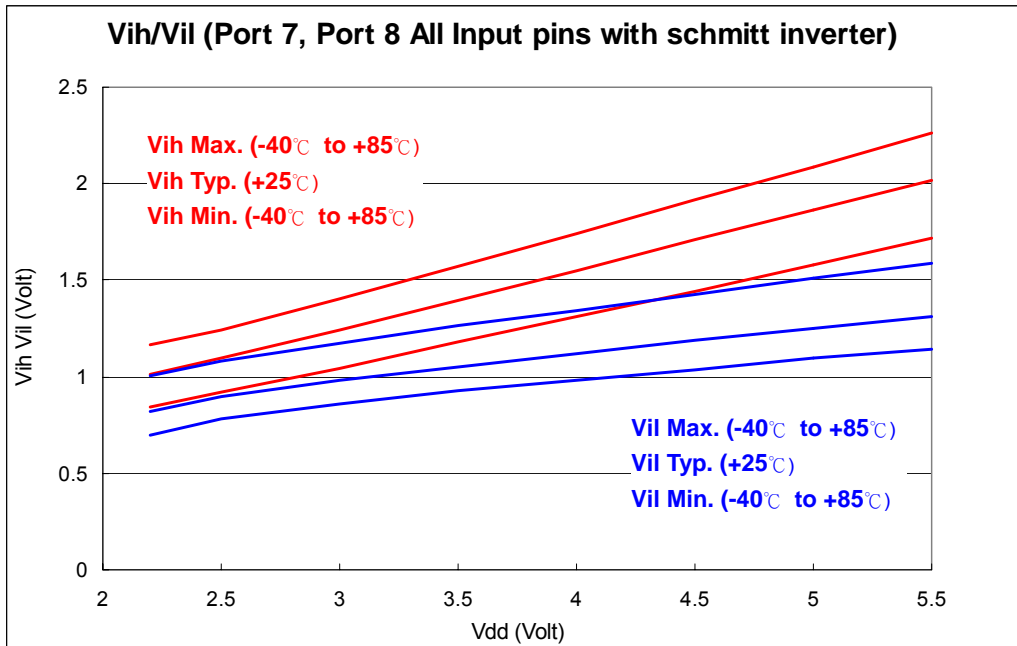


图 30 PORT7、PORT8 的 VDD 与 Vih、Vil 关系曲线图

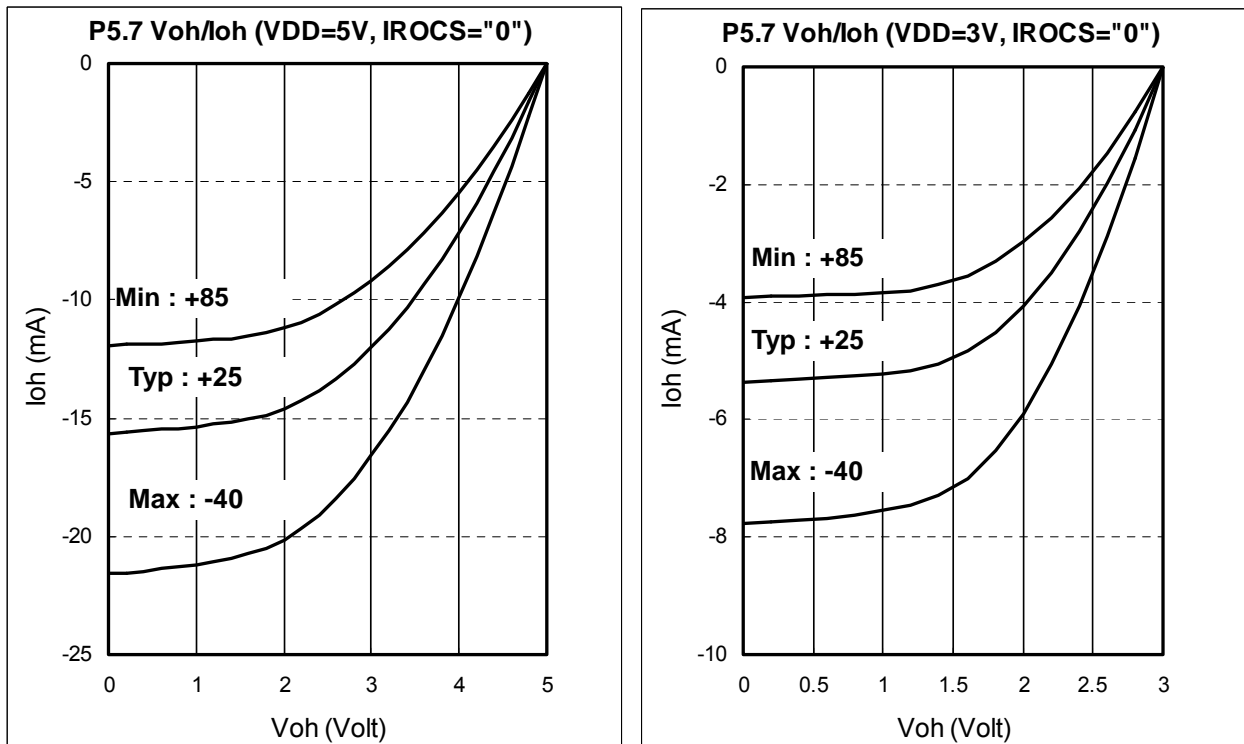


图 31 Port 5.7 的 Voh 与 Ioh 关系曲线图 [ VDD=3V, 5V, IROCS (Bit 7 of IOC61) =" 0 " ]

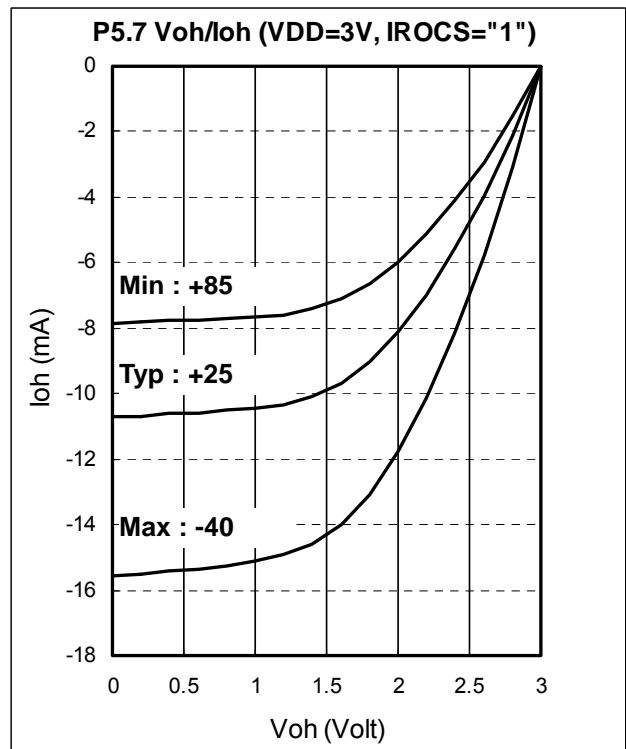
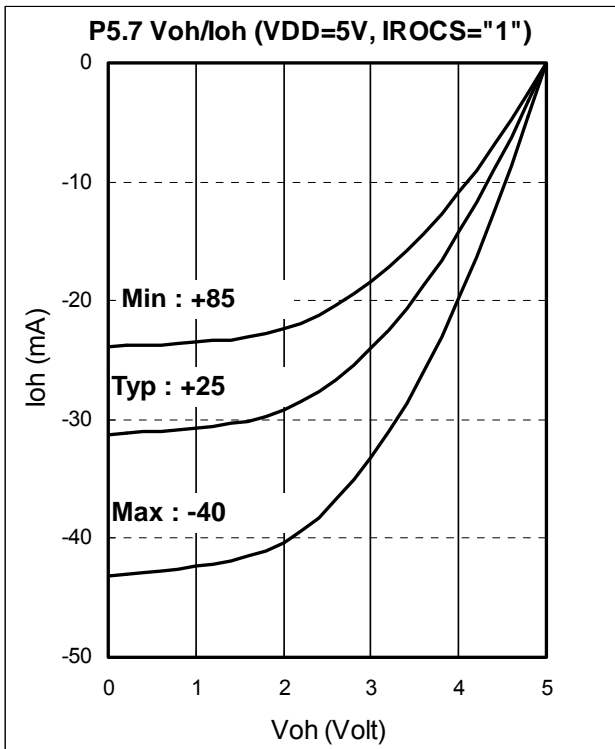


图 32 Port 5.7 的 Voh 与 Ioh 关系曲线图 [ VDD=3V, 5V, IROCS (Bit 7 of IOC61) = " 1 " ]

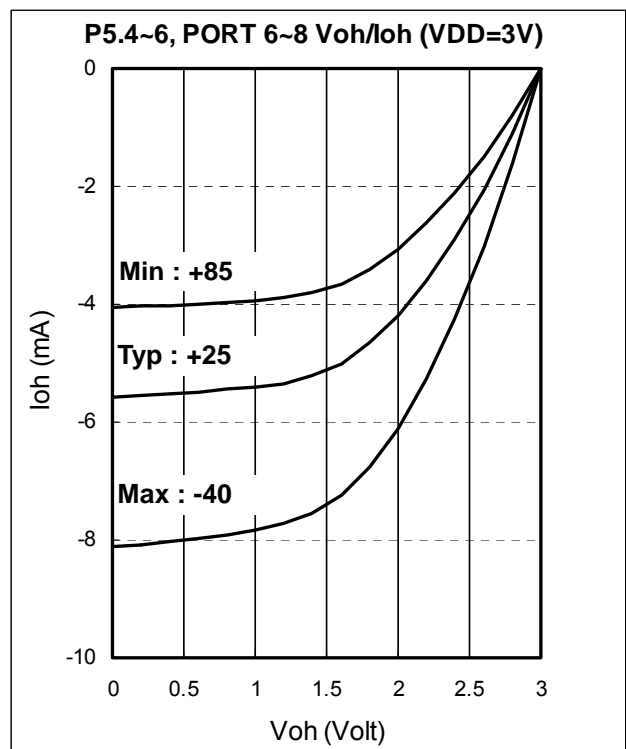
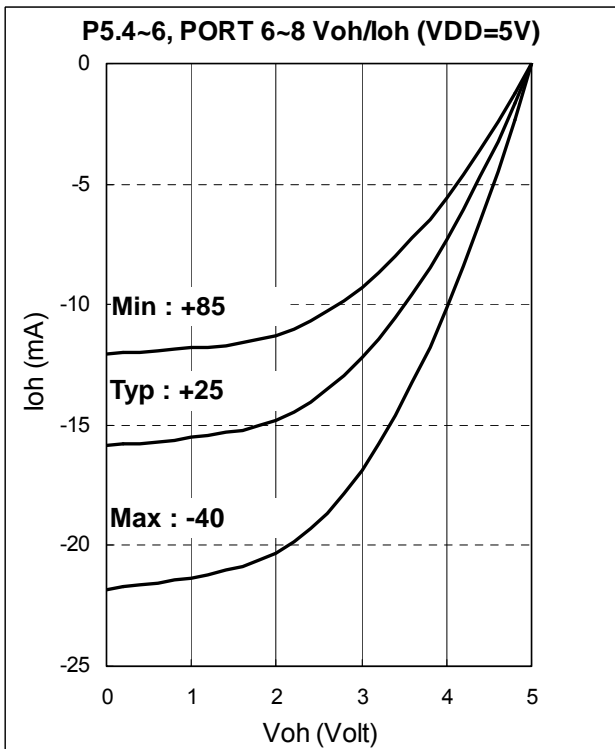


图 33 Port 6, Port 7 和 Port 8 的 Voh 与 Ioh 关系曲线图 [ VDD=3V, 5V ]

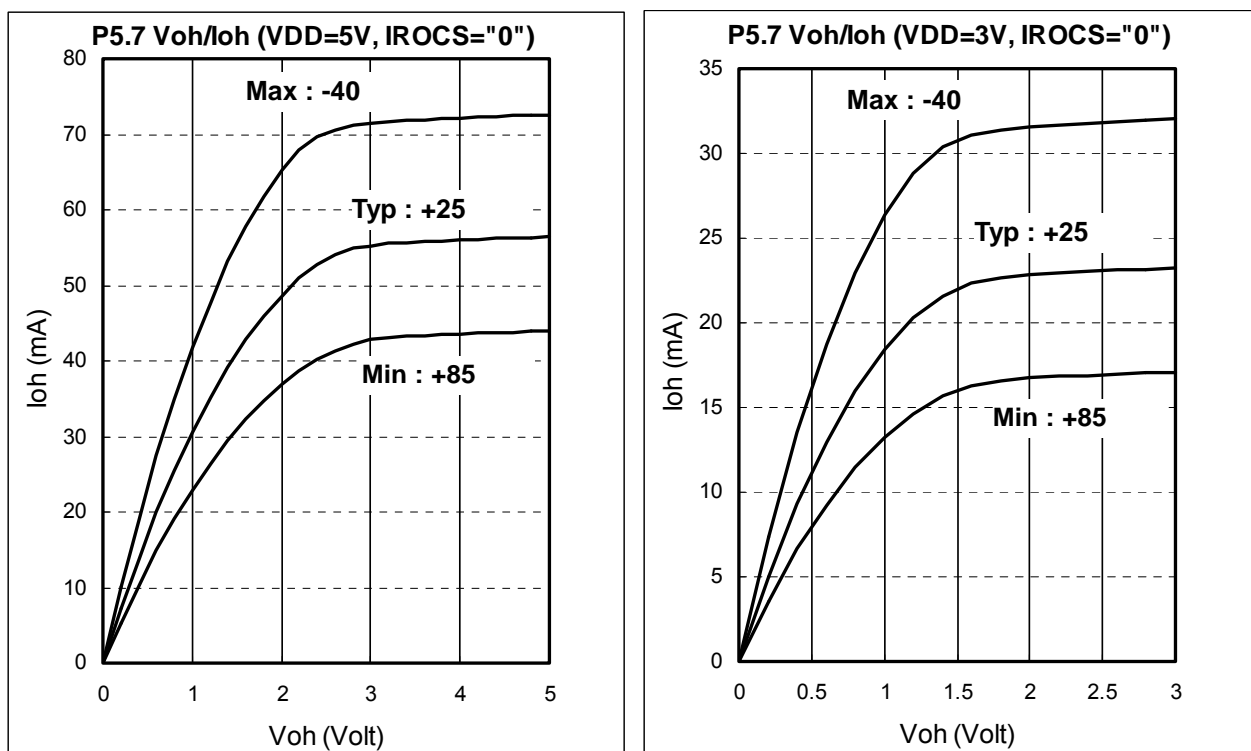


Fig. 34 Port 5.7 的 Vol 和 Ioh 关系曲线图 [ VDD=3V, 5V, IROCS (Bit 7 of IOC61) =" 0 " ]

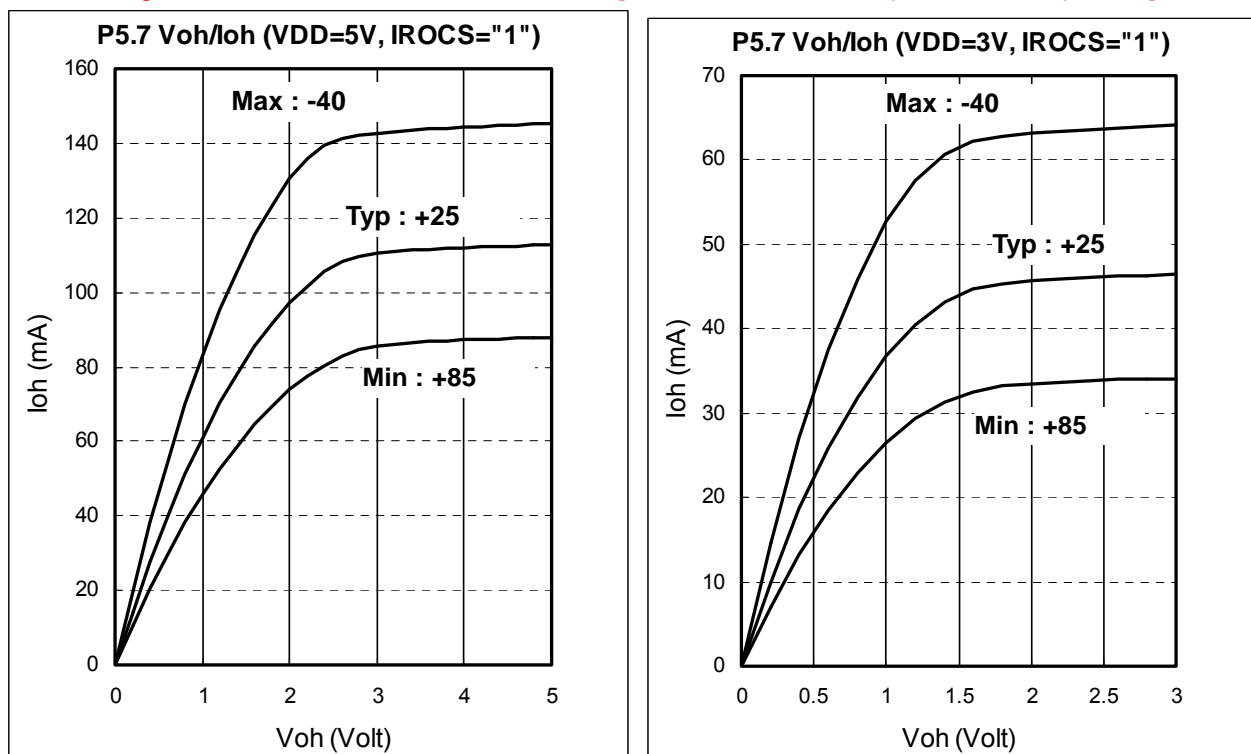


图 35 Port 5.7 的 Vol 对 Ioh 关系曲线图 [ VDD=3V, 5V, IROCS (Bit 7 of IOC61) =" 1 " ]

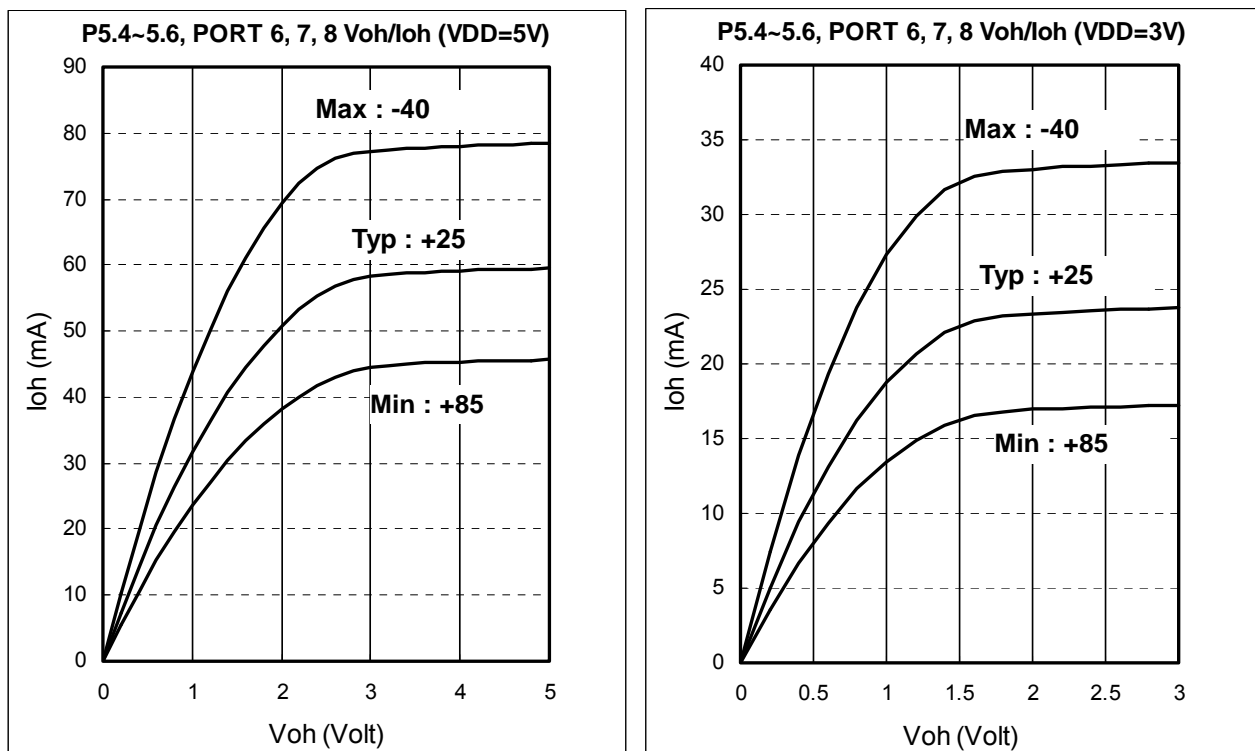


图 36 Port 6、Port 7 和 Port 8 的  $V_{oh}$  与  $I_{oh}$  关系曲线图 [VDD=3V, 5V]

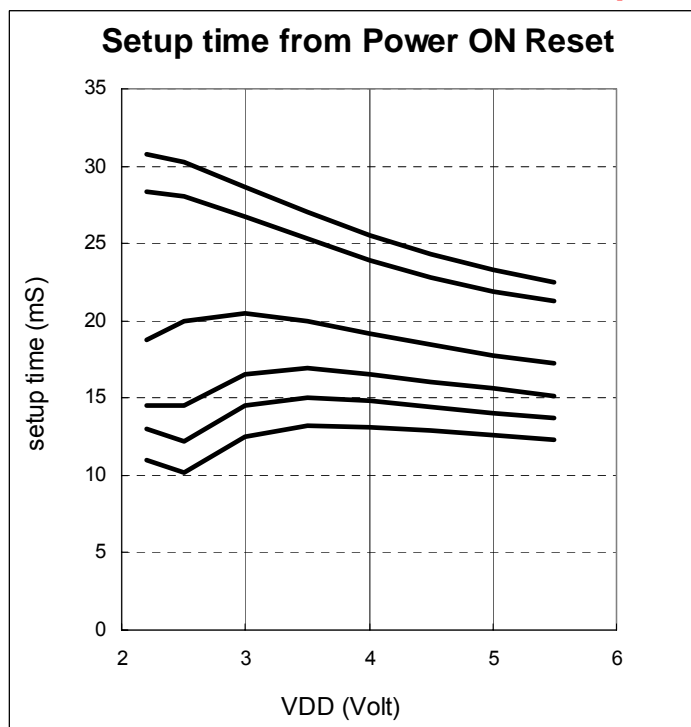


图 37 WDT 定时溢出周期与 VDD 关系曲线图 (预分频比为 1:1)



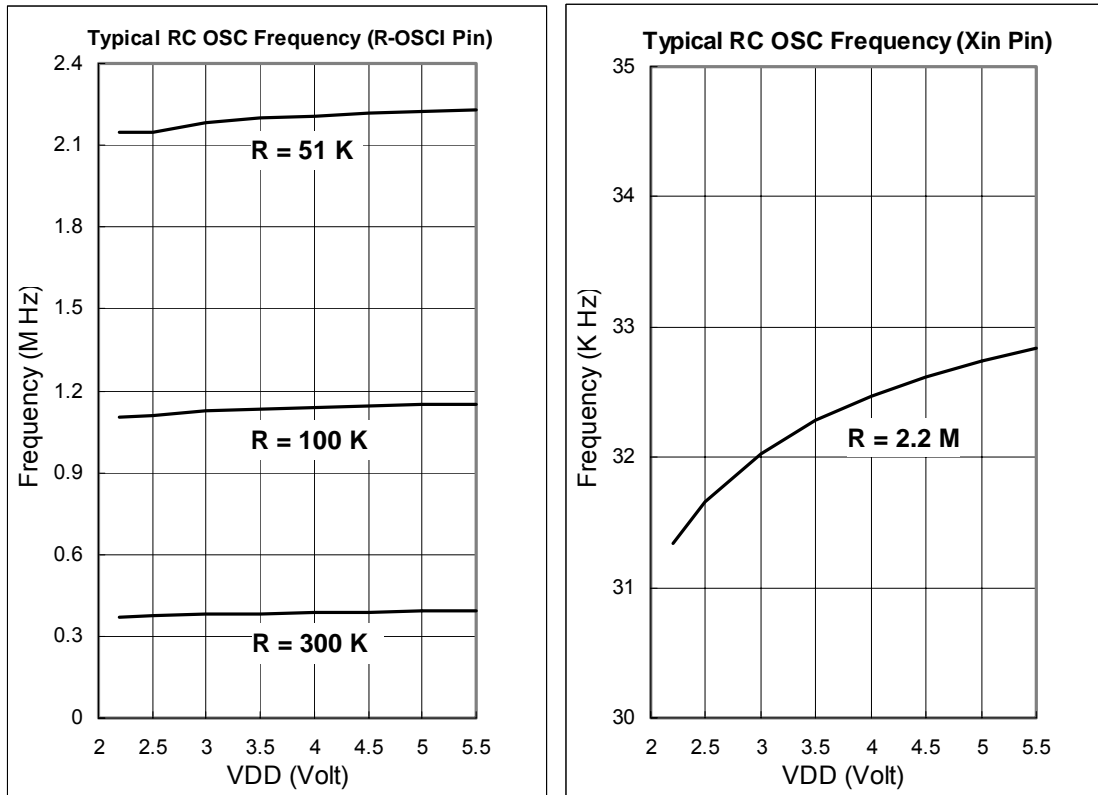


图 38 典型 ERIC OSC 频率 与 VDD 关系曲线图 (温度 25°C)

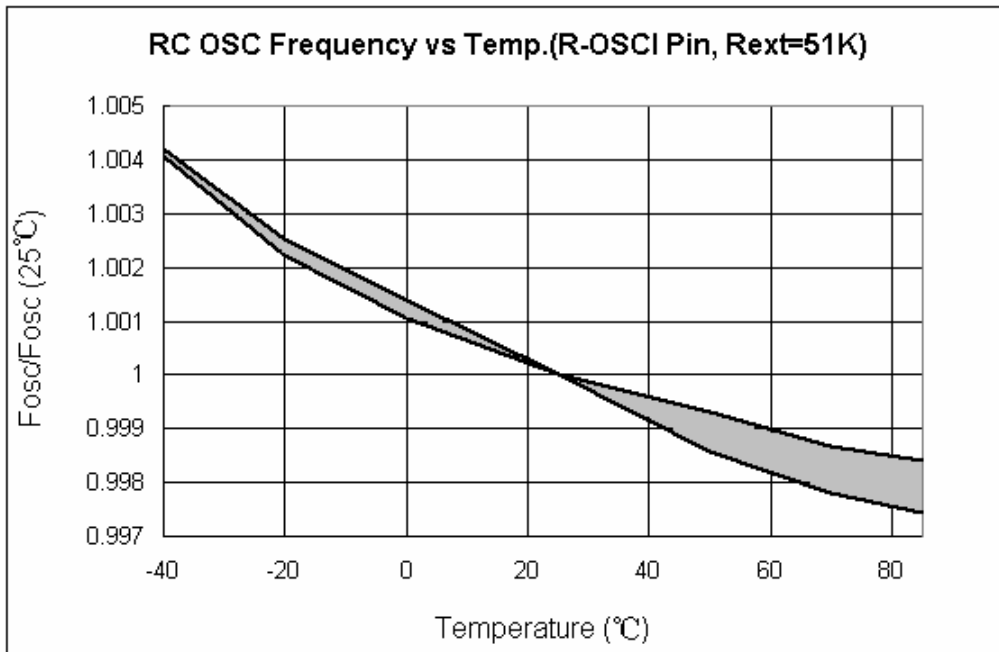


图 39 典型 ERIC OSC 频率与温度关系曲线图 (R-OSCI 引脚)

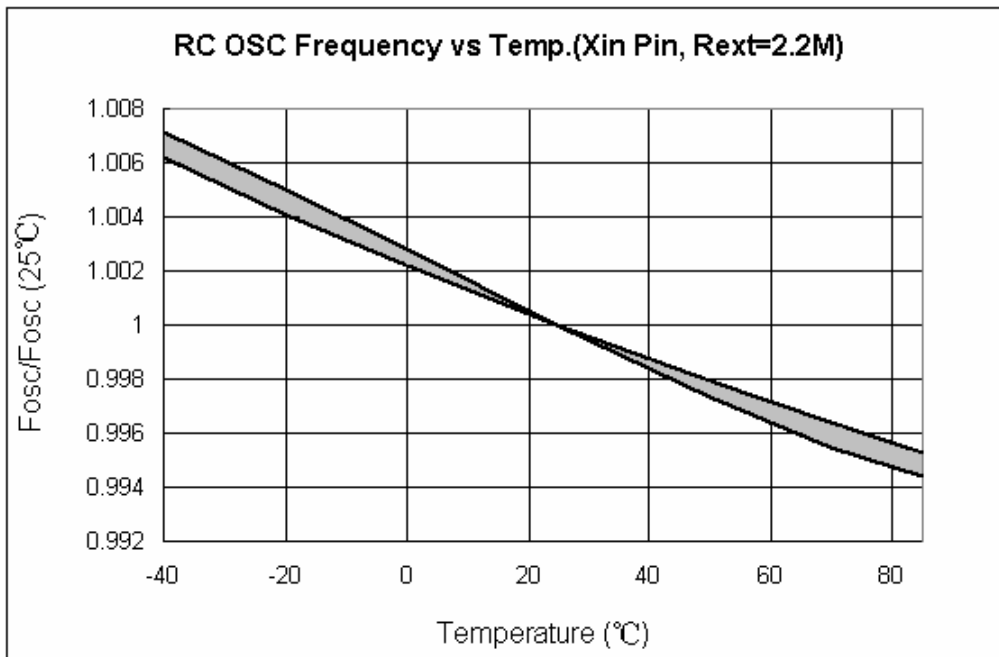


图 40 典型 ERIC OSC 频率与温度关系曲线图(Xin 引脚)

工作电流有 ICC1 到 ICC4 四种情况，具体情况如下：

**ISB** (sleep 模式): Fm 和 Fs 停止，所有功能关闭。

**ICC1** (idle 模式): Fm 停止，Fs=32K Hz，2 时钟，CPU 停止运行，LCD 使能和 WDT 使能。

**ICC2** (green 模式): Fm 停止，Fs=32K Hz，2 时钟，CPU 运行频率为 Fs，LCD 使能和 WDT 使能。

**ICC3** (normal 模式): Fm 停止，Fs=32K Hz，2 时钟，CPU 运行频率为 Fm，LCD 使能和 WDT 使能。

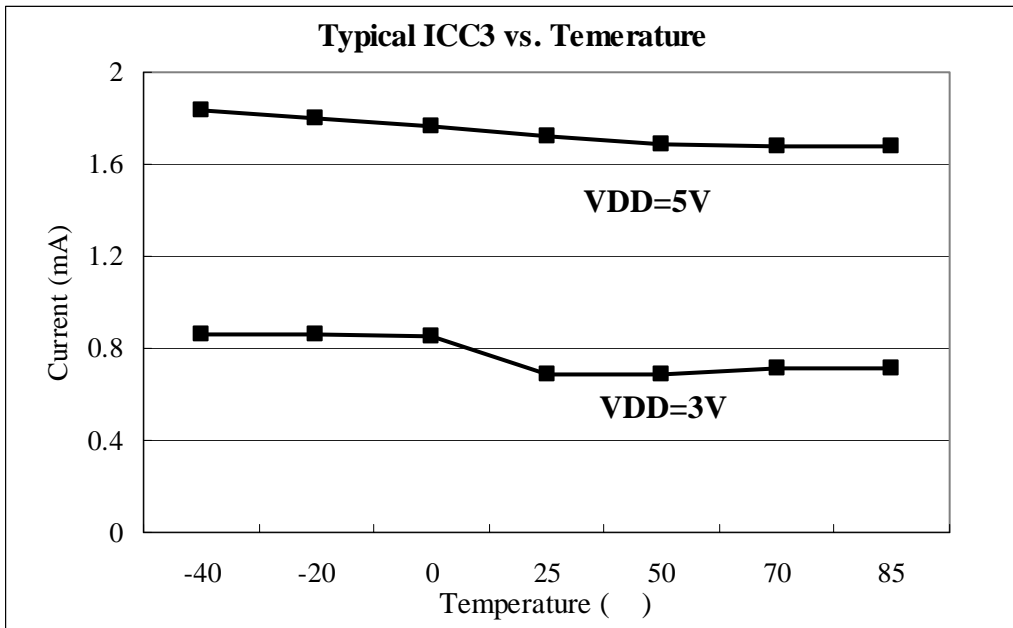


图 40 normal 工作模式下的典型功耗 (Fm=4MHz)

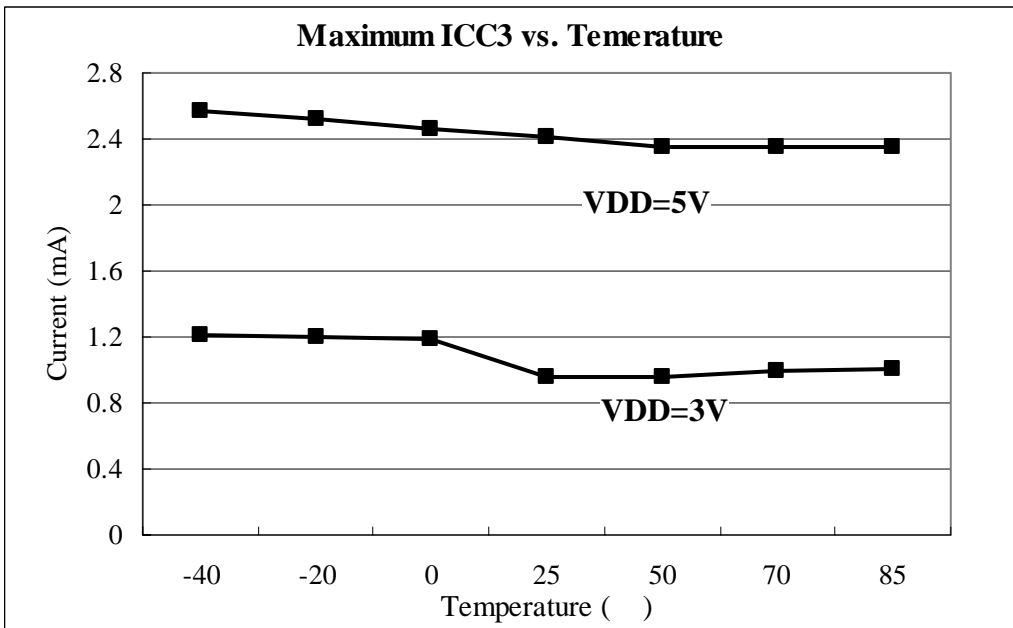


图 41 normal 工作模式下的最大功耗 (Fm=4MHz)

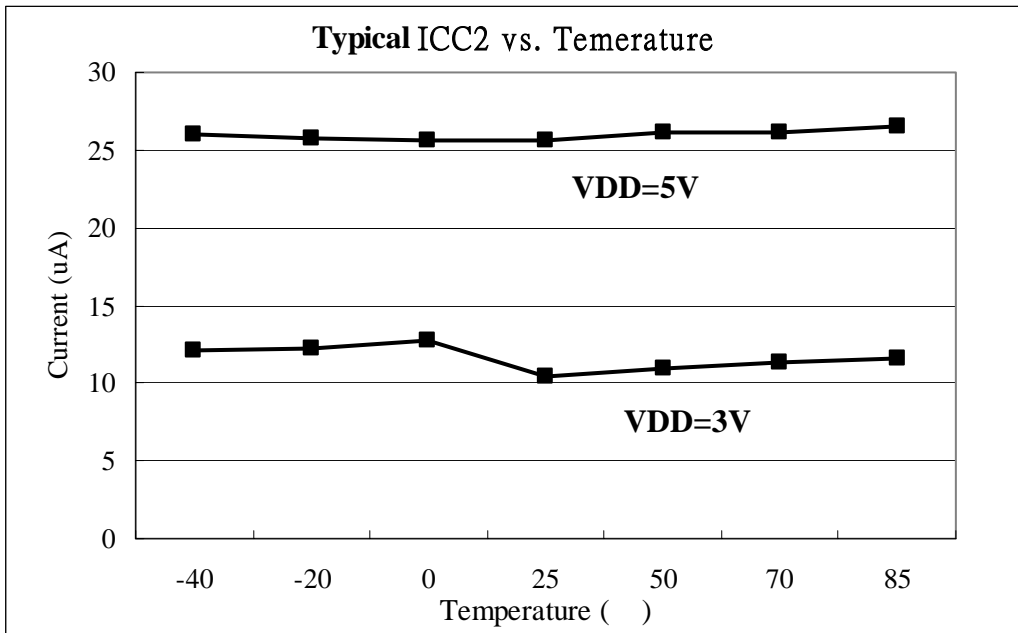


图 42 green 工作模式下的典型功耗

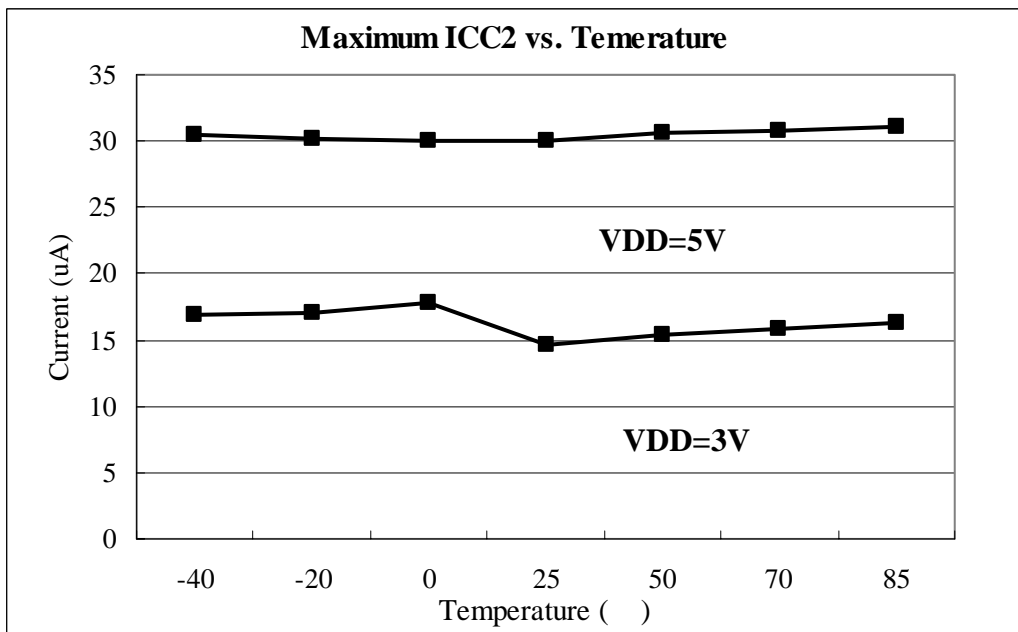


图 43 green 工作模式下的最大功耗

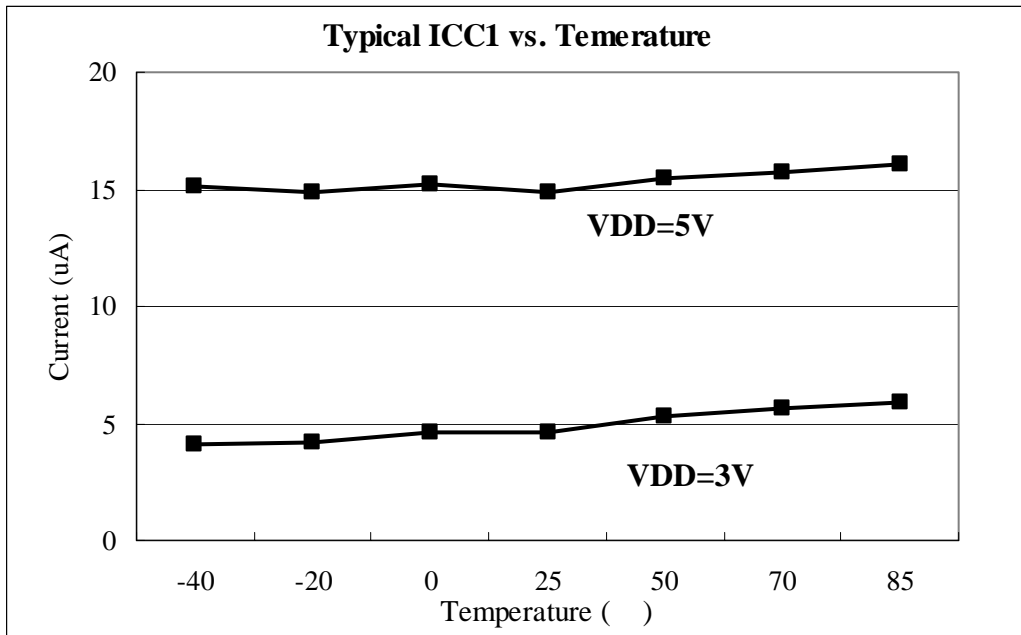


图 44 idle 工作模式下的典型功耗

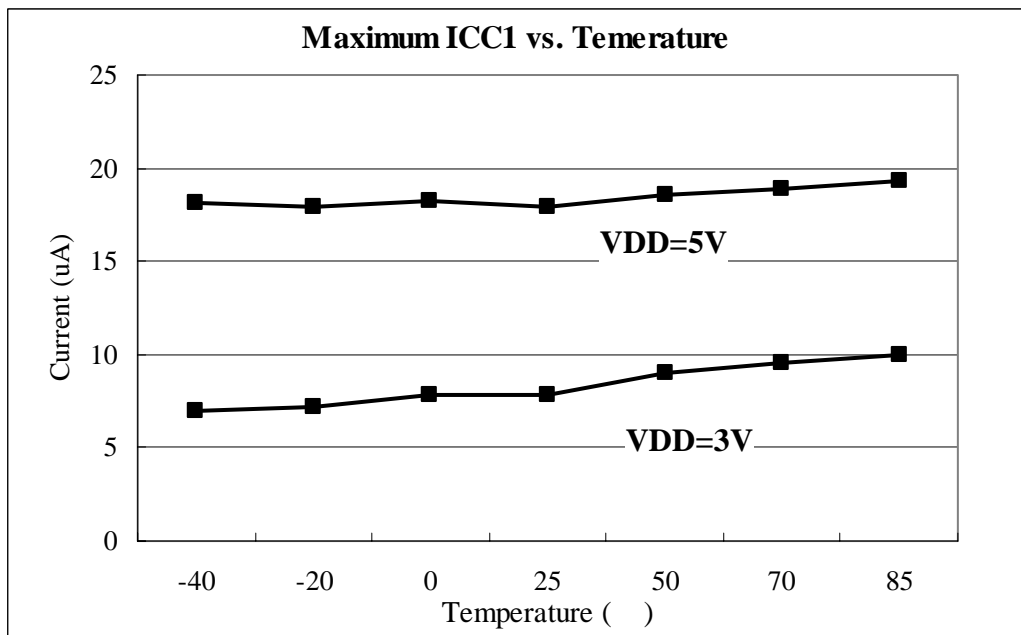


图 45 idle 工作模式下的最大功耗

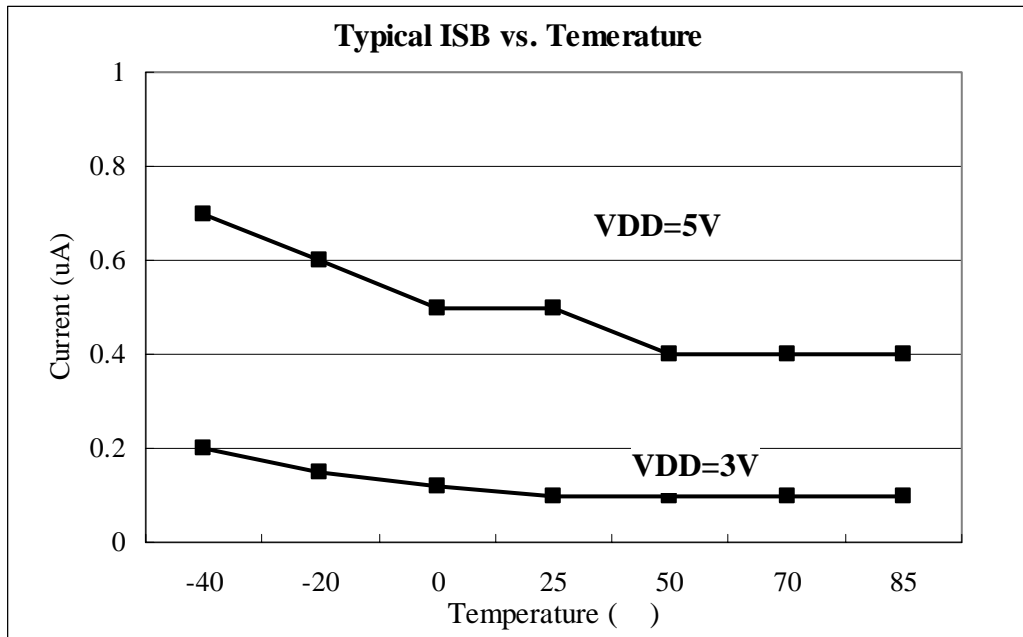


图 46 sleep 工作模式下的典型功耗

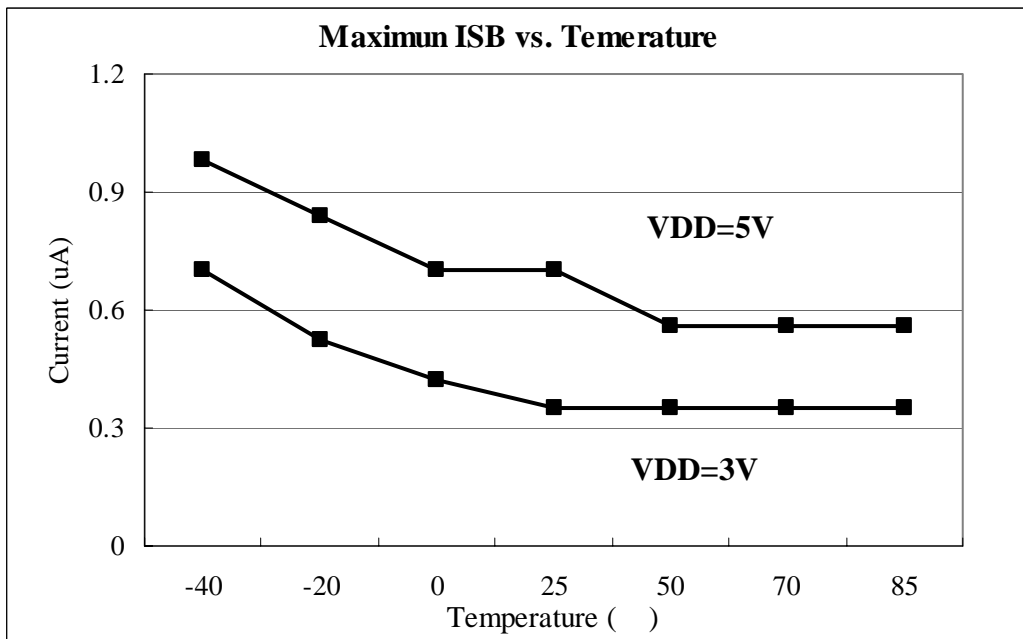


图 47 sleep 工作模式下的最大功耗

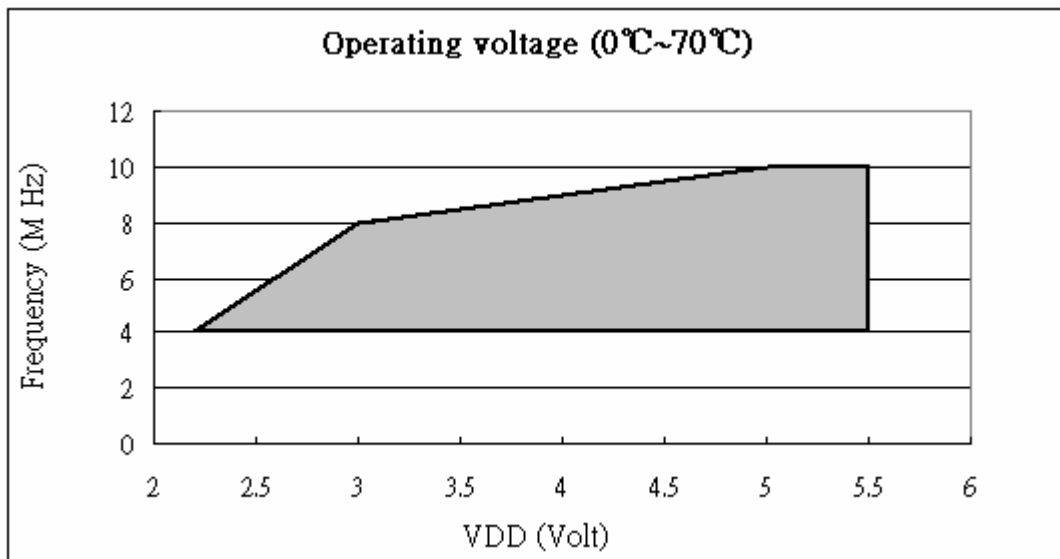


图 48 在 0°C - 70°C 范围内的工作电压

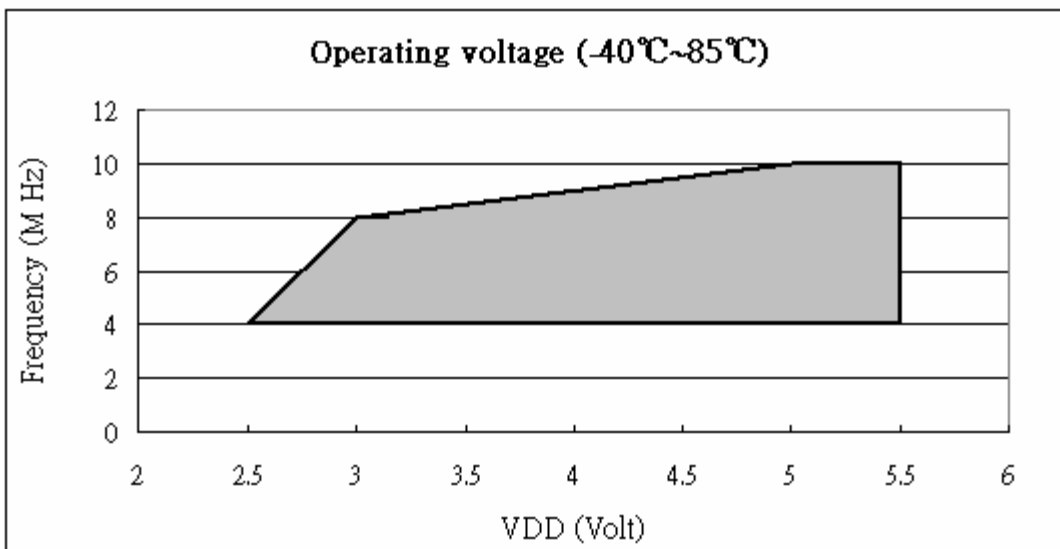
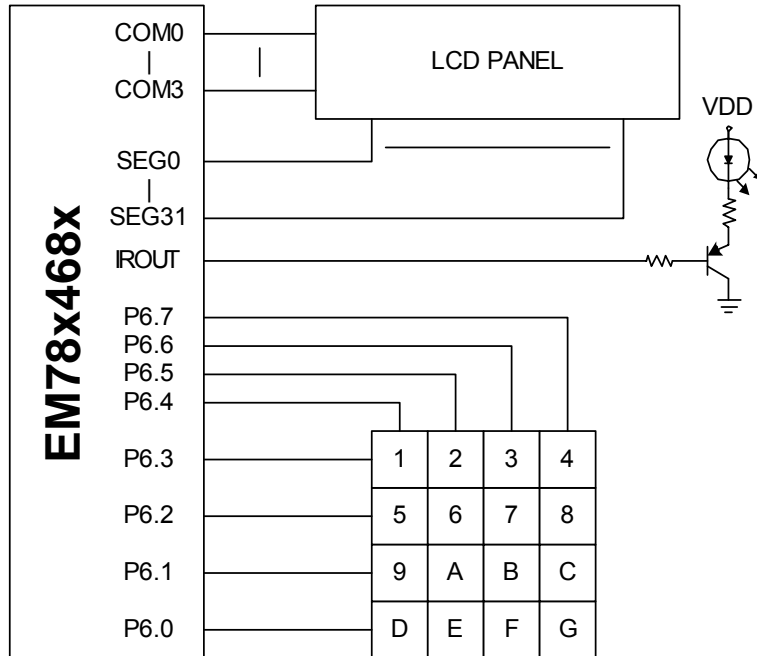
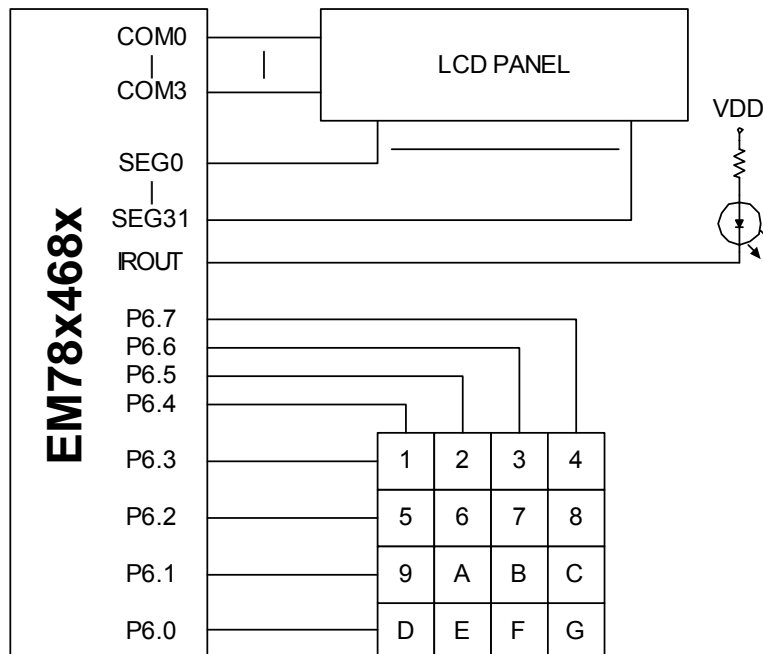


图 49 在 -40°C - +85°C 范围内的工作电压

**7. 应用电路**



IROUT 控制外部 BJT 电路驱动红外发射二极管



IROUT 直接驱动红外发射二极管





**附录 A:**  
**封装信息**

名称	封装	引脚	尺寸
EM78P468LH	Dice	59	
EM78P468LQ	QFP	64	14 mm * 20 mm
EM78P468LBQ	LQFP	44	10 mm * 10 mm
EM78P468LCQ	QFP	44	10 mm * 10 mm

**封装信息:**  
**QFP – 64**

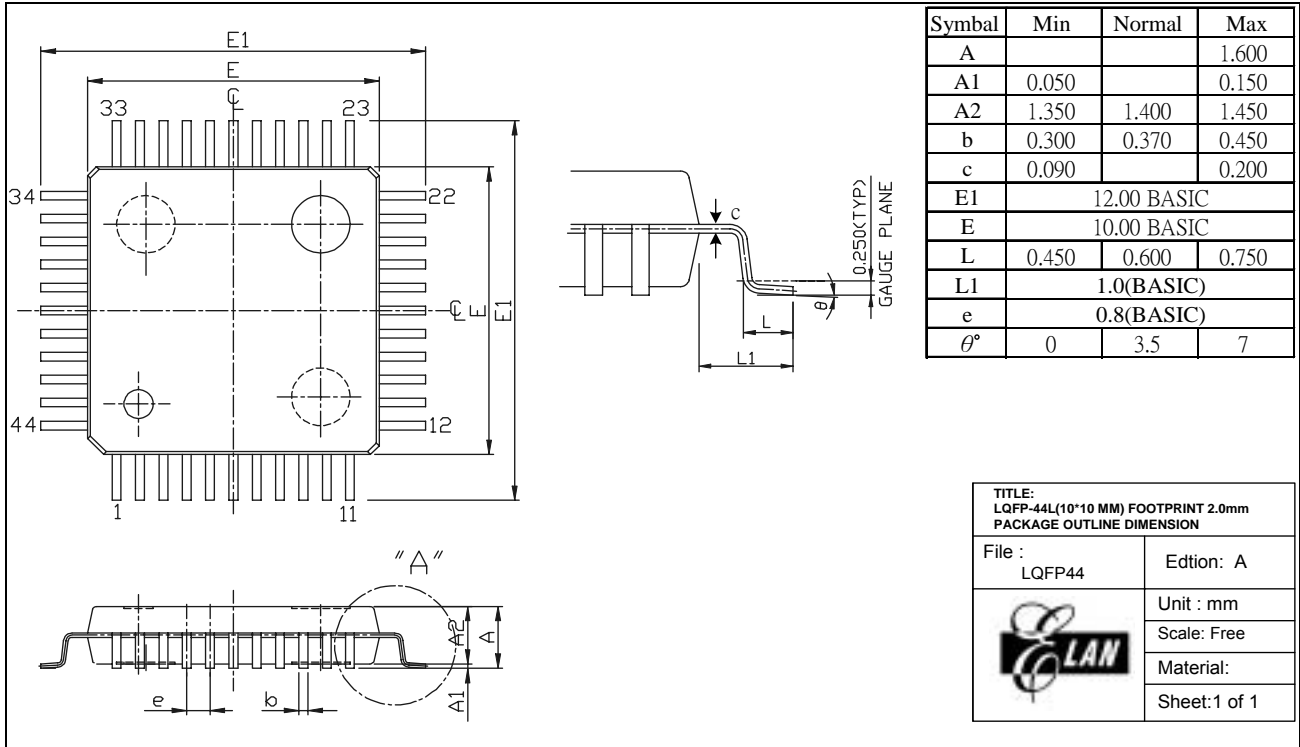
Symbol	Min	Normal	Max
A	—	—	3.40
A1	0.25	—	—
A2	2.55	2.72	3.05
D	25.00 BASIC		
D1	20.00 BASIC		
E	19.00 BASIC		
E1	14.00 BASIC		
θ	0°	3.5	7°
c	0.11	0.15	0.23
L	1.15	1.3	1.45
L1	2.50 REF		
b	0.35	0.4	0.50
e	1.00 BSC		

TITLE: QFP-64 L(14*20 MM) FOOTPRINT 5.0mm PACKAGE OUTLINE DIMENSION	
File : QFP 64L	Edtion: A
	Unit : mm
	Scale: Free
	Material:
Sheet: 1 of 1	

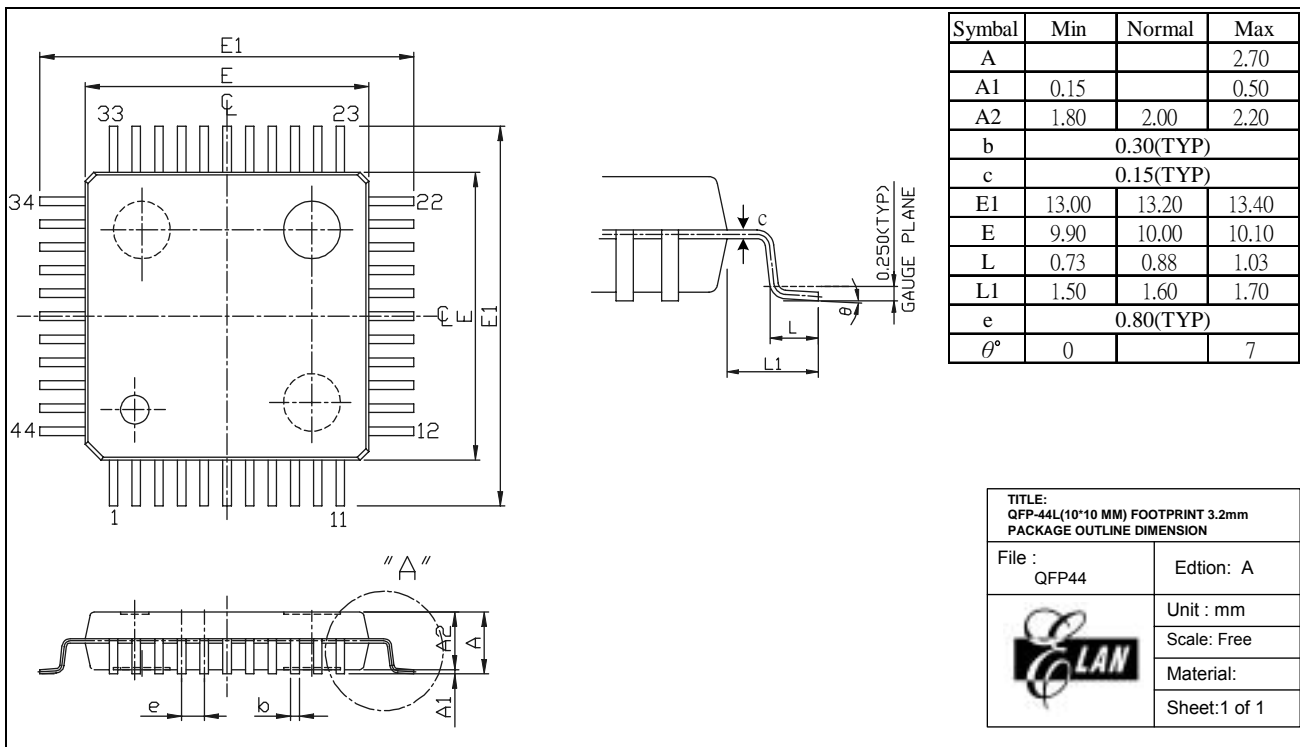
**LQFP – 44**



# EM78P468L 8-BIT OTP MCU



## QFP - 44



## 附录 B:



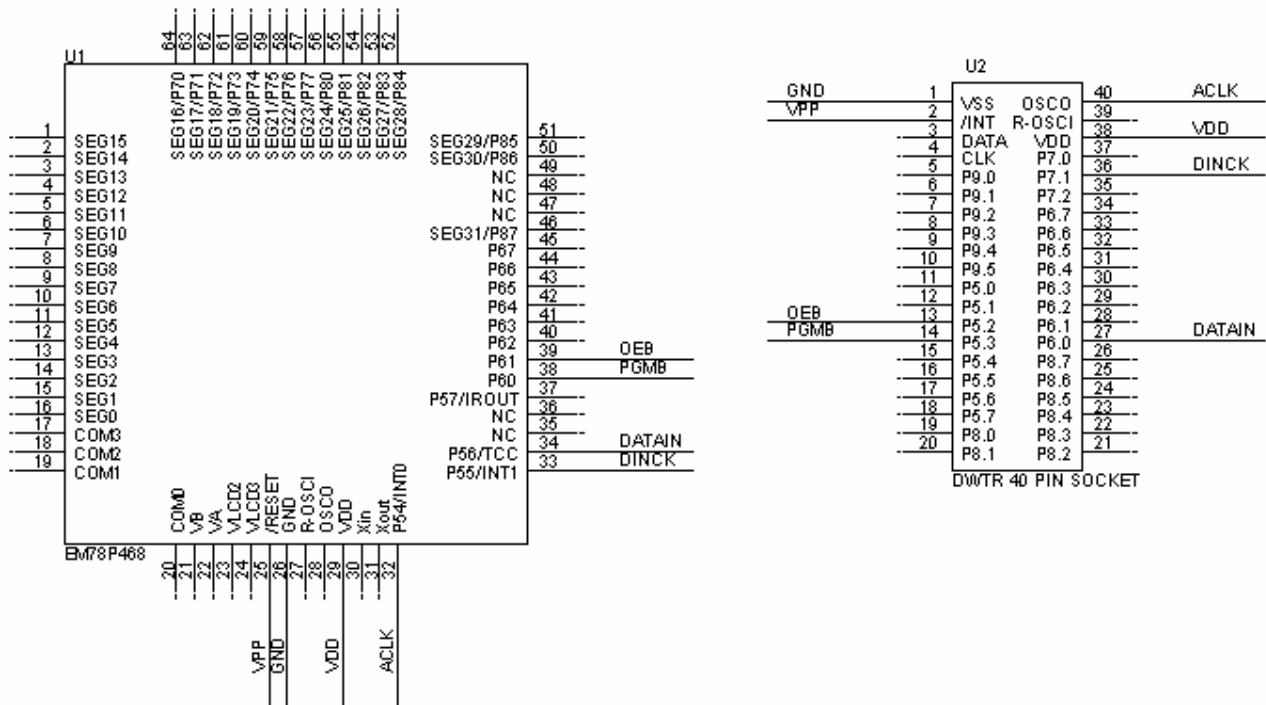
# EM78P468L 8-BIT OTP MCU

## EM78P468L 烧写引脚表单

用 DWRT 对 EM78P468L 进行烧写，DWTR 的跳线是连到 CON4 (EM78P451)，软件选择 EM78P468L。

Program Pin Name	IC Pin Name	QFP-64 Pin Number	L/QFP-44 Pin Number
VPP	/RESET	25	14
ACLK	P54/INT0	32	21
DINCLK	P55/INT1	33	22
DATAIN	P56/TCC	34	23
/PGMB	P60	38	25
/OEB	P61	39	26
VDD	VDD	29	18
GND	GND	26	15

义隆 DWTR 配线电路图。

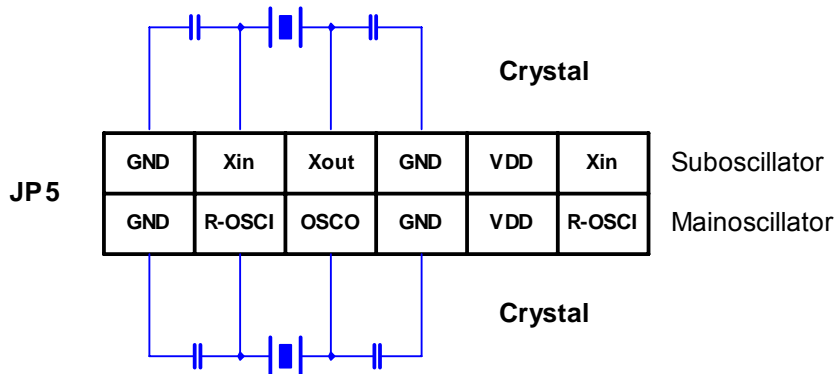


**附录 C:**

**ICE 468XA 振荡电路(JP 5)和引脚排列(JP 3)**

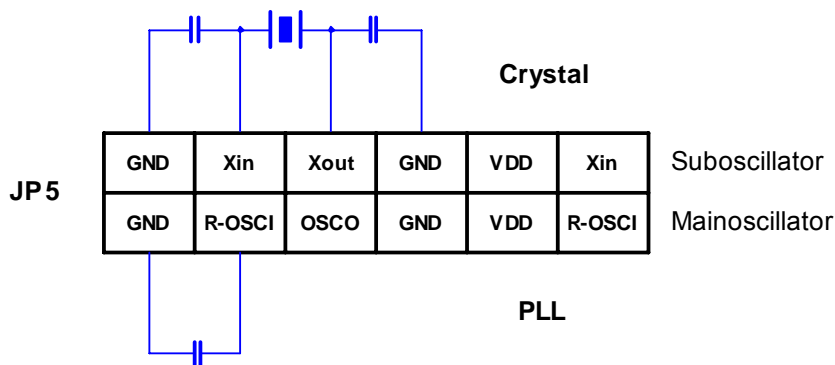
**模式 1:**

主晶振:晶体模式, 副晶振:晶体模式



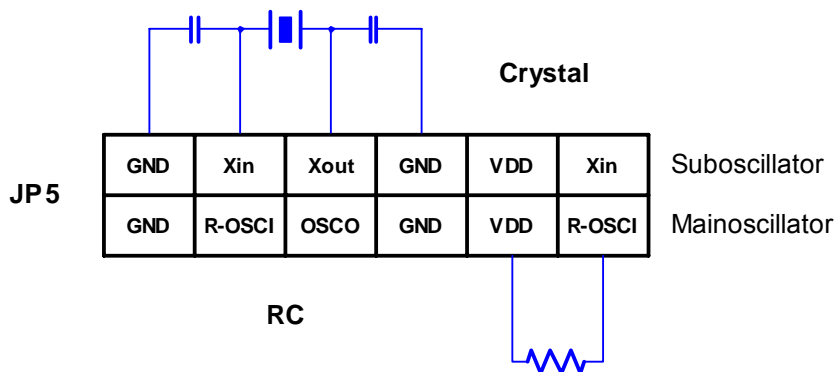
**模式 2:**

主晶振: PLL 模式, 副晶振: 晶体模式



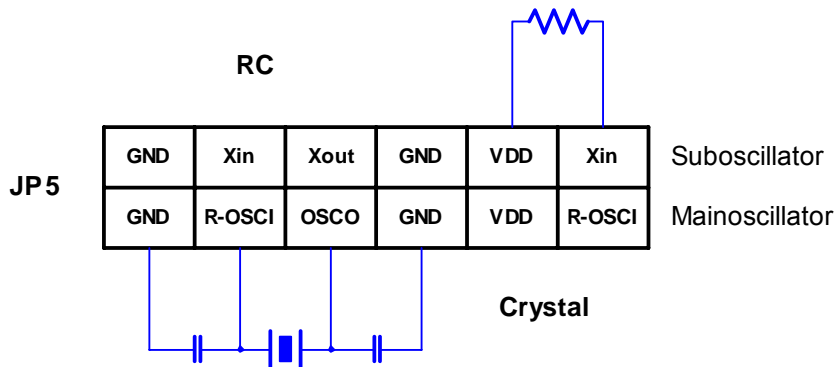
**模式 3:**

主晶振: RC 模式, 副晶振: 晶体模式



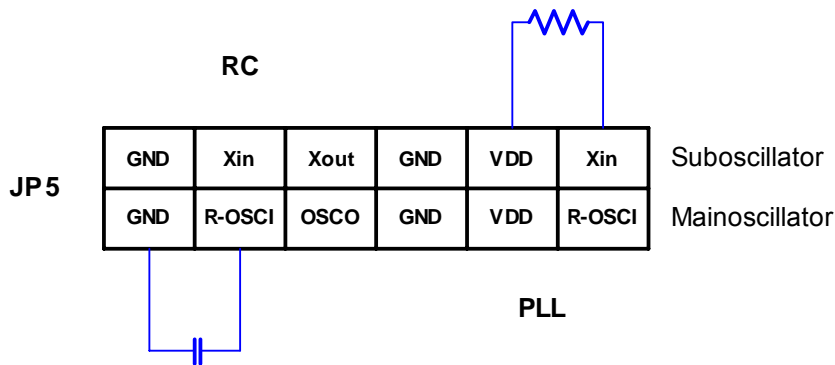
**模式 4:**

主晶振: 晶体模式, 副晶振: RC 模式



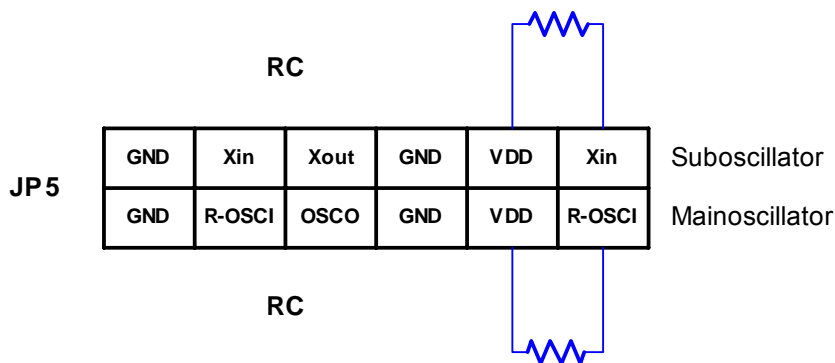
### 模式 5:

主晶振: PLL 模式, 副晶振: RC 模式



### 模式 6:

主晶振: RC 模式, 副晶振: RC 模式







## EM78P468L 8-BIT OTP MCU

### **ELAN (HEADQUARTER) MICROELECTRONICS CORP., LTD.**

Address : No. 12, Innovation 1st. Rd. Science-Based Industrial Park, Hsinchu City, Taiwan.  
Telephone: 886-3-5639977  
Facsimile : 886-3-5639966

### **ELAN (H.K.) MICROELECTRONICS CORP., LTD.**

Address : Rm. 1005B, 10/F, Empire Centre, 68 Mody Road, Tsimshatsui, Kowloon, Hong Kong.  
Telephone: 852-27233376  
Facsimile : 852-27237780  
E-mail : [elanhk@emc.com.hk](mailto:elanhk@emc.com.hk)

### **ELAN MICROELECTRONICS SHENZHEN, LTD.**

Address : SSMEC Bldg. 3F , Gaoxin S. Ave. 1st , South Area , Shenzhen High-tech Industrial Park., Shenzhen  
Telephone: 86-755-26010565  
Facsimile : 86-755-26010500

### **ELAN MICROELECTRONICS SHANGHAI, LTD.**

Address : #23 Building No.115 Lane 572 BiBo Road. Zhangjiang, Hi-tech Park, Shanghai  
Telephone: 86-21-50803866  
Facsimile : 86-21-50804600

### **Elan Information Technology Group.**

Address: 1821 Saratoga Avenue, suite 250, Saratoga, CA 95070, USA  
Telephone: 1-408-366-8225  
Facsimile : 1-408-366-8220

### **Elan Microelectronics Corp. (Europe)**

Address: Dubendorfstrasse 4, 8051 Zurich, Switzerland  
Telephone: 41-43-2994060  
Facsimile : 41-43-2994079  
Email : [info@elan-europe.com](mailto:info@elan-europe.com)  
Web-Site : [www.elan-europe.com](http://www.elan-europe.com)

Copyright © 2004 ELAN Microelectronics Corp. All rights reserved.

ELAN owns the intellectual property rights, concepts, ideas, inventions, know-how (whether patentable or not) related to the Information and Technology (herein after referred as " Information and Technology") mentioned above, and all its related industrial property rights throughout the world, as now may exist or to be created in the future. ELAN represents no warranty for the use of the specifications described, either expressed or implied, including, but not limited, to the implied warranties of merchantability and fitness for particular purposes. The entire risk as to the quality and performance of the application is with the user. In no even shall ELAN be liable for any loss or damage to revenues, profits or goodwill or other special, incidental, indirect and consequential damages of any kind, resulting from the performance or failure to perform, including without limitation any interruption of business, whatever resulting from breach of contract or breach of warranty, even if ELAN has been advised of the possibility of such damages.

The specifications of the Product and its applied technology will be updated or changed time by time. All the information and explanations of the Products in this website is only for your reference. The actual specifications and applied technology will be based on each confirmed order.

ELAN reserves the right to modify the information without prior notification. The most up-to-day information is available on the website <http://www.emc.com.tw>.



**EM78P468L**  
**8-BIT OTP MCU**

---