

传输线阻抗计算和布线技巧

在高速逻辑电路或高频电路中，印刷电路板的布线对 PCB 的电磁兼容性(EMC)和电路的性能有重要影响。本文介绍电路板上传输线的阻抗计算公式、信号线的布局原则和传输导线的长度估计表。

传输线阻抗计算公式

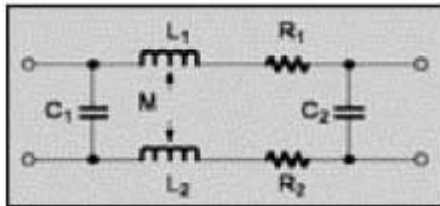


图 1: 传输导线模型

如图 1 所示，设单线的电感为 L_i ，互感为 M ，线间电容为 C_i ，则特征阻抗 $Z_0 = \sqrt{(L_{eff}/C)}$ ，其中： $L_{eff} = L_1 + L_2 - 2M$ ， $k = \sqrt{(L_1 + L_2)/M}$ 且 $C = C_1 + C_2$ 。

传输线类型	耦合系数
平行导线	0.5-0.7
双层PCB	0.6-0.9
多层电路板	0.9-0.97
同轴电缆	0.8-1.0
RG-58 同轴电缆	0.996

表 1: 传输导线的耦合系数 k

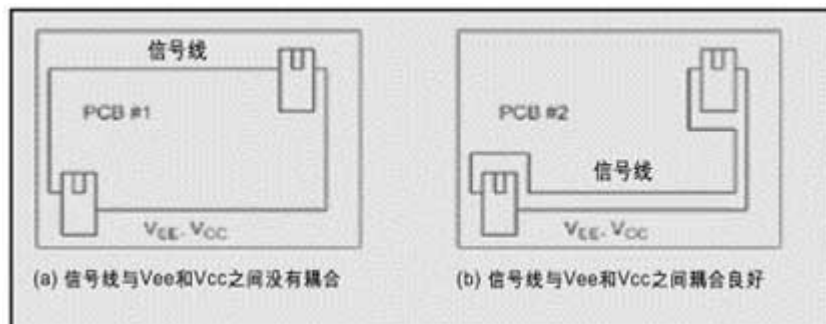


图 2: 信号线的两种布局方法

如图 2(a)所示, 信号线与 Vee 或 Vcc 之间几乎没有耦合; 而图 2(b)中, 信号线与 Vee 或 Vcc 的耦合良好。图 2(b)的信号线布局方法, 可以减少两个电路模块之间有效电感的数值, 从而减少两个电路参考点之间的电压差。

PCB 布线的规则

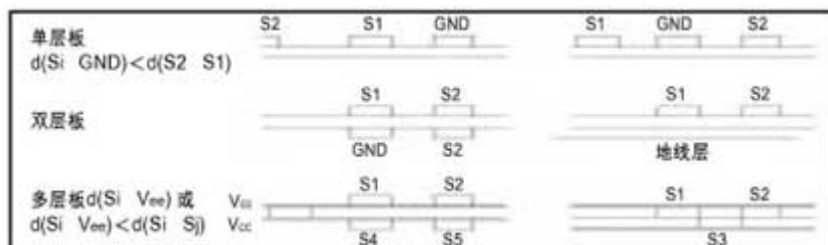


图 3: 信号线的布局方法

通过恰当地布线, 可以设计出相互之间耦合很低的传输线。如图 3 所示, 欲获得低耦合、小交调, 一条传输导线到地之间的距离 d 必须小于该导线到与相邻的另一导线之间的距离。

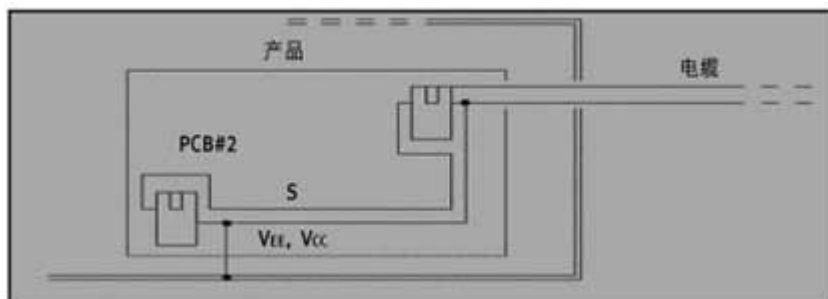


图 4: 从包含 PCB 和输出电缆的电子产品中辐射信号

可以防止辐射的导线长度如图 4 所示, 传输导线直接耦合到系统的参考点, 通过一条无屏蔽线向其他的系统传输信号。这时, 传输线、参考线、无屏蔽线三者可能构成一付天线, 而驱动源就是 IC 本身。

逻辑	di mA	dt ns	容许的导线长度(mm) 双层板/多层板			
			f=4MHz	f=10MHz	f=30MHz	f=100MHz
CMOS	2	100	108/-	44/-	-	-
TTL-LS	50	10	4.3/-	1.75/-	0.8/-	-
TTL-F	50	2-3	4.3/55	1.75/40	0.6/4.4	-/2.2
HCT	50	2-3	4.3/55	1.75/40	0.6/4.4	-/2.2
HC	50	2-3	4.3/55	1.75/40	0.6/4.4	-/2.2
ACT	175	1-2	-/15.4	-/3.2	-/2.1	-/0.52

表 2: 导线的参考长度

为了防止传输导线上的压降在输出电缆上激发出天线效应，导线的长度可以参考表 2。