

TMS320DM642 E 开发板
技术参考手册

1. TMS320DM642 E 开发板模块介绍

描述了 TMS320DM642 E 开发板的关键特性和电路板方框图

1.1 关键特性

1.2 功能综述

1.3 基本操作

1.4 存储映射

1.5 DSP 的 BOOTMODE 配置

1.6 Endianess 模式选择

1.7 HPI/EMAC/PCI 的配置电路

1.8 电源供应

2. TMS320DM642 E 开发板的操作

描述了 TMS320DM642 E 开发板的操作，关键接口和电路板的布局

2.1 板卡布局图

2.2 连接器

2.3 用户 LED 信号显示灯

2.4 系统状态显示灯

2.5 复位开关-S1

2.6 测试点

A. TMS320DM642 E 开发板原理图

关于手册

此文档描述了 TMS320DM642 E 开发板的一些相关操作，此评估板采用的是 TI 公司的 TMS320DM642 DSP 器件。

TMS320DM642 E 开发板是台面式板卡，它允许工程师和软件开发者来评估 TMS320DM642 DSP 的某些特性看处理器是否满足他们的应用要求。评估者可以用各种方式创建软件程序在板卡上执行或者扩展系统。

符号协议

此文档有以下协议。

TMS320DM642 E 开发板在本文中简称为 DM642 E。

程序清单，例程以及交互式显示器用斜体字表示。例如这个程序清单例子。

等式

!rd=!strobe&rw

警告信息

这本书可以包含警告信息。

这是一个警告声明的例子。

警告生命描述了对软件或者硬件以及其他设备有潜在破坏性的状态。警告信息起保护作用。请仔细阅读每一个警告信息。

相关文档

第一章 TMS320DM642 E 开发板简介

第一章描述了 TMS320DM642 E 开发板的关键特性和电路板方框图

1.1 关键特性

1.2 功能综述

1.3 基本操作

1.4 存储映射

1.5 DSP 的 BOOTMODE 配置

1.6 Endianess 模式选择

1.7 HPI/EMAC/PCI 的配置电路

1.8 电源供应

1.1 TMS320DM642 E 开发板关键特性

DM642 E 板是一个低成本的独立运行研发平台，使用户用来评估 TI C64××DSP 系列的开发应用程序，同时为 TMS320DM642 DSP 提供了硬件参考设计。图表、逻辑方程式和应用程序笔记可以降低硬件开发的难度和减少投入到市场的时间。

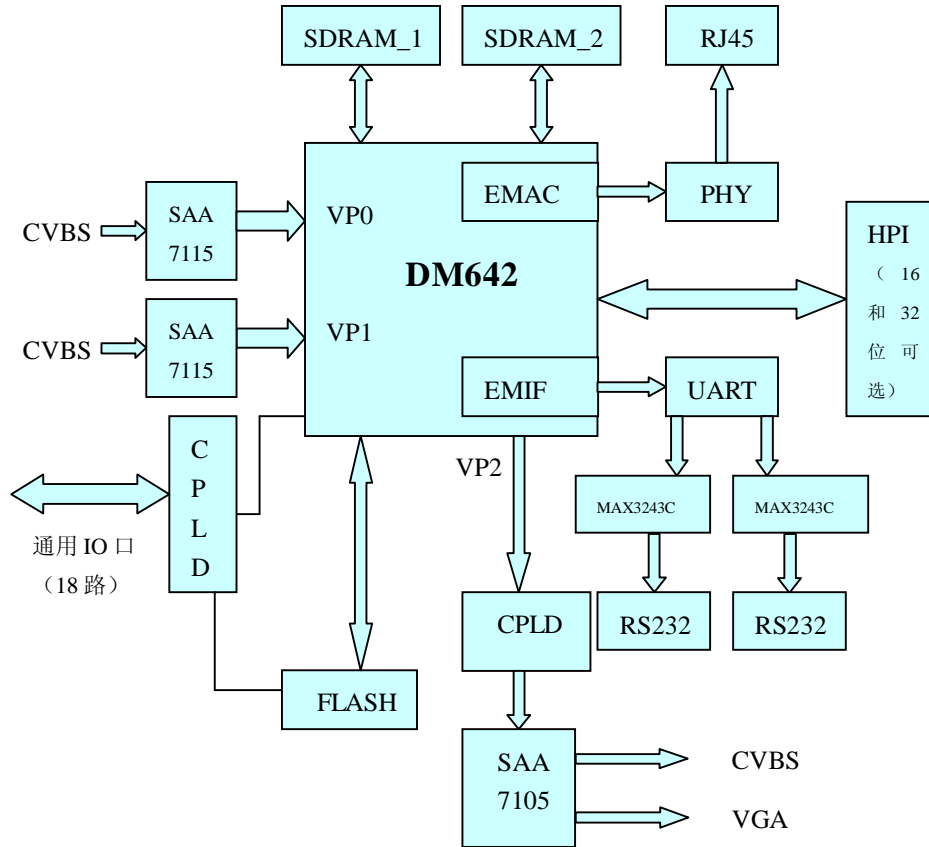


图 1-1 DM642 E 的系统框图

DM642 E 板的全面配置结构使它适应于多种应用环境。关键特性如下：

- 采用 TI 公司的 TMS320DM642 DSP 器件，速度 600MHz
- 独立运行
- 两路复合视频输入(PAL/ NTSC /SECAM)
- 一路复合视频输出(PAL/ NTSC /SECAM)
- 1 路 VGA 输出，最大分辨率：1024*768@60Hz
- 4M*64bit 同步动态存储器 (SDRAM)，存储多达 32 帧图像
- 通用 I/O 连接 CPLD：供加密和键盘译码，以及 IO 扩展
- 18 路通用 IO 口
- 2 路标准 RS232 串口通讯，每路最高 115.2k/s
- 4M*8bit FLASH：可以写进大量程序，具备自启动功能，可作为嵌入式的产品使用
- 10/100M 自适应以太网接口 (EMAC)
- 16 或 32 位 HPI (主机接口)
- 可配置的导入选项
- 标准 JTAG 设计，方便仿真

- 8 个用户自定义显示灯在线显示工作状态（根据需要可选）
- 单+5V 供电，内部设计有多种电源转换模块
- 可供子卡使用的扩展连接器

1.2 TMS320DM642 E 开发板的功能综述

TMS320DM642 E 开发板的 DSP 接口采用了 64 位宽的 EMIF 或者是 3 个 8/16 位的视频端口中的一个。SDRAM、FLASH、CPLD 和 UART 是各自连接在总线上的。EMIF 总线也连接在子卡扩展连接器上便于扩展板卡功能。

板卡上的视频编码器和解码器接口对应视频端口和扩展连接器。VGA 板上有两个标准解码器和一个标准编码器。用一个外部的介于输出端口和视频解码器之间的 CPLD 来执行屏幕显示。

端口 J10、J11 和 J12 提供 RGB 输出，15 针端口 J8 提供 VGA 输出。

TMS320DM642 E 开发板通过 IIC 总线控制 SAA7115 的内部寄存器。IIC 总线由 DSP_SDA0 和 DSP_SCL0 组成。DSP_SDA0 作数据传输，DSP_SCL0 提供时钟信号。Reset 引脚连接 DM642 的 RESET，在接收到复位信号时，与 DM642 同时进行复位。

TMS320DM642 E 开发板有两个 RS232 串口。TL16C752B 是一个带有 64 字节 FIFO 的通用异步收发器（UART），自动硬件/软件流控制，数据率达到 3Mbps。MAX3243 是 RS232 串口采用的电平转换芯片。

我们用的 CPLD 芯片型号是 EPM3256ATC-144-10。它具有可编程逻辑，512 个宏单元，32 个矩阵模块，最多 116 个 I/O 引脚。

E 板包括 8 个用户自定义信号显示灯可以用来反馈接口信息。这些信号显示灯通过读和写操作把信息送到 CPLD 的寄存器。

板卡通过一个内嵌的 5V 外置电源供电实现独立运行应用。板卡上的电压转换开关调整电压为 1.4V 给 DSP 芯片供电，调整电压为 3.3V 给 I/O 口供电。E 板还带有 LDO，用来调整提供+1.8V 的 CPLD 芯片电压以及+3.3V 的编码器和解码器电压。

E 板由 14 脚或 60 脚的外部 JTAG 连接器进行外部仿真。

1.3 基本操作

E 板可以在 CCS 集成开发环境下设计。代码集成通过外部 JTAG 仿真器与板卡通信。因此，首先要按照说明书安装 CCS。这个过程可以安装所有必需的开发工具、文档和驱动。

1.4 存储映射

C64××系列的 DSP 都有一个大的按字节编址的地址空间。程序代码和数据可以存放在统一标准地址空间的任何地方。一般地址是 32 位宽。

存储映射表显示了一般 DM642 的地址空间。默认情况下，内存一般在地址空间的最开始。一部分存储区作为 L2 高速缓存器而不是固定 RAM 重新映射到软件中。

EMIF（外部存储接口）有 4 个独立的编址区域成为片选空间（CE0-CE3）。SDRAM 占用 CE0，而 FLASH、UART 和 CPLD 都映射到 CE1。CE2 和 CE3 未用。

地址	普通 DM642 地址空间	DM642 E 板
0x00000000	内部存储/缓存	内部存储/缓存
0x00040000	保留空间 或 外围寄存器	保留 或 外围设备
0x80000000	EMIF CE0	SDRAM
0x90000000	EMIF CE1	Flash
0xA0000000	EMIF CE2	UART/CPLD 区域
0xB0000000	EMIF CE3	未用

图 1-2 DM642 E 板存储映射表

1.5 DSP 的 BOOTMODE 配置

E 板有 2 个启动模式选择跳线, 用来让用户在系统复位的时候控制选择 DSP 的状态。在 E 板上, 这两个开关标记为 JBootMode1 和 JBootMode2。

BootMode 的配置方式如下:

表 1: 跳线开关 JBootMode1 和 JBootMode2 的设置

JBootMode1	JBootMode2	配置描述
0	0	无启动
0	1	HPI/PCI 启动
1	0	保留
1	1	EMIF 从 8 位 Flash 启动

注: 两处跳线不设置的话对应于默认状态, DM642 芯片引脚内部下拉, 效果相当于 00 模式。

1.6 Endianess 模式选择

LENDIAN_MODE 通道连接 DSP 上的 TOUT1 引脚。

! 当 TOUT1 为 0 时, 即接下拉电阻, 模式为 Big Endian 模式

! 当 TOUT1 为 1 时, 即接上拉电阻, 模式为 Little Endian 模式

本设计中配置为 1, 即 Little Endian 模式

1.7 HPI/EMAC/PCI 的配置电路

PCI_EN 为 PCI 接口使能信号, 上拉有效。本设计中配置为 0, 连接下拉电阻, 禁止 PCI 接口功能。

MAC_EN 为 Ethernet MAC 使能信号, 上拉有效。本设计中配置为 0, 连接下拉电阻, 禁止 Ethernet MAC 功能。

1.8 电源供应

E 板用的是单+5V 外部电源供电，连接在主电源输入接口 JCK1 上。在内部，+5V 的输入电压通过 TI 公司的快速电压转换器被转换成+1.4V 和+3.3V。+1.4V 的电压供给 DSP 内核芯片，而+3.3V 电压供给 DSP 的 I/O 缓存和板卡上其他所有的芯片。电源连接器是 2.5mm 的桶型插头。LDO 电压调整器用来产生 CPLD 核心电压和视频输入输出电压。

E 板有 5 个电源测试点分别是 TP6、TP8、TP13、TP15 和 TP16。这些测试点提供了检查 EVM 上多种电源供应的方便机制。下面的表格详细列出了每个测试点对应检查的电源供应。

表 2: 电源测试点

测试点	电压值	电压用途
TP2	+5V	电源电压
TP4	+3.3V	SAA7115 输入+3.3V 电压
TP6	+1.4V	DSP 核心电压
TP7	+3.3V	SDRAM、FLASH、DM642 的+3.3V 电压
TP27	+3.3V	SAA7105 的+3.3V 电压

第二章 TMS320DM642 E 开发板的操作

第二章描述了 TMS320DM642 E 开发板的操作，关键接口和电路板的布局

2.1 板卡布局图

2.2 连接器

2.3 用户 LED 信号显示灯

2.4 系统状态显示灯

2.5 复位开关 RESET

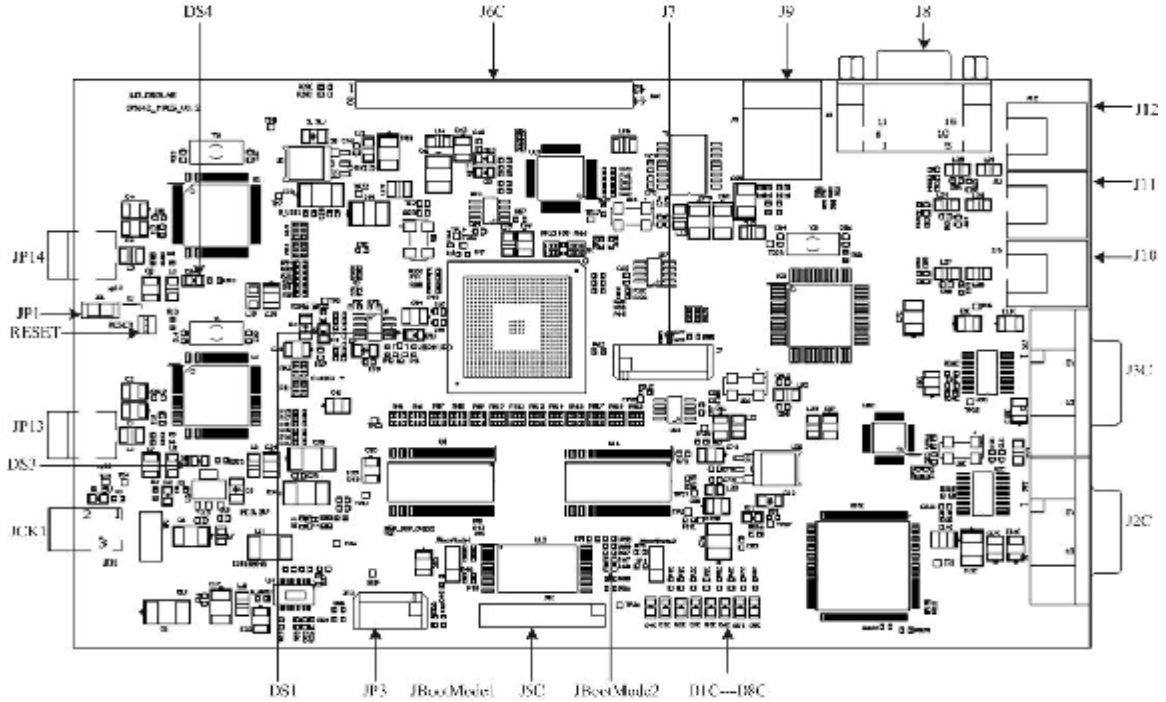
2.6 测试点

第二章 TMS320DM642 E 开发板的操作

本章描述了 TMS320DM642 E 开发板的操作，关键接口和电路板的布局。

2.1 板卡布局图

DM642 E 板的尺寸是 210×124mm，总共 6 层板都是一个外部+5V 电压供电。图 2-1 是 DM642 E 板的布局图。



2.2 连接器

TMS320DM642 E 开发板有 18 个提供用户访问 EVM 板上不同信号的连接器。

表 3 TMS320DM642 E 开发板的连接器

连接器	管脚数	功能
J2C	9	RS232 异步串口 1
J3C	9	RS232 异步串口 2
J5C	20	用户自定义的 GPIO
J6C	44	I2C
J7	14	DM642 的 JTAG
J8	14	VGA
J9	8	RJ45 以太网接口
J10	2	SAA7105 的 CVBS 模拟输出
J11	2	SAA7105 的 CVBS 模拟输出
J12	2	SAA7105 的 CVBS 模拟输出
JP1	2	备用手动复位跳线
JP3	10	CPLD 的 JTAG
JP13	2	CVBS 输入接口 1
JP14	2	CVBS 输入接口 2
JCK1	3	+5V 电源接口
JBootMode1	3	启动模式选择跳线 1
JBootMode2	3	启动模式选择跳线 2

2.3 用户 LED 信号显示灯

TMS320DM642 E 开发板有 8 个用户 LED 显示灯 (D1C-D8C)。LED 的状态是 CPLD 可编程控制的。这些 LED 灯的颜色和功能见下表。

表 4 DM642 信号灯

LED 标号	颜色	功能
D1C	红	通过 CPLD 可编程自定义 LED D1
D2C	红	通过 CPLD 可编程自定义 LED D2
D3C	红	通过 CPLD 可编程自定义 LED D3
D4C	红	通过 CPLD 可编程自定义 LED D4
D5C	红	通过 CPLD 可编程自定义 LED D5
D6C	红	通过 CPLD 可编程自定义 LED D6
D7C	红	通过 CPLD 可编程自定义 LED D7
D8C	红	通过 CPLD 可编程自定义 LED D8

2.4 系统状态显示灯

TMS320DM642 E 开发板有 3 个系统状态显示 LED (DS1、DS3、DS4)。这些 LED 灯反馈了 EVM 板卡功能的不同状态，如下表所示。

表 5: 系统状态灯

LED 标号	颜色	功能
DS1	红	+3.3V 电源指示灯
DS3	红	SSA7115#1 配置完成指示灯
DS4	红	SSA7115#2 配置完成指示灯

2.5 复位开 RESET

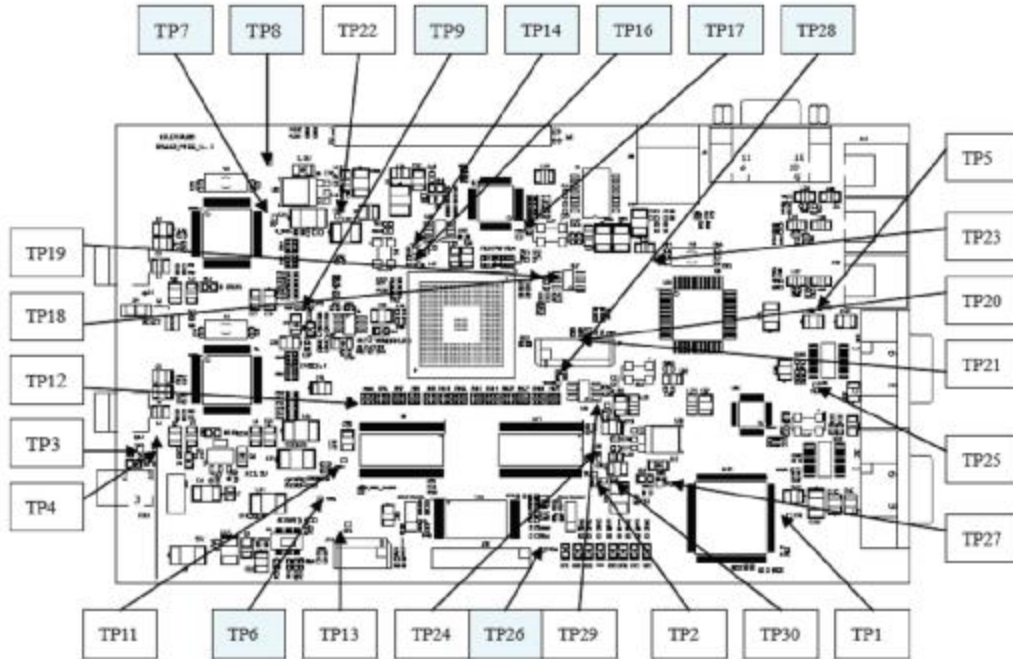
TMS320DM642 E 开发板有 3 个可以用来进行复位操作的设置。第一个是电源开关，可以直接复位。按住电源开关不放电路就等待复位，在指定时间范围内松开后 TMS320DM642 就复位了。

第二个设置就是复位开关按钮，RESET。当此开关按下，VGA 板就处于复位状态。

还有一个可选择的 2 个管脚的复位按钮是 JP1。它是和 S1 平行连接的一个复位开关，是备用手动复位跳线。当跳线被短路之后 VGA 板就处于复位状态。

2.6 测试点

TMS320DM642 E 开发板有 28 个测试点。它们的在板卡上的位置如下图所示：



测试点和信号功能对应于下表中。

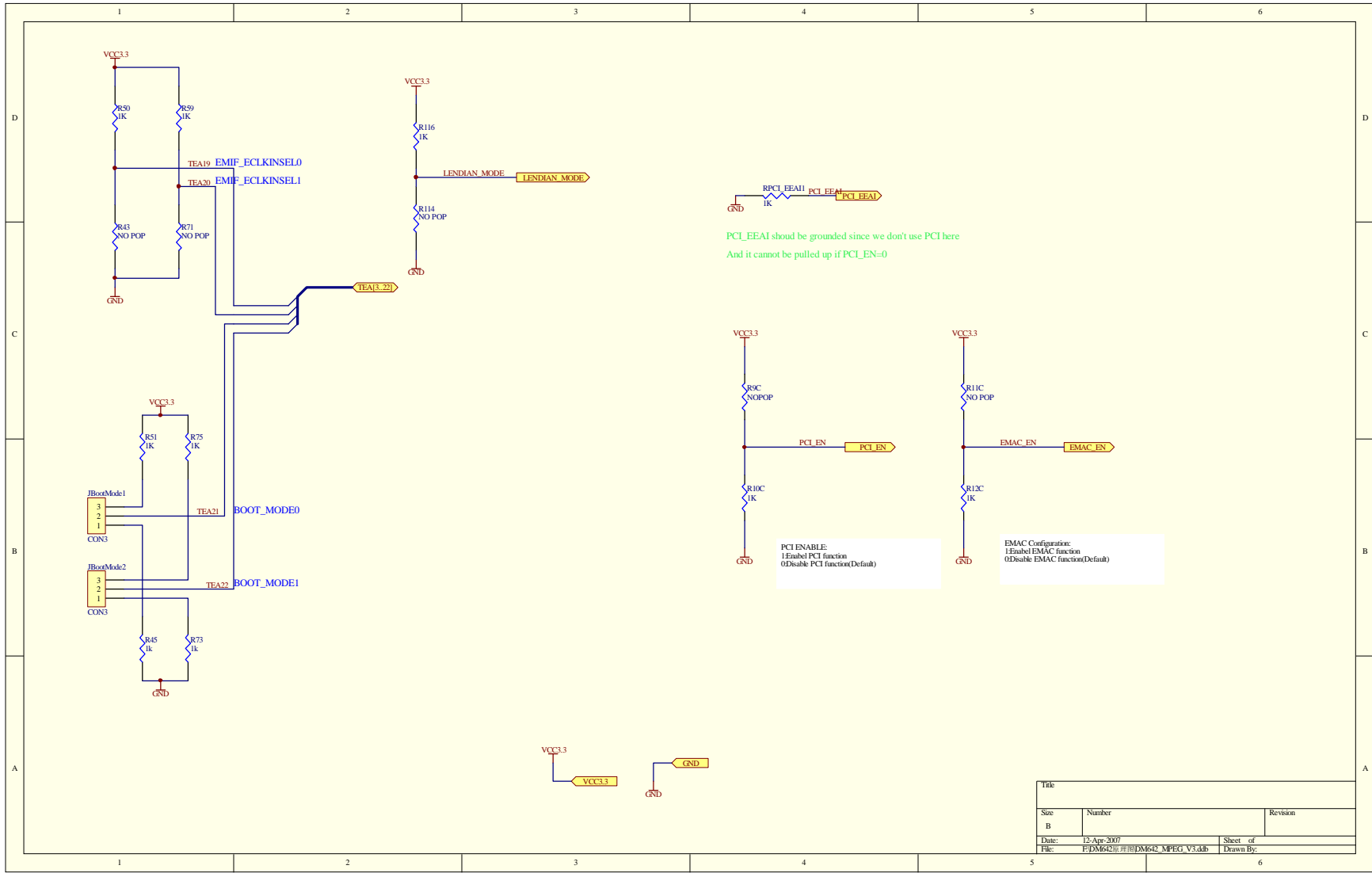
表 6: DM642 E 板测试点

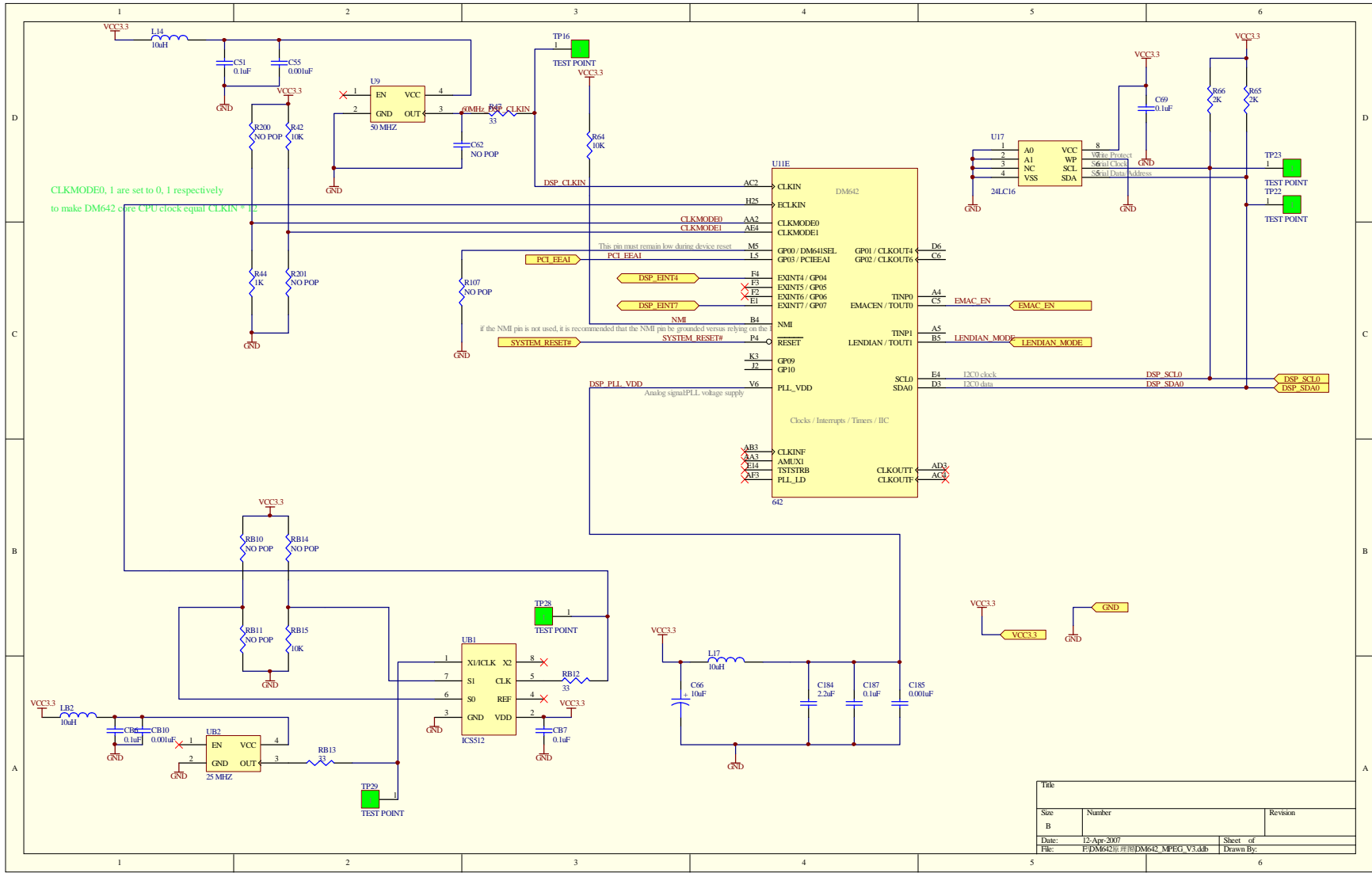
测试点	名称	信号功能
TP1	GND	接地
TP2	VCC5	+5V 电源电压
TP3	TP3	接地
TP4	TP4	SAA7115 输入的+3.3V 电源电压
TP5	GND	接地
TP6	DSP-CVDD	+1.4V DSP 核心电压
TP7	TP7	SDRAM、FLASH、DM642 的+3.3V 电压
TP8	TP8	接地
TP9	TP9	系统复位测试点
TP11	TCE0#	CEO 的片选信号
TP12	TP12	PDT 传输使能
TP13	GND	接地
TP14	TP14	GPIO8
TP16	TP16	50MHz DSP 主时钟
TP17	TP17	网络 PHY 外部中断
TP18	VD00	Vport2 的数据线
TP19	VD01	Vport2 的数据线
TP20	VD10	Vport2 的数据线
TP21	VD11	Vport2 的数据线
TP22	SDA	IIC 输入的数据
TP23	SCL	IIC 输入的时钟

TP24	TCE1#	CE1 的片选信号
TP25	GND	接地
TP26	GND	接地
TP27	3.3-DA	SAA7105 的+3.3V 电源电压
TP28	TP28	PLL 时钟输出
TP29	TP29	25MHz 时钟
TP30	TCE2#	CE2 的片选信号

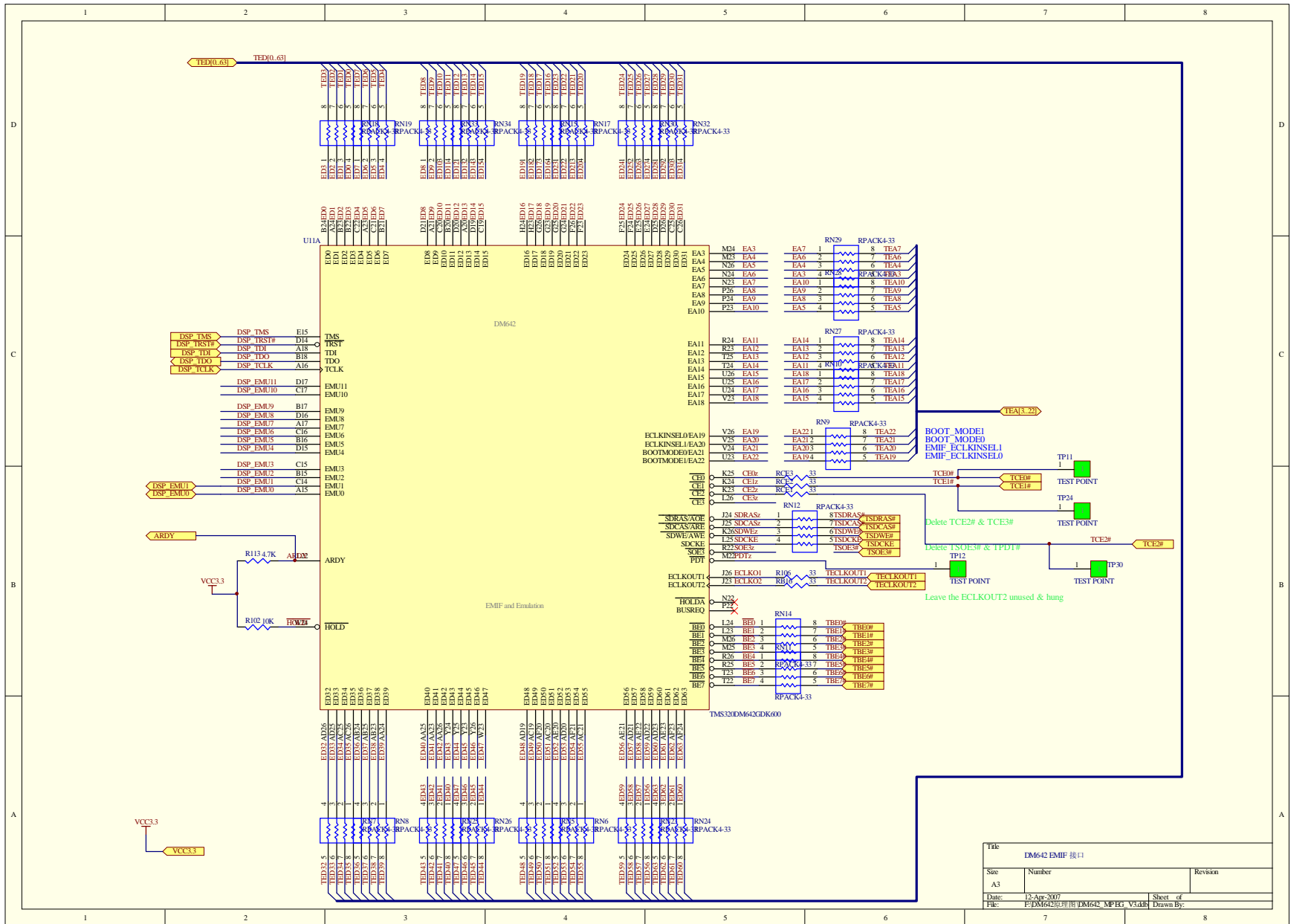
A. TMS320DM642 E 开发板原理图

此附录给出了 TMS320DM642 E 的电路原理图。

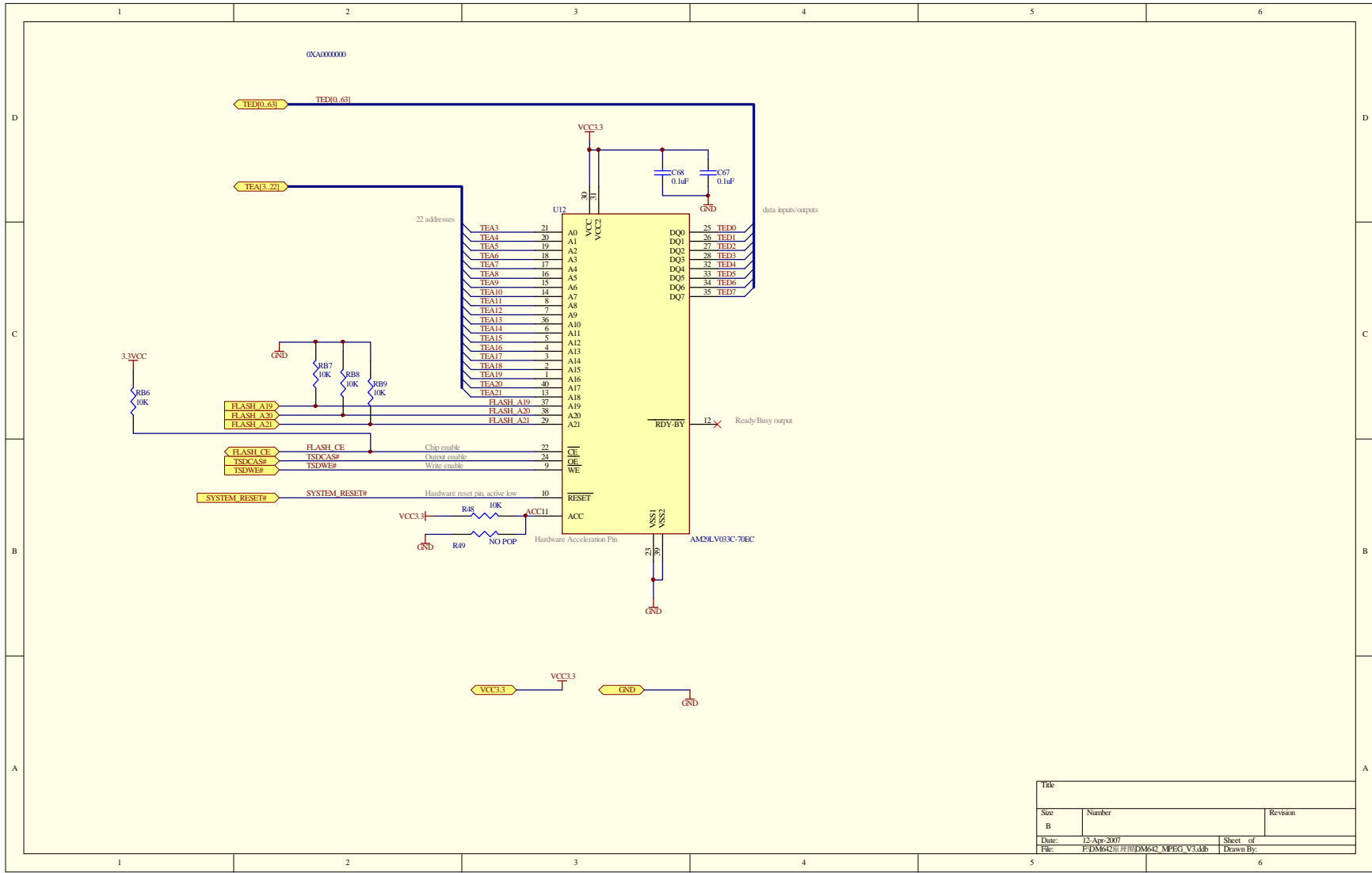




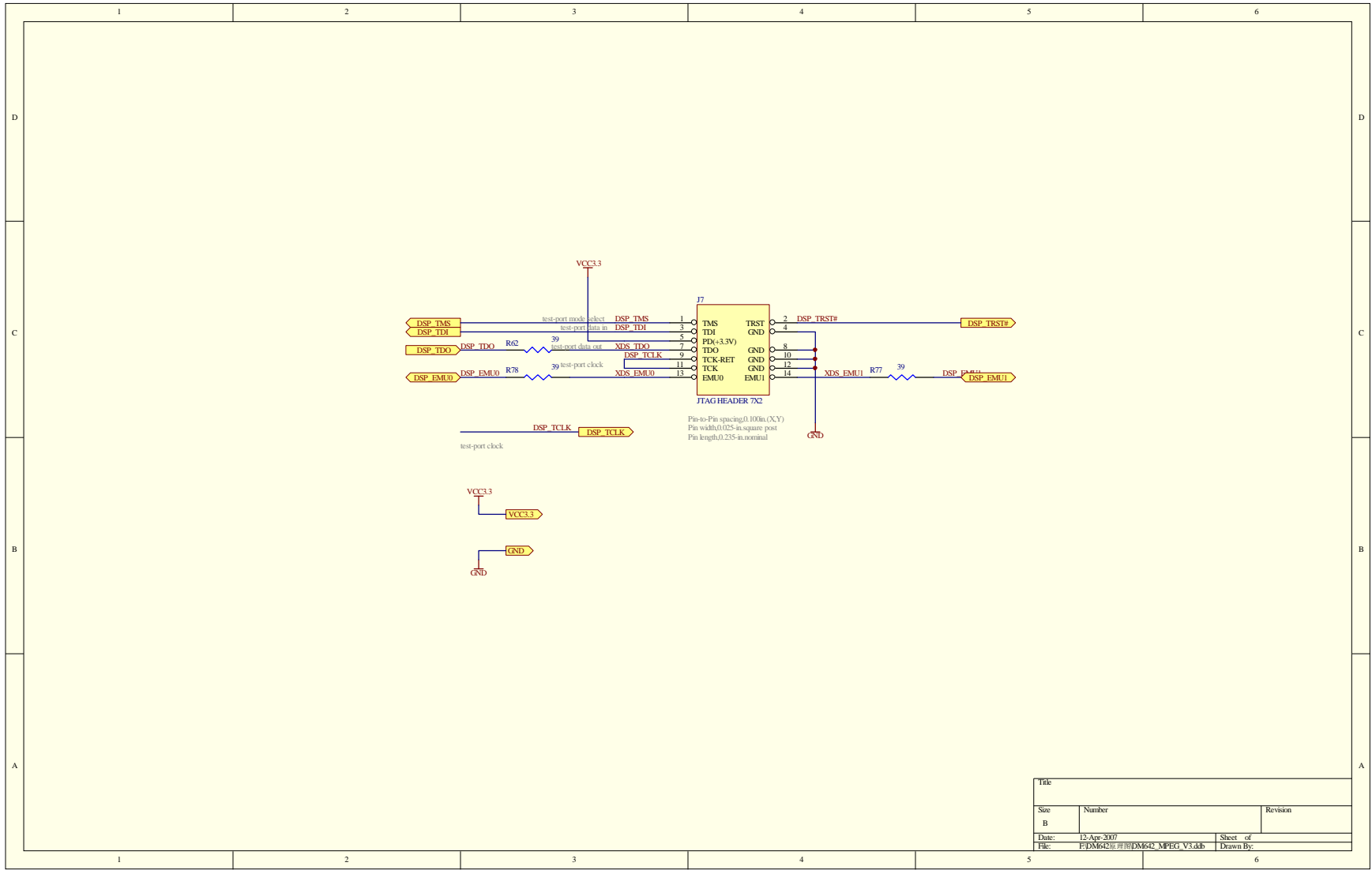
Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:



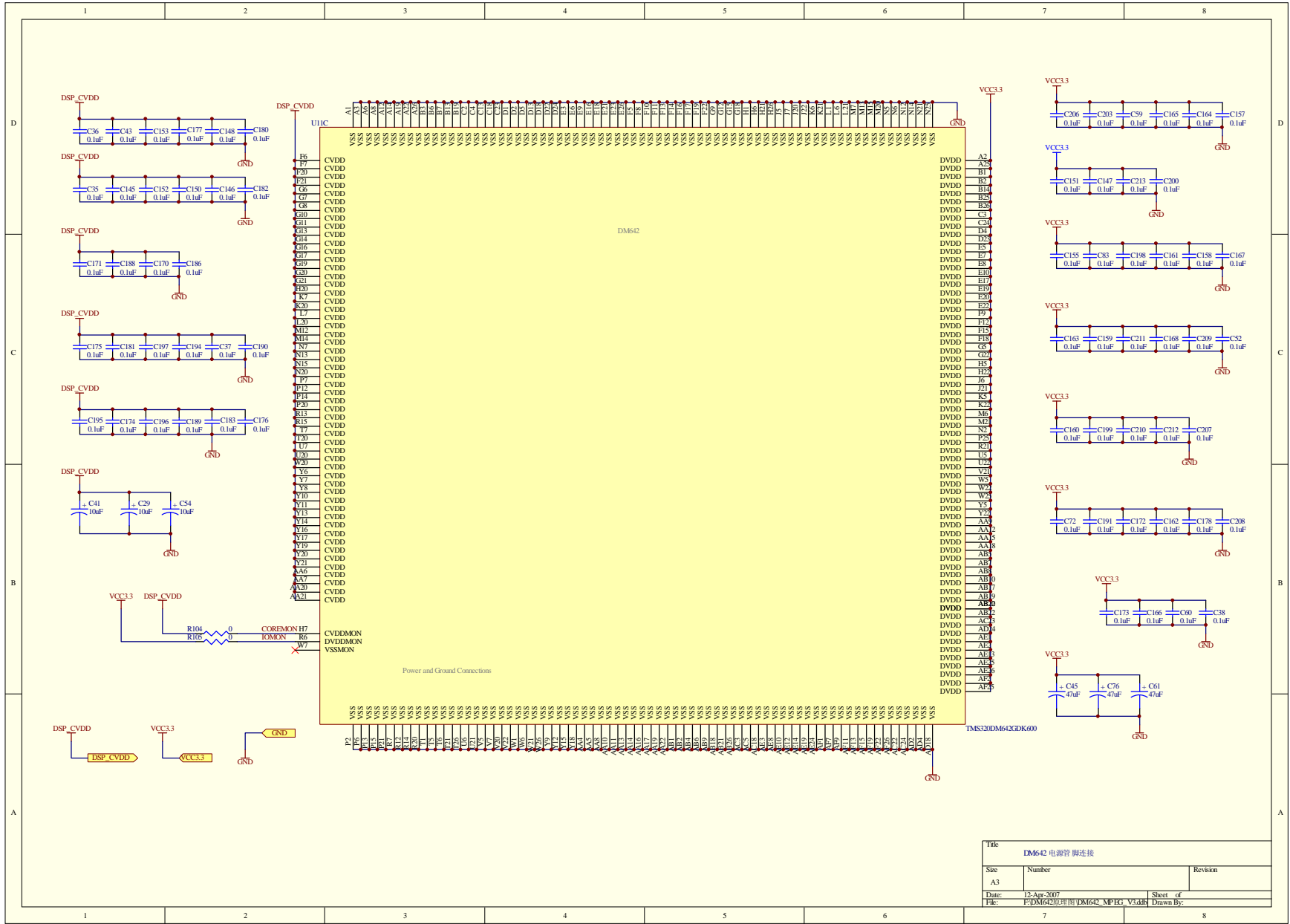
Title		
DM642 EMIF 接口		
Size	Number	Revision
A3		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642原理图\DM642_MP_HQ_V3.dsn	Drawn By:



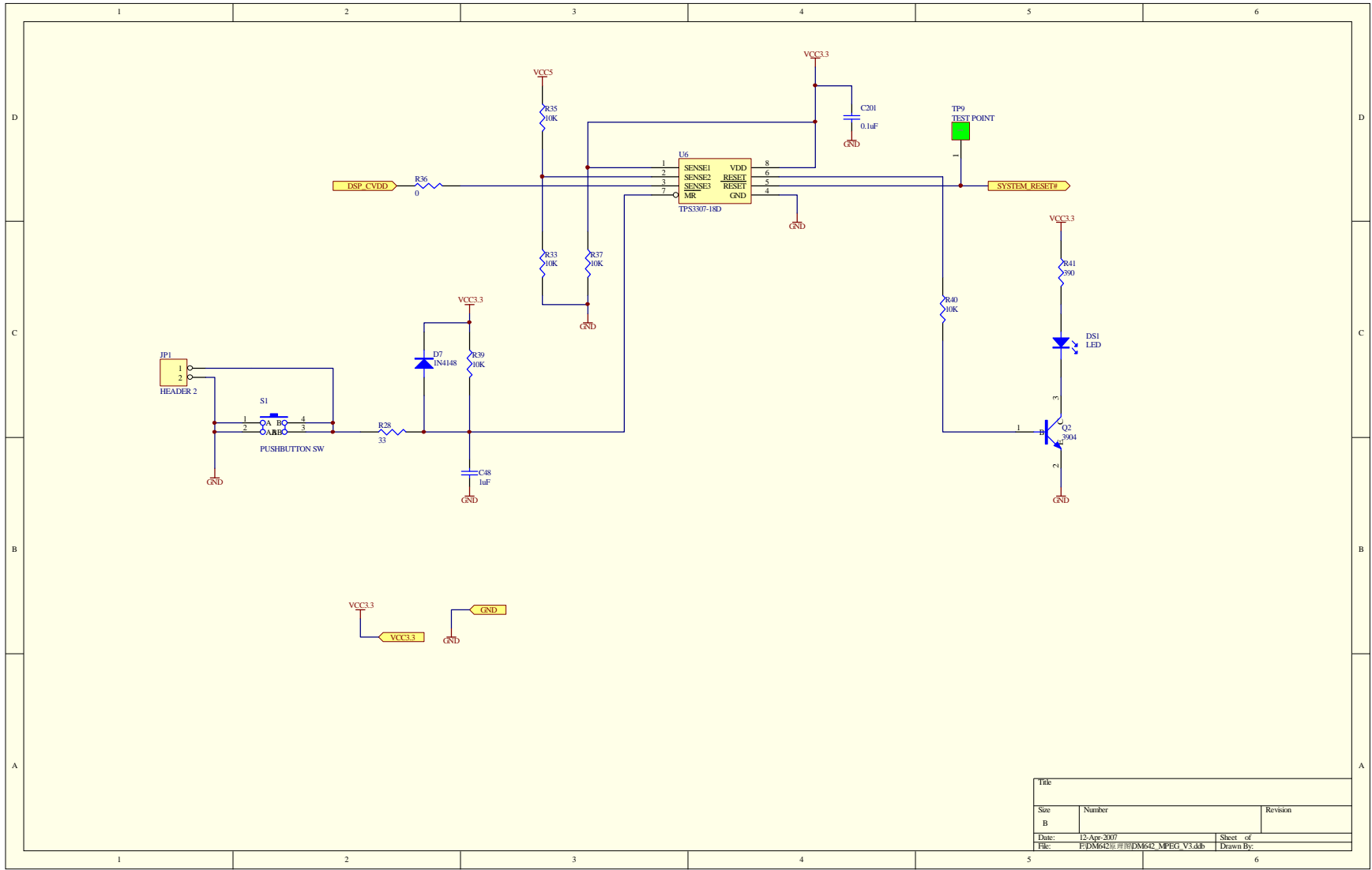
Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:



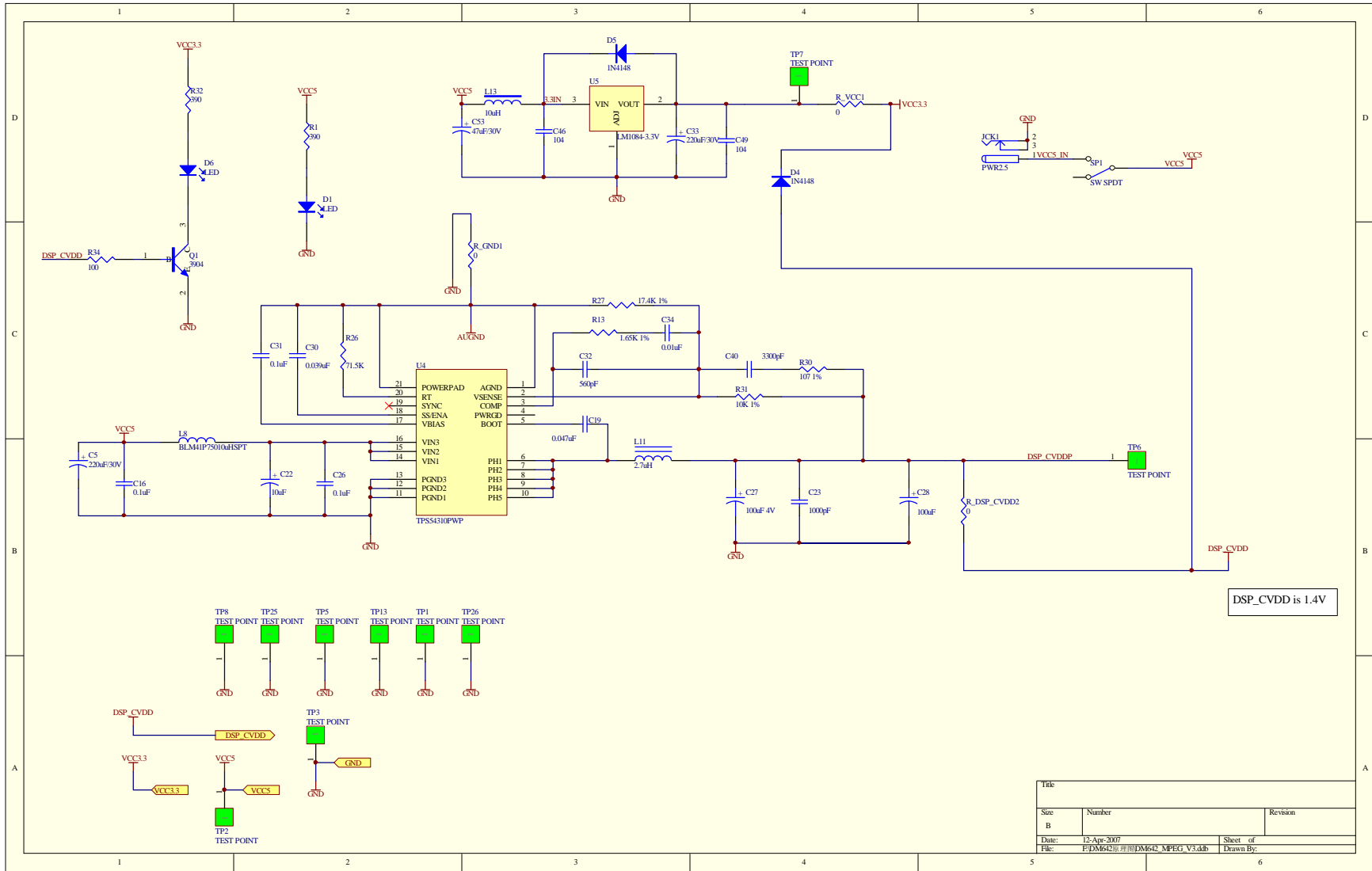
Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\ref\DM642_MPEG_V3.ddb	Drawn By:



Title		
DM642 电源管脚连接		
Size	Number	Revision
A3		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642原理图\DM642_MPHC_V3.dwg	Drawn By:

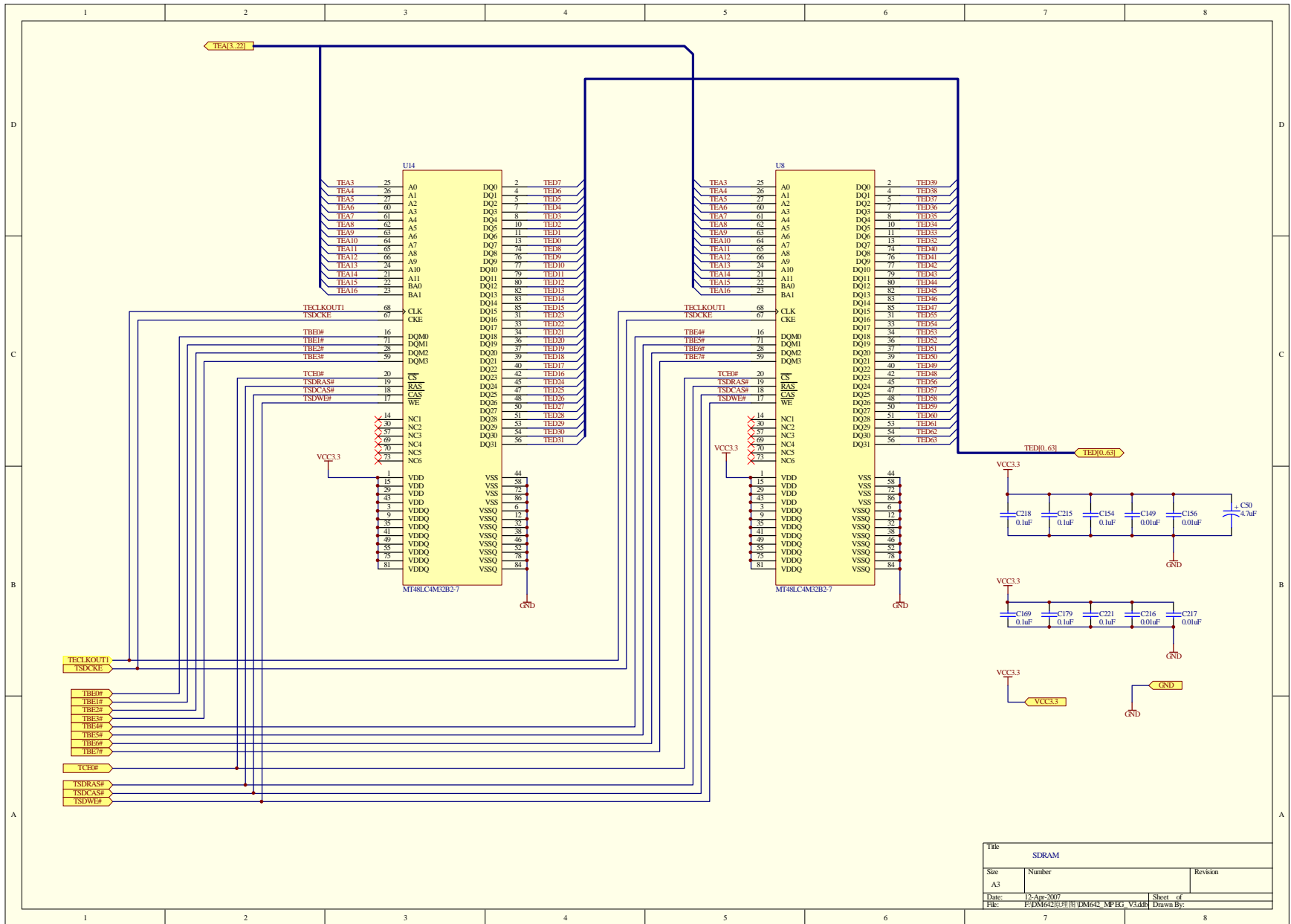


Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:

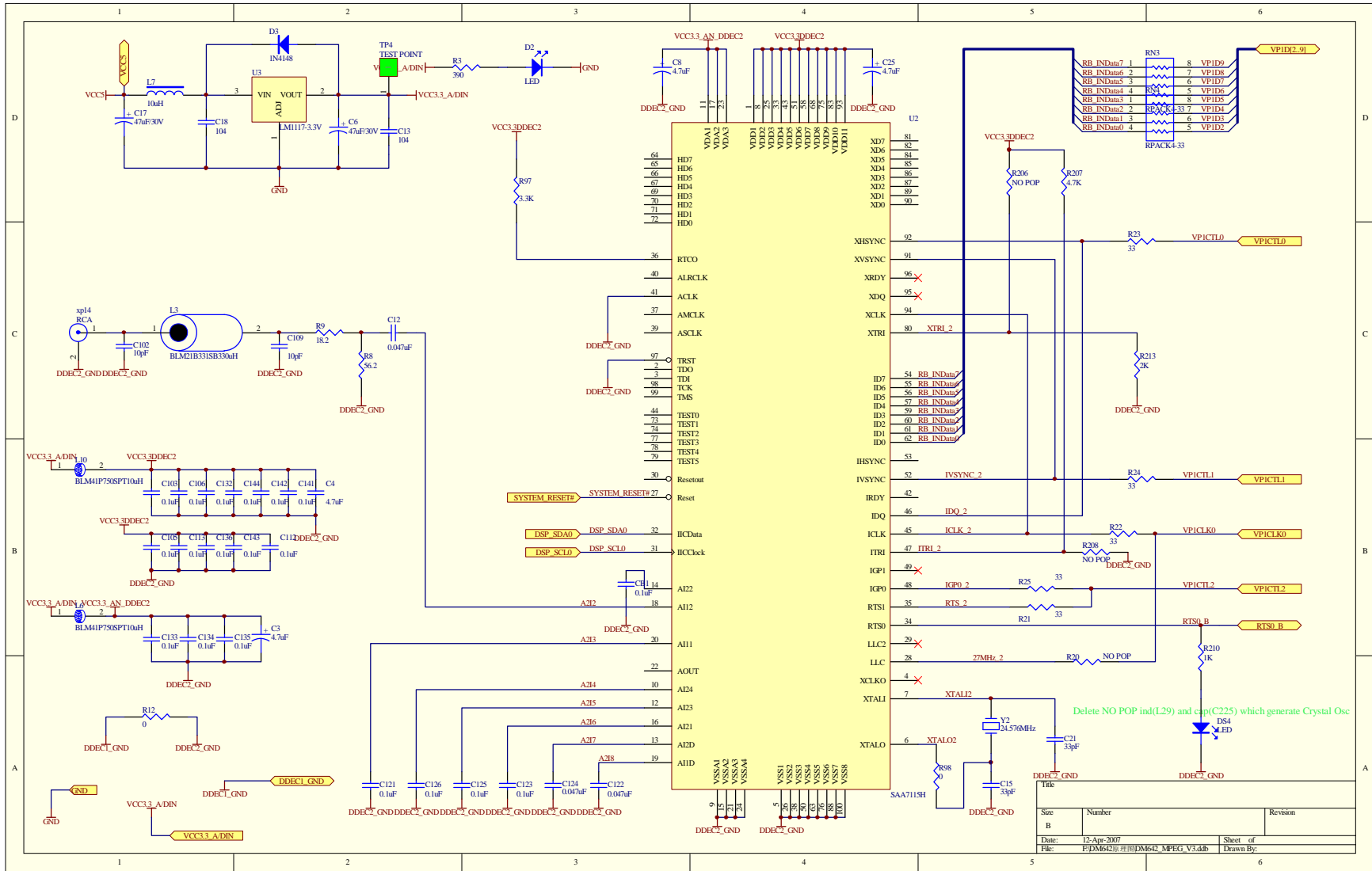


DSP_CVDD is 1.4V

Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:

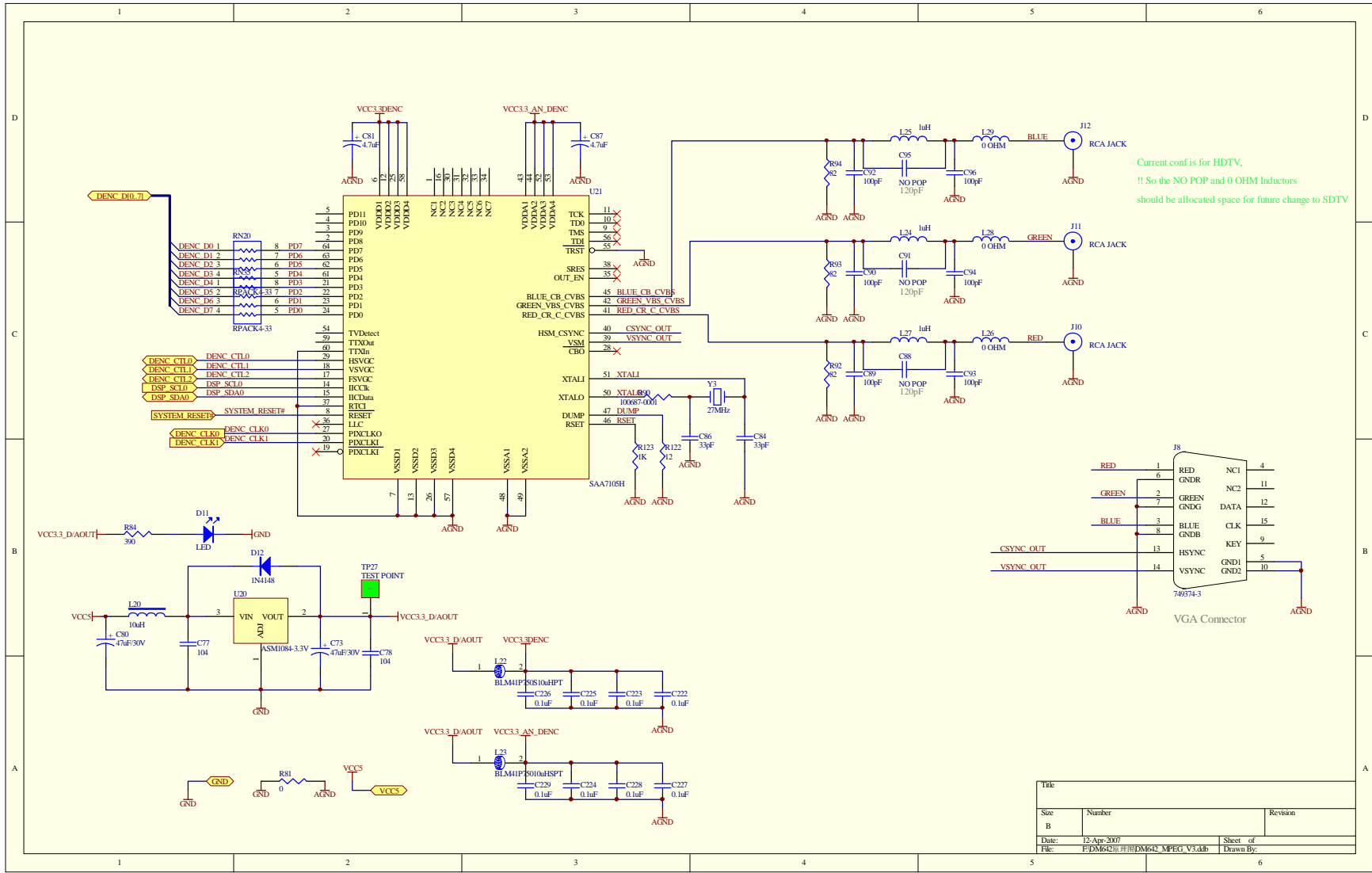


Title		
SDRAM		
Size	Number	Revision
A3		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642原理图\DM642_MPH3_V3.dsn	Drawn By:



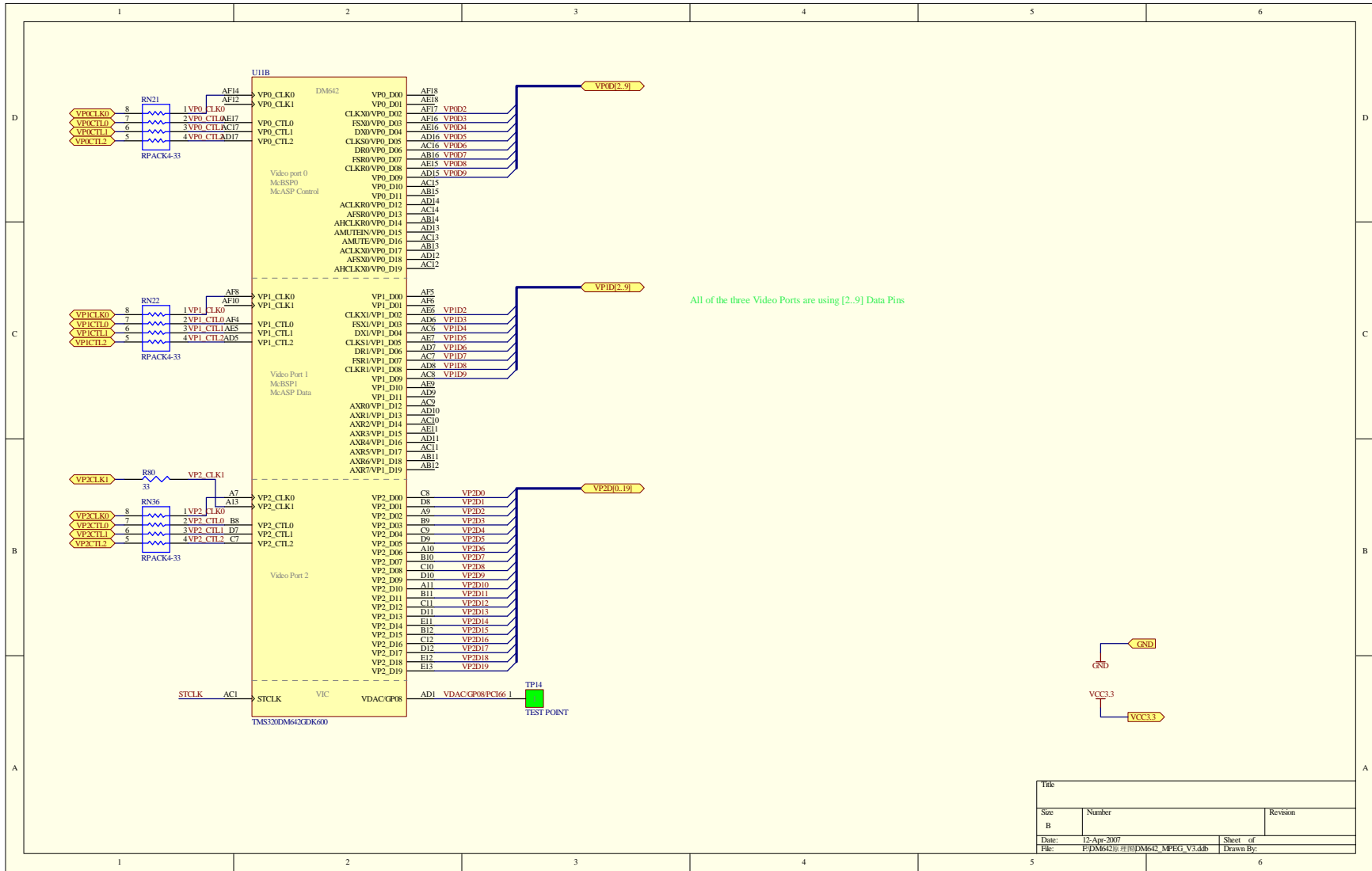
Delete NO POP ind(L29) and cap(C225) which generate Crystal Osc

Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:

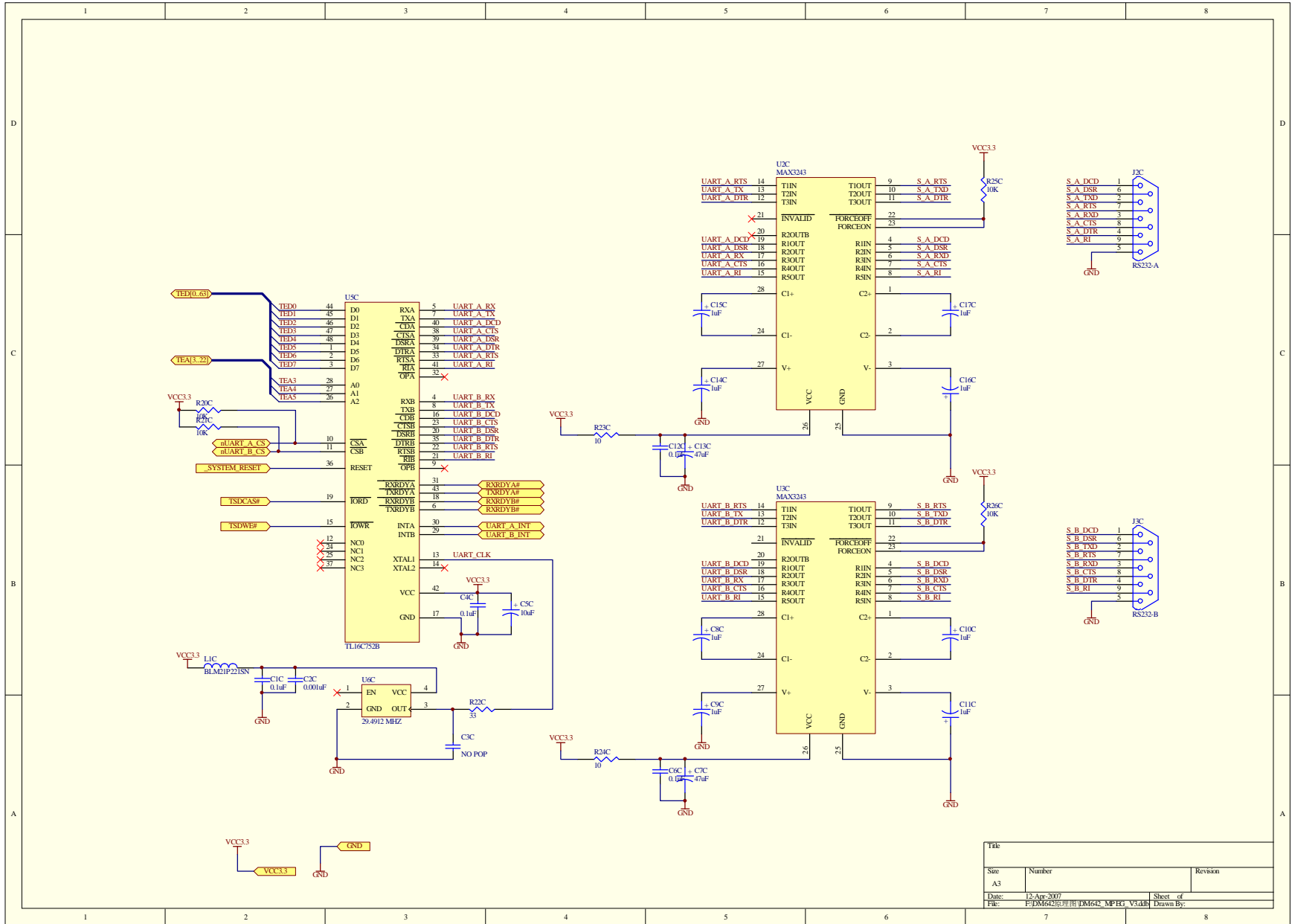


Current conf is for HDTV.
 !! So the NO POP and 0 OHM Inductors
 should be allocated space for future change to SDTV

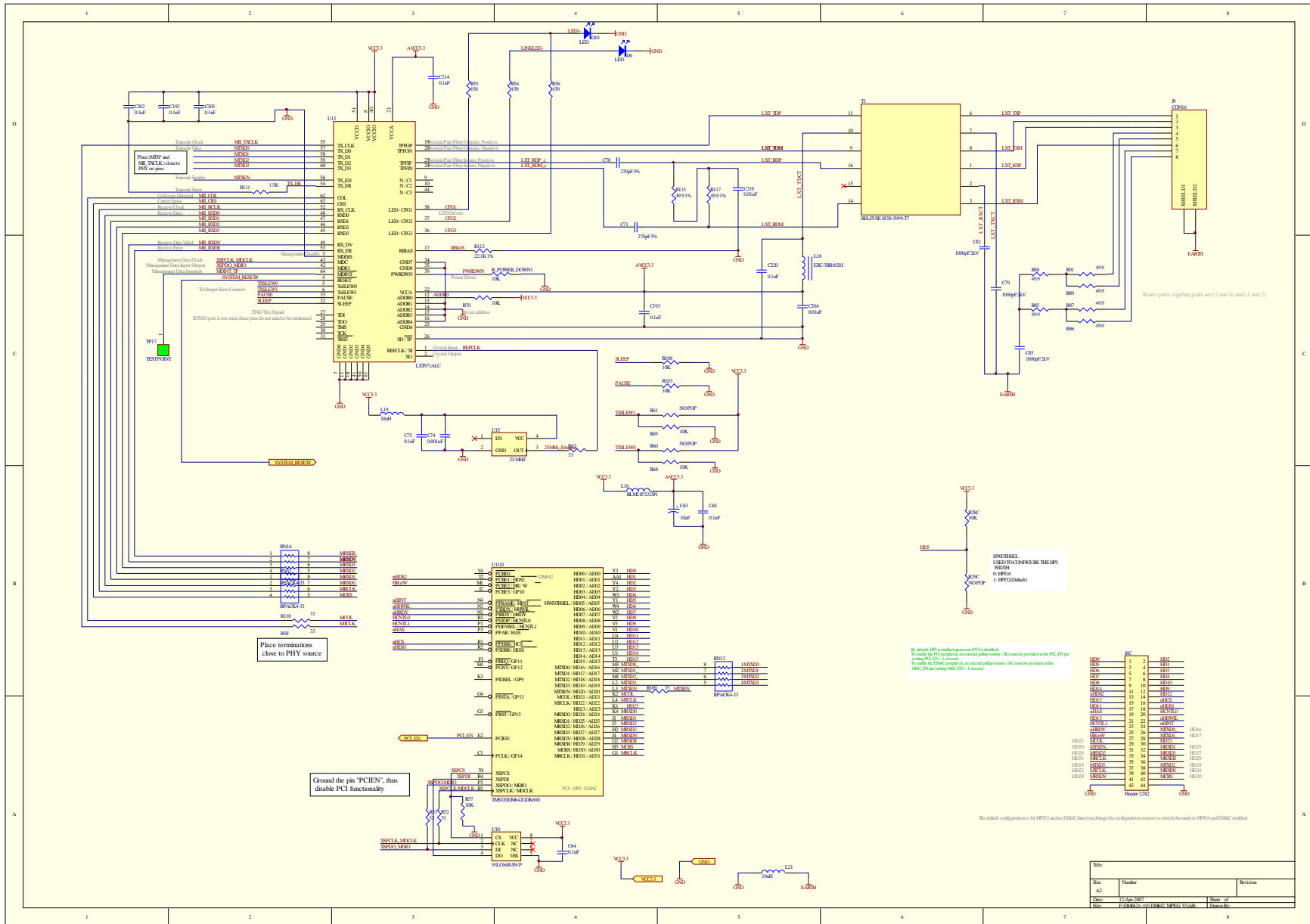
Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:

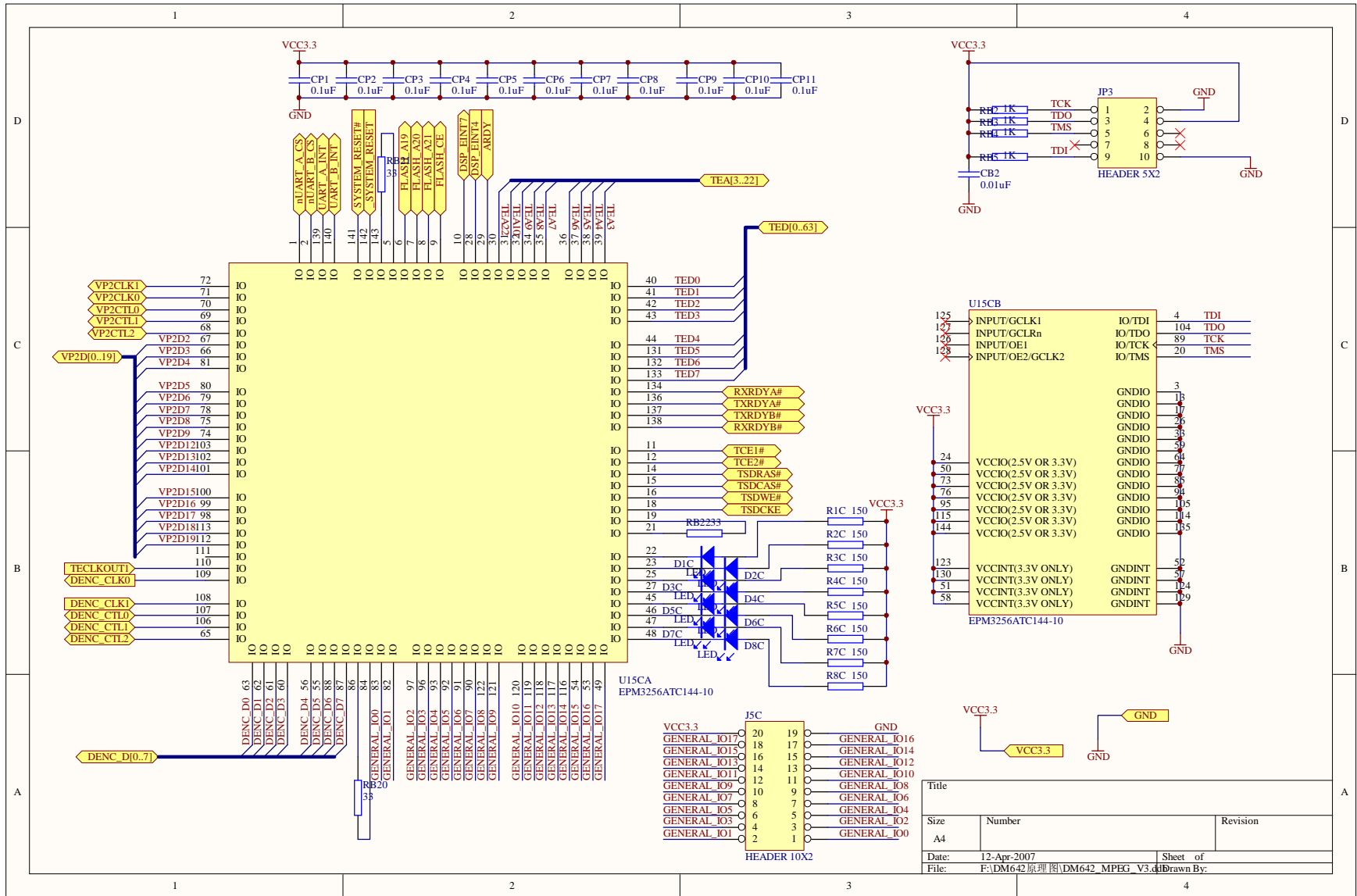


Title		
Size	Number	Revision
B		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642\原理图\DM642_MPEG_V3.ddb	Drawn By:
		6



Title		
Size	Number	Revision
A3		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642原理图\DM642_MPHC_V3.dsn	Drawn By:





Title		
Size	Number	Revision
A4		
Date:	12-Apr-2007	Sheet of
File:	F:\DM642原理图\DM642_MPEG_V3.d	Drawn By: