

第一章：混合信号 PCB 的分区设计

摘要：混合信号电路 PCB 的设计很复杂，元器件的布局、布线以及电源和地线的处理将直接影响到电路性能和电磁兼容性能。本文介绍的地和电源的分区设计能优化混合信号电路的性能。

如何降低数字信号和模拟信号间的相互干扰呢？在设计之前必须了解电磁兼容(EMC)的两个基本原则：第一个原则是尽可能减小电流回路的面积；第二个原则是系统只采用一个参考面。相反，如果系统存在两个参考面，就可能形成一个偶极天线(注：小型偶极天线的辐射大小与线的长度、流过的电流大小以及频率成正比)；而如果信号不能通过尽可能小的环路返回，就可能形成一个大的环状天线(注：小型环状天线的辐射大小与环路面积、流过环路的电流大小以及频率的平方成正比)。在设计中要尽可能避免这两种情况。

所有电流必须有流回源的回路。该回路的产生会自动寻找最小阻抗的路径。通常在具有电源/地层平面的 PCB 结构中，会直接在信号线下方的平面上（电源或地）。该回流信号（电流）与原信号（电流）幅度相同、方向相反。

$$i(D) = \frac{I_0}{\pi \times H} \times \frac{1}{1 + (D/H)^2}$$

I_0 — 信号总电流，A

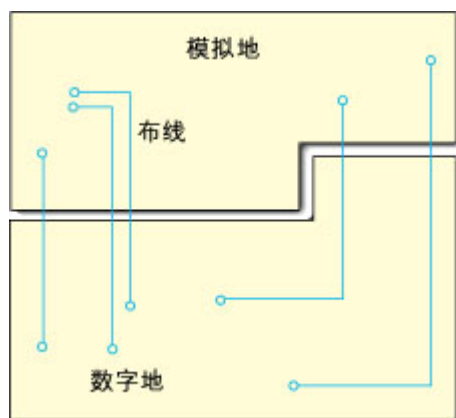
H — 信号线到参考平面的距离，m

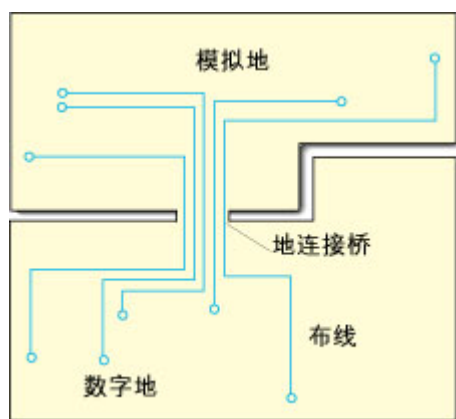
D — 观测点到信号线中心的垂直距离，m

$i(D)$ — 观测点的回流电流密度，A/in

一：分割

有人建议将混合信号电路板上的数字地和模拟地分割开，这样能实现数字地和模拟地之间的隔离。尽管这种方法可行，但是存在很多潜在的问题，在复杂的大型系统中问题尤其突出。最关键的问题是不能跨越分割间隙布线，一旦跨越了分割间隙布线，电磁辐射和信号串扰都会急剧增加。在 PCB 设计中最常见的问题就是信号线跨越分割地或电源而产生 EMI 问题。

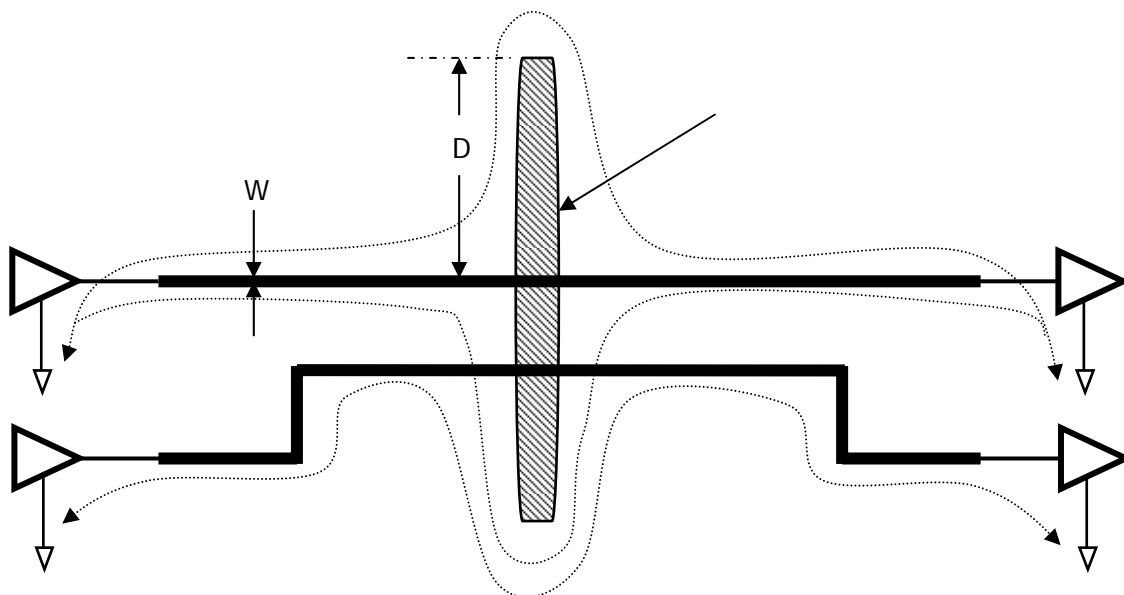




如图 1 所示，我们采用上述分割方法，而且信号线跨越了两个地之间的间隙，信号电流的返回路径是什么呢？假定被分割的两个地在某处连接在一起(通常情况下是在某个位置单点连接)，在这种情况下，地电流将会形成一个大的环路。流经大环路的高频电流会产生辐射和很高的地电感，如果流过大环路的是低电平模拟电流，该电流很容易受到外部信号干扰。最糟糕的是当把分割地在电源处连接在一起时，将形成一个非常大的电流环路。另外，模拟地和数字地通过一个长导线连接在一起会构成偶极天线。

同时要注意以下两点：

- 参考平面的开槽 不适当的参考平面的开槽，将增加信号的环路面积。



- 连接器的隔离盘 连接器在参考平面上不适当的隔离盘，将增加信号的环路面积。



信号环路面积增加，将产生额外的感抗，减慢信号边沿速率，并在临近信号线上产生互感串扰

$$L = 5D \ln\left(\frac{D}{W}\right)$$

nH

$$T_{10-90L/R} = 2.2 \times \frac{L}{2 \times Z_0}$$

$$Tr = \sqrt{(T_{10-90L/R})^2 + (T_{10-90})^2}$$

(长线)

$$T_r = 3.4 \times \sqrt{L \times C}$$

(短线)

$$V_{crosstalk} = \frac{\Delta V \times L}{T_r \times Z_0}$$

(长线)

$$V_{crosstalk} = \frac{1.52 \times \Delta V \times C \times L}{(T_r)^2}$$

(短线)

了解电流回落到地的路径和方式是优化混合信号电路板设计的关键。许多设计工程师仅仅考虑信号电流从哪儿流过，而忽略了电流的具体路径。如果必须对地线层进行分割，而且必须通过分割之间的间隙布线，可以先在被分割的地之间进行单点连接，形成两个地之间的连接桥，然后通过该连接桥布线。这样，在每一个信号线的下方都能够提供一个直接的电流回流路径，从而使形成的环路面积很小。

采用光隔离器件或变压器也能实现信号跨越分割间隙。对于前者，跨越分割间隙的是光信号；在采用变压器的情况下，跨越分割间隙的是磁场。还有一种可行的办法是采用差分信号：信号从一条线流入从另外一条信号线返回，这种情况下，不需要地作为回流路径。

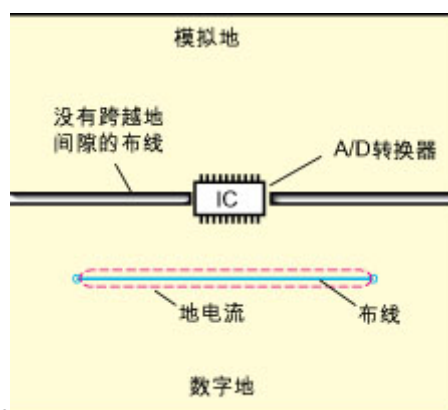
要深入探讨数字信号对模拟信号的干扰必须先了解高频电流的特性。高频电流总是选择阻抗最小(电感最低)，直接位于信号下方的路径，因此返回电流会流过邻近的电路层，而无论这个临近层是电源层还是地线层。

在实际工作中一般倾向于使用统一地，而将PCB分区为模拟部分和数字部分。模拟信号在电路板所有层的模拟区内布线，而数字信号在数字电路区内布线。在这种情况下，数字信号返回电流不会流入到模拟信号的地。

只有将数字信号布线在电路板的模拟部分之上或者将模拟信号布线在电路板的数字部分之上时，才会出现数字信号对模拟信号的干扰。出现这种问题并不是因为没有分割地，真正的原因是数字信号的布线不适当。

PCB设计采用统一地，通过数字电路和模拟电路分区以及合适的信号布线，通常可以解决一些比较困难的布局布线问题，同时也不会产生因地分割带来的一些潜在的麻烦。在这种情况下，元器件的布局和分区就成为决定设计优劣的关键。如果布局布线合理，数字地电流将限制在电路板的数字部分，不会干扰模拟信号。对于这样的布线必须仔细地检查和核对，要保证百分之百遵守布线规则。否则，一条信号线走线不当就会彻底破坏一个本来非常不错的电路板。

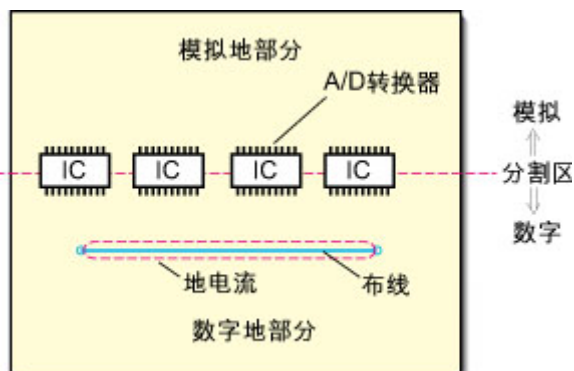
在将A/D转换器的模拟地和数字地管脚连接在一起时，大多数的A/D转换器厂商会建议：将AGND和DGND管脚通过最短的引线连接到同一个低阻抗的地上(注：因为大多数A/D转换器芯片内部没有将模拟地和数字地连接在一起，必须通过外部管脚实现模拟和数字地的连接)，任何与DGND连接的外部阻抗都会通过寄生电容将更多的数字噪声耦合到IC内部的模拟电路上。按照这个建议，需要把A/D转换器的AGND和DGND管脚都连接到模拟地上，但这种方法会产生诸如数字信号去耦电容的接地端应该接到模拟地还是数字地的问题。



如果系统仅有一个A/D转换器，上面的问题就很容易解决。如图3

中所示，将地分割开，在A/D转换器下面把模拟地和数字地部分连接在一起。采取该方法时，必须保证两个地之间的连接桥宽度与IC等宽，并且任何信号线都不能跨越分割间隙。

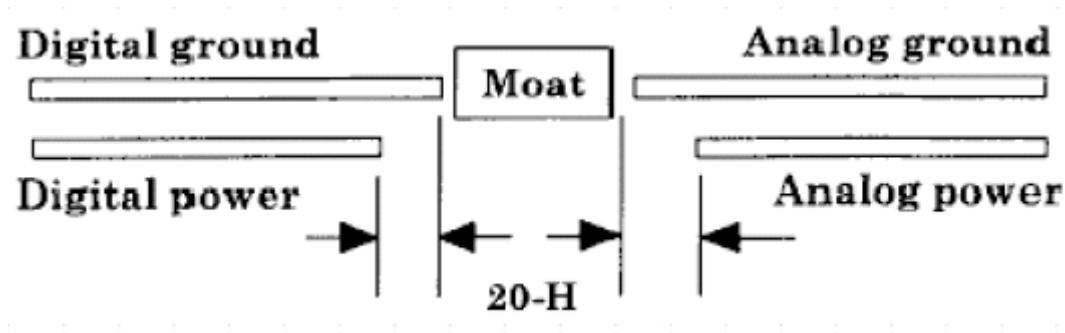
如果系统中A/D转换器较多，例如10个A/D转换器怎样连接呢？如果在每一个A/D转换器的下面都将模拟地和数字地连接在一起，则产生多点相连，模拟地和数字地之间的隔离就毫无意义。而如果不这样连接，就违反了厂商的要求。



最好的办法是开始时就用统一地。如图4所示，将统一的地分为模拟部分和数字部分。这样的布局布线既满足了IC器件厂商对模拟地和数字地管脚低阻抗连接的要求，同时又不会形成环路天线或偶极天线而产生EMC问题。

如果对混合信号PCB设计采用统一地的做法心存疑虑，可以采用地线层分割的方法对整个电路板布局布线，在设计时注意尽量使电路板在后边实验时易于用间距小于1/2英寸的跳线或0欧姆电阻将分割地连接在一起。注意分区和布线，确保在所有的层上没有数字信号线位于模拟部分之上，也没有任何模拟信号线位于数字部分之上。而且，任何信号线都不能跨越地间隙或是分割电源之间的间隙。要测试该电路板的功能和EMC性能，然后将两个地通过0欧姆电阻或跳线连接在一起，重新测试该电路板的功能和EMC性能。比较测试结果，会发现几乎在所有的情况下，统一地的方案在功能和EMC性能方面比分割地更优越。

PCB走线——20H规则



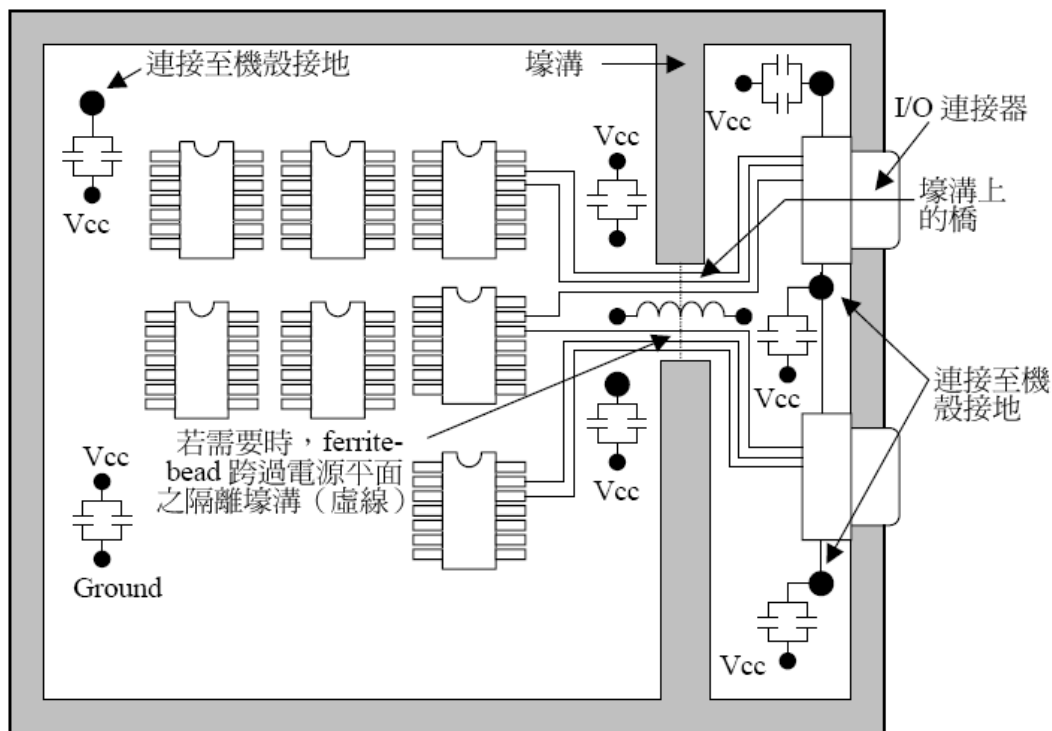
如果在PCB上存在分区，也要在高频带宽区（CPU、以太网、SCSI等）实行20H规则，当数字和模拟区之间提供隔离或滤波时，在分界线上也要实行20H规则。

二：隔离

隔离是在板上把所有平面之铜铂分离，在两个区域之间的制造一宽的分割（典型值至少50MILS）把所有铜铂拿掉。在两区之间的连接有两种：

一是通过隔离变压器或光偶。

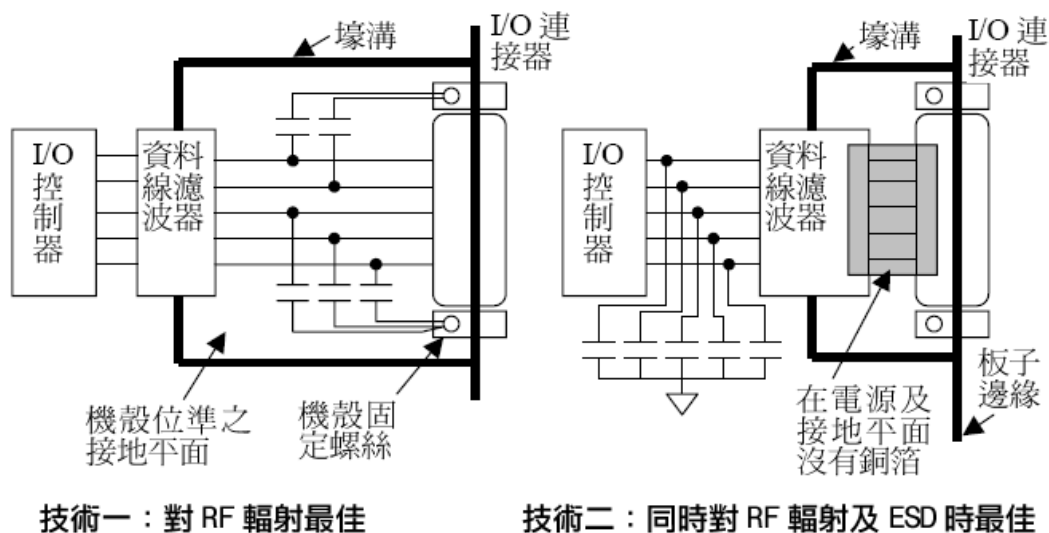
二是通过一桥连接，通过桥连接时，所有的信号线，和电源必须通过桥的区域通过。电源用FERIT TLE BEAD跨过桥，但不能在除桥外的地方进行任何跨接。如图：



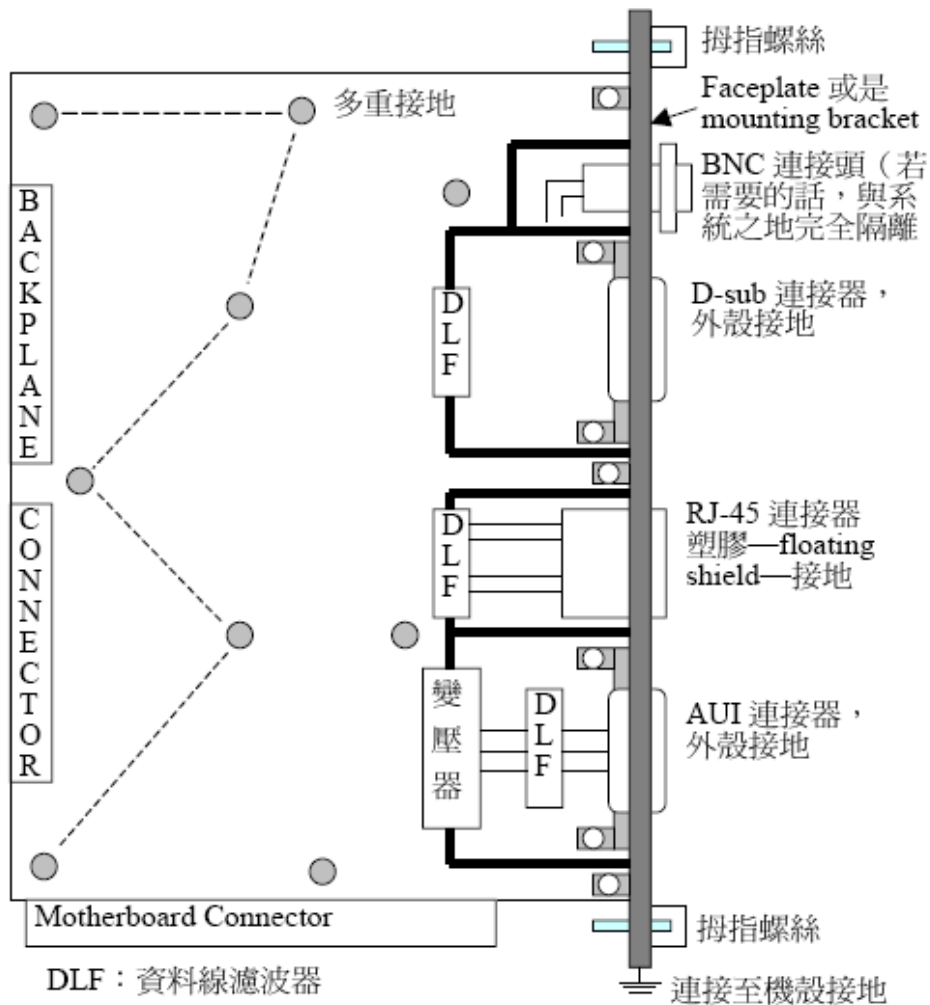
这种方法有助于:

1. 接地可防止地平面上的高频 COMMON-MODE RF 成分 (接地杂讯电压) 偶合至分割区域中。
2. 接地有助于移除可能存在机构和界面卡的涡电流。否则可能流到 CABLE 上去。
3. 接地可移除两区域的电压梯度。

这种情况的 I/O 口连接器的 BYPASS 电容应该按下面两种方法接:



整个 I/O 口的接地就变成了以下这种情况, 这是个比较符合 ESD 和 RF 的要求的接法:



固定托架 bracket 束縛接地至 PCB，如圖之多重位置。
 面板經由拇指螺絲或其他方式固定到機殼上。
 板子上的接地點應考慮相對比值及接地環路。

圖 5.7 I/O 面板及 Bracket 之多重接地

割地的方法还有用吗？

在以下三种情况可以用到这种方法：一些医疗设备要求在与病人连接的电路和系统之间的漏电流很低；一些工业过程控制设备的输出可能连接到噪声很大而且功率高的机电设备上；另外一种情况就是在 PCB 的布局受到特定限制时。

在混合信号 PCB 板上通常有独立的数字和模拟电源，能够而且应该采用分割电源面。但是紧邻电源层的信号线不能跨越电源之间的间隙，而所有跨越该间隙的信号线都必须位于紧邻大面积地的电路层上。在有些情况下，将模拟电源以 PCB 连接线而不是一个面来设计可以避免电源面的分割问题。

混合信号 PCB 设计是一个复杂的过程，设计过程要注意以下几点：

1. 将 PCB 分区为独立的模拟部分和数字部分。

- 2.合适的元器件布局。
- 3.A/D 转换器跨分区放置。
- 4.不要对地进行分割。在电路板的模拟部分和数字部分下面敷设统一地。
- 5.在电路板的所有层中，数字信号只能在电路板的数字部分布线。
- 6.在电路板的所有层中，模拟信号只能在电路板的模拟部分布线。
- 7.实现模拟和数字电源分割。
- 8.布线不能跨越分割电源面之间的间隙。
- 9.必须跨越分割电源之间间隙的信号线要位于紧邻大面积地的布线层上。
- 10.分析返回地电流实际流过的路径和方式。
- 11.采用正确的布线规则。

其他LAYOUT GUIDE LINE

- (1)如M/B板面许可,在四周板边留GND ring , 线宽8 ~ 12mil ,且每隔1.5 ~ 2cm打一GND Via。
- (2)各I/O port所加之R/C filter 型filter L/C filter 或C filter ...等,在Layout时,最后一级之电容的位置需离I/O port或Output connect or Jack 越近越好,如空间许可,可将电容之接地点与表层附近的螺丝孔或chassis GND用粗线连通。
- (3)各IC之Power pin于线路设计时,至少都有预留1颗以上之稳压滤波电容,因此在Layout时,电容的位置需离IC之Power pin 越近越好且内层打Via上来之电源须先经过电容再接到IC 。
- (4)除了电源线路(RTC 3V/5V CPU DC/DC)以外,其余的滤波线路之接地电容均采用多点接地,即一个电容接地就打一个GNDvia 。
- (5)GND Plane如无特殊需求,切勿任意切割,以维持其整面shielding的作用。
- (6)线宽的定义:
 - a. R ,G ,B signal : 8 mil。
 - b. CPU , SDRAM, PCI及LCD CLK: 6 mil。
 - c. 其余的data & address Bus : 5 mil。
 - d. Power trace依耐电流而定按比例计算:
第一个: 1 A = 40mils, 以后每加一个1 A=20mils,一个: 18mils内径的VIA=1A

第二章：接地平面的分析

接地技术在现代电子领域方面得到了广泛而深入的应用。电子设备的“地”通常有两种含义：一种是“大地”（安全地），另一种是“系统基准地”（信号地）。接地就是指在系统与某个电位基准面之间建立

低阻的导电通路。“接大地”是以地球的电位为基准，并以大地作为零电位，把电子设备的金属外壳、电路

基准点与大地相连。由于大地的电容非常大，一般认为大地的电势为零。开始的时候，接地技术主要应用在电力系统中，后来，接地技术延伸应用到弱电系统中。在弱电系统中的接地一般不是指真实意义上与地球相连的接地。对于电力电子设备将接地线直接连在大地上或者接在一个作为参考电位的导体上，当有电流通过该参考电位时，接地点是电路中的共用参考点，这一点的电压为 0 V，电路中其他各点的

电压高低都是以这一参考点为基准的，一般在电路图中所标出的各点电压数据都是相对接地端的大小，这样可以大大方便修理中的电压测量。相同接地点之间的连线称为地线。把接地平面与大地连接，往往是出于以下考虑：提高设备电路系统工作的稳定性，静电泄放，为工作人员提供安全保障。接地的目的：安全考虑，即保护接地。为信号电压提供一个稳定的零电位参考点（信号地或系统地）屏蔽保护作用。

一、 接地的类型和作用

不同的电路有不不同的接地方式，电子电力设备中常见的接地方式有以下几种：

1、 安全 接 地

安全接地即将高压设备的外壳与大地连接。一是防止机壳上积累电荷，产生静电放电而危及设备和人身安全，例如电脑机箱的接地，油罐车那根拖在地上的尾巴，都是为了使积聚在一起的电荷释放，防止出现事故；二是当设备的绝缘损坏而使机壳带电时，促使电源的保护动作而切断电源，以便保护工作人员的安全，例如电冰箱、电饭煲的外壳。三是可以屏蔽设备巨大的电场，起到保护作用，例如民用变压器的防护栏。

2、 防 雷 接 地

当电力电子设备遇雷击时，不论是直接雷击还是感应雷击，如果缺乏相应的保护，电力电子设备都将受到很大损害甚至报废。为防止雷击，我们一般在高处（例如屋顶、烟囱顶部）设置避雷针与大地相连，以防雷击时危及设备和人员安全。

安全接地与防雷接地都是为了给电子电力设备或者人员提供安全的防护措施，用来保护设备及人员的安全。典型的防雷接地

3、工 作 接 地

工作接地是为电路正常工作而提供的一个基准电位。这个基准电位一般设定为零。该基准电位可以设为电路系统中的某一点、某一段或某一块等。当该基准电位不与大地连接时，视为相对的零电位。但这种相对的零电位是不稳定的，它会随着外界电磁场的变化而变化，使系统的参数发生变化，从而导致电路系统工作不稳定。当该基准电位与大地连接时，基准电位视为大地的零电位，而不会随着外界电磁场的变化而变化。但是不合理的工作接地反而会增加电路的干扰。比如接地点不正确引起的干扰，电子设备的共同端没有正确连接而产生的干扰。

为了有效控制电路在工作中产生各种干扰，使之能符合电磁兼容原则。我们在设计电路时，根据电路的性质，可以将工作接地分以下为不同的种类，比如直流地、交流地、数字地、模拟地、信号地、功率地、电源地等。不同的接地应当分别设置。不要在一个电路里面将它们混合设在一起，例如数字地和模拟地就不能共一根地线，否则两种电路将产生非常强大的干扰，使电路陷入瘫痪！

稳压电路的工作接地

4、 信 号 地

信号地是各种物理量信号源零电位的公共基准地线。由于信号一般都较弱，易受干扰，不合理得接地会使电路产生干扰，因此对信号地的要求较高。典型的信号接地

5、 模 拟 地

模拟地是模拟电路零电位的公共基准地线。模拟电路中有小信号放大电路，多级放大，整流电路，稳压电路等等，不适当的接地会引起干扰，影响电路的正常工作。模拟电路中的接地对整个电路来说有很大的意义，它是整电路正常工作的基础之一。所以模拟电路中合理的接地对整个电路的作用不可忽视。

6、 数 字 地

数字地是数字电路零电位的公共基准地线。由于数字电路工作在脉冲状态，特别是脉冲的前后沿较陡或频率较高时，会产生大量的电磁波干扰电路。如果接地不合理，会使干扰加剧，所以对数字地的接地点选择和接地线的敷设也要充分考虑。

回复 Posted By: firedphoenix 2005-9-21 11:08:07

7、 电 源 地

电源地是电源零电位的公共基准地线。由于电源往往同时供电给系统中的各个单元，而各个单元要

求的供电性质和参数可能有很大差别，因此既要保证电源稳定可靠的工作，又要保证其它单元稳定可靠的工作。电源地一般是电源的负极。

8、功率地

功率地是负载电路或功率驱动电路的零电位的公共基准地线。由于负载电路或功率驱动电路的电流较强、电压较高，如果接地的地线电阻较大，会产生显著的电压降而产生较大的干扰，所以功率地线上的干扰较大。因此功率地必须与其它弱地地分别设置，以保证整个系统稳定可靠的工作。

9、屏蔽接地

屏蔽与接地应当配合使用，才能起到良好的屏蔽效果。主要是为了考虑电磁兼容，典型的两种屏蔽是静电屏蔽与交变电场屏蔽，下面分别介绍：

静电屏蔽

静电屏蔽：当用完整的金属屏蔽体将带电导体包围起来，在屏蔽体的内侧将感应出与带电导体等量异种的电荷，外侧出现与带电导体等量的同种电荷，因此外侧仍有电场存在。如果将金属屏蔽体接地，外侧的电荷将流入大地，金属壳外侧将不会存在电场，相当于壳内带电体的电场被屏蔽起来了。

交变电场屏蔽：为减少交变电场对敏感电路（比如多级放大电路、RAM、ROM 电路）的耦合干扰电压，可以在干扰源和敏感电路之间设置导电性好的金属屏蔽体，或将干扰源、敏感电路分别屏蔽，并将金属屏蔽体接地。只要金属屏蔽体良好接地，能极大的减小交变电场对敏感电路的耦合干扰电压，这样电路就能正常工作了。

屏蔽接地在生产生活中有着广泛的应用，下面我们来一起探讨：

电路的屏蔽罩接地

各种信号源和放大器易受电磁辐射干扰的电路应设置屏蔽罩。由于信号电路与屏蔽罩之间存在寄生电容，因此要将信号电路地线末端与屏蔽罩相连，以消除寄生电容的影响，并将屏蔽罩接地，以消除共模干扰。

电缆的屏蔽层接地

在某些通信设备中的弱信号传输电缆中，为了保证信号传输过程中的安全和稳定，使用外面带屏蔽网的电缆来使信号的传输稳定，防止干扰其他设备和防止自己被干扰。例如闭路电视使用的是同轴电缆，外面的金属网是用来屏蔽信号的。再如网线里面有8根细金属导线绕制的，其中4根就起屏蔽的作用，保证信号的数字信号地正确。

网线的绕制上就可以看到它的屏蔽作用

低频电路电缆的屏蔽层接地

低频电路电缆的屏蔽层接地应采用单点接地的方式，屏蔽层接地点应当与电路的接地点一致，一般是电源的负极。对于多层屏蔽电缆，每个屏蔽层应在一点接地，但各屏蔽层应相互绝缘。

4高频电路电缆的屏蔽层接地

高频电路电缆的屏蔽层接地应采用多点接地的方式。高频电路的信号在传递中会产生严重的电磁辐射，数字信号的传输会严重地衰减，如果没有良好的屏蔽，会使数字信号产生错误。一般采用一下原则：当电缆长度大于工作信号波长的0.15倍时，采用工作信号波长的0.15倍的间隔多点接地式。如果不能实现，则至少将屏蔽层两端接地。

系统的屏蔽体接地

当整个系统需要抵抗外界电磁干扰，或需要防止系统对外界产生电磁干扰时，应将整个系统屏蔽起来，并将屏蔽体接到系统地上。例如电脑的机箱、敏感电子仪器、某些仪表。

设备地

在现在的电子设备中，要出色地完成特定的工作，往往含有多种电路，比如低电平的信号电路（如高频电路、数字电路、小信号模拟电路等）、高电平的功率电路（如供电电路、继电器电路等）。为了安装电路板和其它元器件、为了抵抗外界电磁干扰而需要设备具有一定机械强度和屏蔽效能的外壳。

这些较复杂的设备接地是一般要遵循以下原则：

50Hz 电源零线应接到安全接地螺栓处，对于独立的设备，安全接地螺栓设在设备金属外壳上，并有良好电气连接；为防止机壳带电，危及人身安全，绝对不允许用电源零线作地线代替机壳地线；为防止高电压、大电流和强功率电路（如供电电路、继电器电路）对低电平电路（如高频电路、数字电路、模拟电路等）的干扰，一定要将他们的将它们分开接地，并保证接地点之间的距离。前者为功率地（强电地），后者为信号地（弱电地），信号地分为数字地和模拟地，数字地与模拟地要分开接地，最好采用单独电源供电并分别接地，信号地线应与功率地线和机壳地线相绝缘；

信号地线可另设一个和设备外壳相绝缘信号地接地螺栓，该信号地螺栓与安全接地螺栓的连接有三种方法，选用那种方法取决于接地的效果：一种是不连接，而成为浮地式，由于浮地的效果不好，建议不采用；二是直接连接成为单点接地式，注意是在低频电路中采用单点接地；三是通过1—3 μ F 电容器连接，而成为直流浮地式，交流接地式。其它的接地最后全部汇聚在安全接地螺栓上，该点应位于交流电源的进线处，然后通过接地线将接地极可靠地埋在土壤中。

7 系统地

工业现场动力线路密布，设备启停运转繁忙，因此存在严重的电场和磁场干扰。而工业控制系统又有几十乃至几百个输入输出通道分布在其中，导线之间形成相互耦合是通道干扰的主要原因之一。它们主要表现为电容性耦合、电感性耦合、电磁场辐射三种形式。系统接地就是使系统建立与大地的连接，是电子电力设备防止这些干扰并正常地工作。

系统的接地应当注意以下几点：参照设备的接地注意事项；设备外壳用设备外壳地线和机柜外壳相连；机柜外壳用机柜外壳地线和系统外壳相连；对于系统，安全接地螺栓设在系统金属外壳上，并保持良好电气连接；

——当系统内机柜、设备过多时，将导致数字地线、模拟地线、功率地线和机柜外壳地线过多，对此，可以考虑铺设两条互相并行并和系统外壳绝缘的半环形接地母线，一条为信号地母线，另一条为屏蔽地及机柜外壳地母线；系统内各信号地就近接到信号地母线上，系统内各屏蔽地及机柜外壳地就近接到屏蔽地及机柜外壳地母线上；两条半环形接地母线的中部靠近安全接地螺栓，屏蔽地及机柜外壳地母线接到安全接地螺栓上；信号地母线接到信号地螺栓上；母线的电气性能要良好，电阻要尽可能的小。

——当系统用三相电源供电时，由于各负载用电量和用电的不同时性，如果不接地，必然导致三相不平衡，造成三相电源中心点电位偏移，为此将电源零线接到安全接地螺栓上，迫使三相电源中心点电位保持零电位，从而防止三相电源中心点电位偏移所产生的干扰；

——工作接地线应采用铜芯绝缘导线或电缆，不得利用镀锌扁铁或金属软管；工作接地线与保护接地线，必须分开，保护接地导体不得利用金属软管；埋设时，将接地极打入地表层一定深度倒入盐水，地线周围最好全部采用炭粉实埋，用来增强导电性；一般系统接地电阻小于4 Ω ，共点接地电阻小于1 Ω ，移动设备，接地电阻不大于10 Ω 。

第三章：电源分布系统的分析

第一：基本概念

- 电源分布系统 Power Distribution System (PDS)
- 当电源、地层之间存在足够的去耦电容后，其交流阻抗极小，交流信号可以在任何一层上传输。换言之，对于交流信号而言，电源、地层是没有区别的，可以统称为平面 (Plane)
- 平面 (Plane) 为电流回路提供最低阻抗回路
- PDS 阻抗

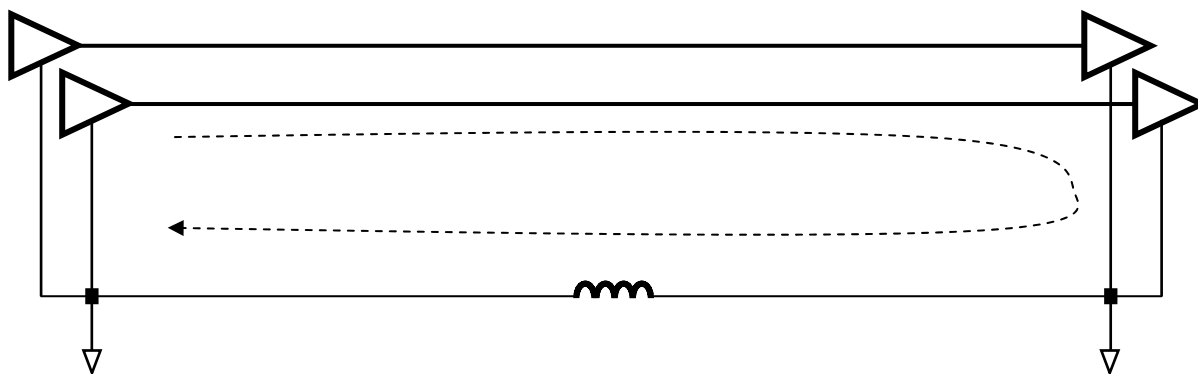
$$Z_{PDS} = \frac{\text{电源电压} \times \text{允许电压波动的比率 (百分数)} \div 100}{\text{需要的电流}}$$

设计目标

- 为数字信号提供稳定的电压参考
- 为逻辑电路正常工作提供电源

为数字信号提供稳定的电压参考

- 为逻辑电路提供低阻抗的接地连接
- 为逻辑电路提供低阻抗的电源连接
- 为电源和地提供低交流阻抗的通路



- 公共通路阻抗将产生电源和地电位差
 - $XPSW = ESR + 2\pi f \times ESL$
 - ESR —— 电源分布系统寄生电阻。低频或直流情况下，是造成电源电位差的主要原因。
 - ESL —— 电源分布系统寄生电感。高频情况下，交变电流将在寄生电感上产生电源电位差，其幅度远大于寄生电阻的影响。

一般设计规则（1）

- PDS 必须为电路正常工作提供稳定的、无噪声的电压和电流
- 为数字信号提供稳定的电压参考
- 对于每一个电路来说，PDS 应当被视为独立的、相互隔离的，以保证噪声不能通过 PDS 耦合到其他电路
- 电源、地平面（线）之间应具有尽可能小的交流阻抗
- PDS 必须为信号提供无干扰的回流通路
- 电源、地平面应同时具备空间电场的屏蔽作用
- 尽可能采用平面设计，或保持电源和地线尽可能短和宽，避免“梳状”地线
- “背靠背”的电源和地层设计，具有最小的 PDS 阻抗，并具备高频去耦作用，能有效抑制高频噪声
- 配置足够的、均匀分布的去耦电容
- 在数模混合设计中，应为数字电路和模拟电路分别提供独立的 PDS
- 大量的不同逻辑电平、不同噪声容限的电路（如 TTL、ECL 等）在混合设计中，应为它们分别提供独立的 PDS
- 不同的电源、地层应相对隔离，不直接叠压

第二：多层板的叠层结构

- 叠层结构的设计主要考虑以下因素
 - 稳定、低噪声、低交流阻抗的 PDS
 - 传输线结构要求
 - 传输线特性阻抗要求

- 串扰噪声抑制
- 空间电磁干扰的吸收和屏蔽
- 结构对称，防止变形
- 在高速数字设计中的一般规则是
 - 电源层数 + 地层数 = 信号层数
 - 电源层和地层尽可能成对设计，并至少有一对是“背靠背”设计
 - 采用带状线结构，关键信号传输应采用对称带状线

第三：低频大容量电容 (bulk)

- 在所有的信号管脚开关同时处于最大的容性负载条件时，提供稳定的直流电压、电流
- 通常选用大容量钽电容，电压额定值一般为电路额定工作电压的 2-5 倍
- 放置位置
 - 时钟电路附近
 - 输入/输出连接处
 - 大功耗电路附近
 - 远离电源馈入点的位置
- 计算电路的最大交变电流 (ΔI)
- 给出电路所允许的最大电源电位差噪声 (ΔV)
- 计算电路所允许的最大 $X_{MAX} = \Delta V / \Delta I$
- 给出电源、地分布线的寄生电感 L_{PSW}
- 计算电源、地分布线的最高响应频率 F_{PSW}

$$F_{PSW} = \frac{X_{MAX}}{2 \times \pi \times L_{PSW}}$$

- 计算去耦所需的最小电容值 C_{bypass}

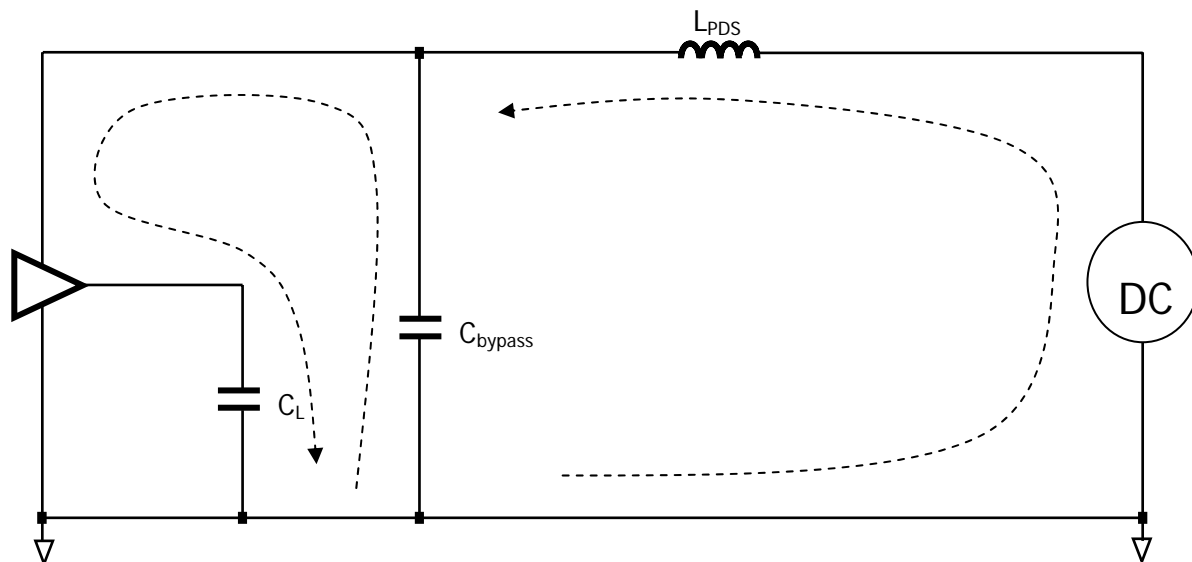
$$C_{bypass} = \frac{1}{2 \times \pi \times F_{PSW} \times X_{MAX}}$$

- 根据去耦电容的引脚电感 L_C ，计算其最高响应频率 F_{bypass}

$$F_{bypass} = \frac{X_{MAX}}{2 \times \pi \times L_C}$$

第四：高频去耦电容

- 高频去耦电容为电路提供本地的低阻抗直流源



- 高频去耦电容的阻抗必须小于 XPSW

选择高频去耦电容的一般原则

- 自谐振频率 > 需抑制的时钟谐波频率
- 提供电路瞬态工作能量

高频去耦电容的选择步骤

- 计算系统在高温下正常工作所能允许的电感 L_{tot}

$$L_{tot} = \frac{X_{MAX}}{2 \times \pi \times F_{knee}} = \frac{X_{MAX} T_r}{\pi}$$

- 给出电容的引脚电感 L_C
- 计算并联电容的数目 N

$$N = \frac{L_C}{L_{tot}}$$

- 计算并联电容值 $C_{Parallel}$

$$C_{parallel} = \frac{1}{2 \times \pi \times F_{bypass} \times X_{MAX}}$$

- 计算每一个电容的值 $C_{element}$

$$C_{element} = \frac{C_{parallel}}{N}$$

高频去耦电容的选择实例

- 某 5V CMOS 电路板有 100 个门，分别驱动 10pF 负载，边沿时间为 5ns。电源分布线的电感为 100nH。设电容引脚电感 $L_C=5nH$ 。

$$T_r = 5ns$$

$$X_{MAX} = 0.1\Omega$$

$$F_{bypass} = 3.18MHz$$

$$L_{tot} = \frac{X_{MAX} \times T_r}{\pi} = 0.159nH$$

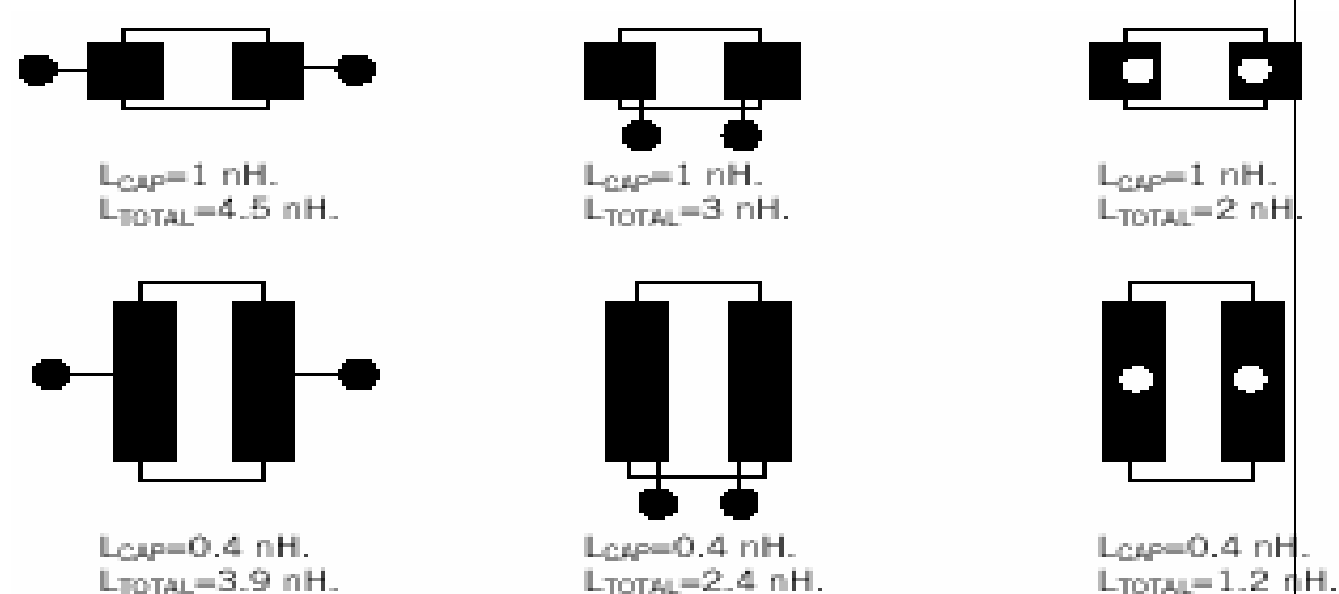
$$N = \frac{L_C}{L_{tot}} = 32$$

$$C_{parallel} = \frac{1}{2 \times \pi \times F_{bypass} \times X_{MAX}} = 0.5\mu F$$

$$C_{element} = \frac{C_{parallel}}{N} = 0.016\mu F$$

第五：表面贴装电容的布局和布线

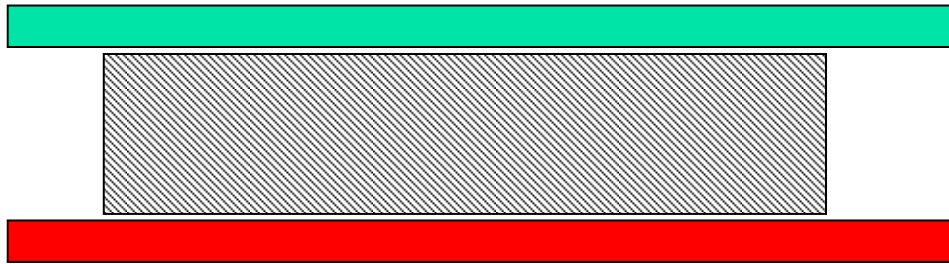
不同的布局，产生的寄生电感的数值相差很大



- 应采用较大的过孔
- 电容焊盘到过孔的引线应尽可能短和宽

第六：多层 PCB 中的平面电容

- 多层 PCB 中直接相邻（“背靠背”）的电源和地平面构成了一个具有最小交流阻抗的平面电容



$$C_{plane} = \frac{0.225 \times \epsilon_r \times A}{d} \quad \text{pF}$$

A — 平面重叠面积，in 例如：当采用FR-4材料（ $\epsilon_r=4.5$ ）

d — 间隔距离，in

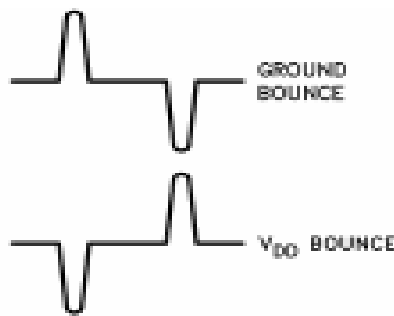
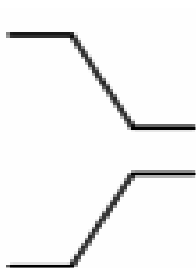
ϵ_r — 绝缘介质的介电常数

d=0.01 in时，

$$C_{plane} = 100\text{pF}/\text{in}^2$$

第六：噪声抑制

- 系统电源变化
- 系统电源的电位差
- 系统逻辑地的电位差
- 地电平抖动 GB 现象



- 抑制 GB 的一般方法
 - 采用较小的封装形式
 - 采用适当的电源、地针数目和合理布局
 - 减小输出电压摆幅
 - 限制同时同相转换状态的输出单元数目
 - 增加传输线的特性阻抗
 - 减少容性负载
 - 在输出端串接阻尼电阻