
有源晶振与无源晶振的使用说明

目 录

一.有源晶振与无源晶振的比较.....	1
二.有源晶振的管脚.....	2
三.有源晶振内部结构.....	3
四.有源晶振的输出波形.....	5
五.有源晶振的典型电路.....	5

一.有源晶振与无源晶振的比较

无源晶振：就是一个晶体，本身不能振荡,依靠配合其他 IC 内部振荡电路工作。

有源晶振：晶体+振荡电路，封装在一起。给他供上电源，就有波形输出。。。

1、无源晶体——无源晶体需要用 DSP 片内的振荡器，在 datasheet 上有建议的连接方法。无源晶体没有电压的问题，信号电平是可变的，也就是说是根据起振电路来决定的，同样的晶体可以适用于多种电压，可用于多种不同时钟信号电压要求的 DSP，而且价格通常也较低，因此对于一般的应用如果条件许可建议用晶体，这尤其适合于产品线丰富批量大的生产者。无源晶体相对于晶振而言其缺陷是信号质量较差，通常需要精确匹配外围电路（用于信号匹配的电容、电感、电阻等），更换不同频率的晶体时周边配置电路需要做相应的调整。建议采用精度较高的石英晶体，尽可能不要采用精度低的陶瓷警惕。

2、有源晶振——有源晶振不需要 DSP 的内部振荡器，信号质量好，比较稳定，而且连接方式相对简单(主要是做好电源滤波,通常使用一个电容和电感构成的 PI 型滤波网络,输出端用一个小阻值的电阻过滤信号即可),不需要复杂的配置电路。有源晶振通常的用法：一脚悬空，二脚接地，三脚接输出，四脚接电压。相对于无源晶体，有源晶振的缺陷是其信号电平是固定的，需要选择好合适输出电平，灵活性较差，而且价格高。对于时序要求敏感的应用，个人认为还是有源的晶振好，因为可以选用比较精密的晶振，甚至是高档的温度补偿晶振。有些 DSP 内部没有起振电路，只能使用有源的晶振，如 TI 的 6000 系列等。有源晶振相比于无源晶体通常体积较大，但现在许多有源晶振是表贴的，体积和晶体相当，有的甚至比许多晶体还要小。

几点注意事项：

1、需要倍频的 DSP 需要配置好 PLL 周边配置电路，主要是隔离和滤波；

2、20MHz 以下的晶体晶振基本上都是基频的器件，稳定度好，20MHz 以上的大多是谐波的（如 3 次谐波、5 次谐波等等），稳定度差，因此强烈建议使用低频的器件，毕竟倍频用的 PLL 电路需要的周边配置主要是电容、电阻、电感，其稳定度和价格方面远远好于晶体晶振器件；

3、时钟信号走线长度尽可能短，线宽尽可能大，与其它印制线间距尽可能大，紧靠器件布局布线，必要时可以走内层，以及用地线包围；

4、通过背板从外部引入时钟信号时有特殊的设计要求，需要详细参考相关的资料。

此外还要做一些说明：

总体来说晶振的稳定度等方面好于晶体，尤其是精密测量等领域，绝大多数用的都是高档的晶振，这样就可以把各种补偿技术集成在一起，减少了设计的复杂性。试想，如果采用晶体，然后自己设计波形整形、抗干扰、温度补偿，那样的话设计的复杂性将是什么样的呢？我们这里设计射频电路等对时钟要求高的场合，就是采用高精度温补晶振的，工业级的要好几百元一个。

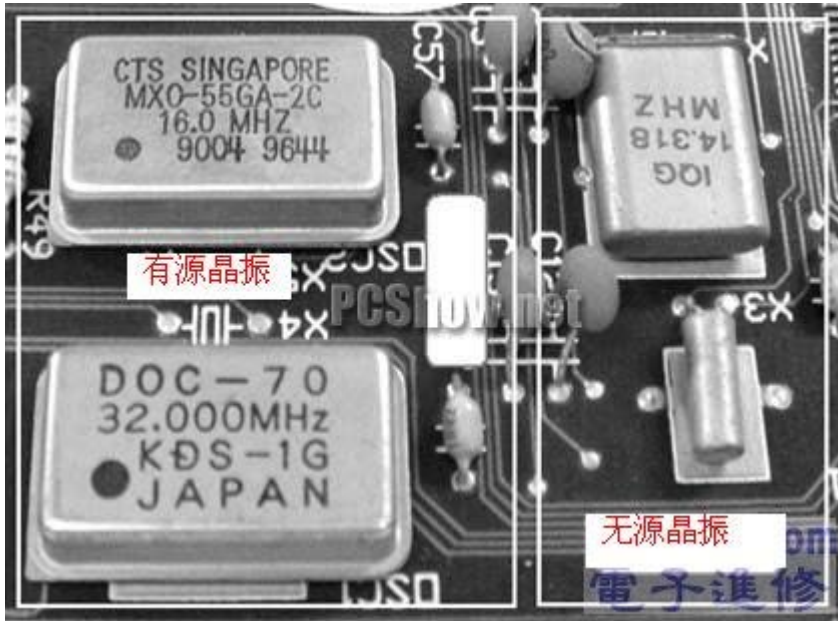
特殊领域的应用如果找不到合适的晶振，也就是说设计的复杂性超出了市场上成品晶振水平，就必须自己设计了，这种情况下就要选用晶体了，不过这些晶体肯定不是市场上的普通晶体，而是特殊的高端晶体，如红宝石晶体等等。

更高要求的领域情况更特殊，我们这里在高精度测试时采用的时钟甚至是原子钟、铷钟等设备提供的，通过专用的射频接插件连接，是个大型设备，相当笨重

1. 有源晶振与无源晶振的区别

无源晶振为 crystal（晶体）无源晶振是有 2 个引脚的无极性元件，需要借助于时钟电路才能产生振荡信号，自身无法振荡起来；

有源晶振则叫做 oscillator（振荡器）。有源晶振有 4 只引脚，是一个完整的振荡器，其中除了石英晶体外，还有晶体管和阻容元件，因此体积较大。



2. 无源晶振和有源晶振的优缺点

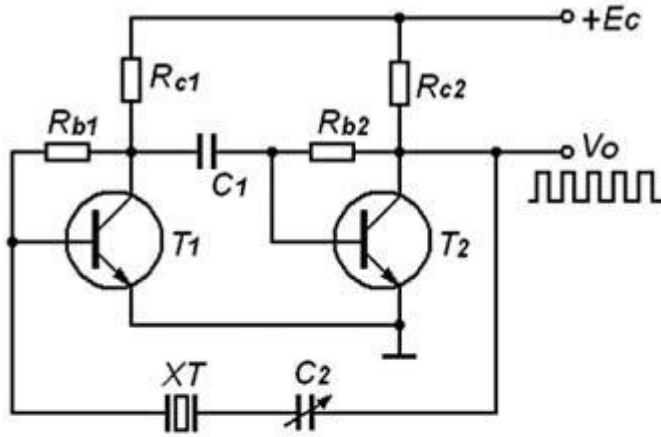
无源晶体相对于晶振而言其缺陷是信号质量较差，通常需要精确匹配外围电路（用于信号匹配的电容、电感、电阻等），更换不同频率的晶体时周边配置电路需要做相应的调整。建议采用精度较高的石英晶体，尽可能不要采用精度低的陶瓷警惕。

相对于无源晶体，有源晶振的缺陷是其信号电平是固定的，需要选择好合适输出电平，灵活性较差，而且价格高。对于时序要求敏感的应用，个人认为还是有源的晶振好，因为可以选用比较精密的晶振，甚至是高档的温度补偿晶振。

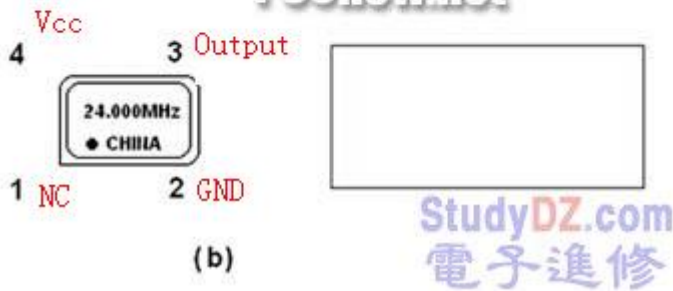
二.有源晶振的管脚

无源晶振两个管脚可以任意。

有源晶振根据封装不同，管脚排列不同（打点的为“1脚”，逆时针看）



(a) PCShow.net



有个点标记的为 1 脚，按逆时针（管脚向下）分别为 2、3、4。

有源晶振通常的用法：一脚悬空，二脚接地，三脚接输出，四脚接电压。

方形有源晶振引脚分布：

1、正方形的，使用 DIP-8 封装，打点的是 1 脚。

1-NC； 4-GND； 5-Output； 8-VCC

2、长方形的，使用 DIP-14 封装，打点的是 1 脚。

1-NC； 7-GND； 8-Output； 14-VCC

BTW：

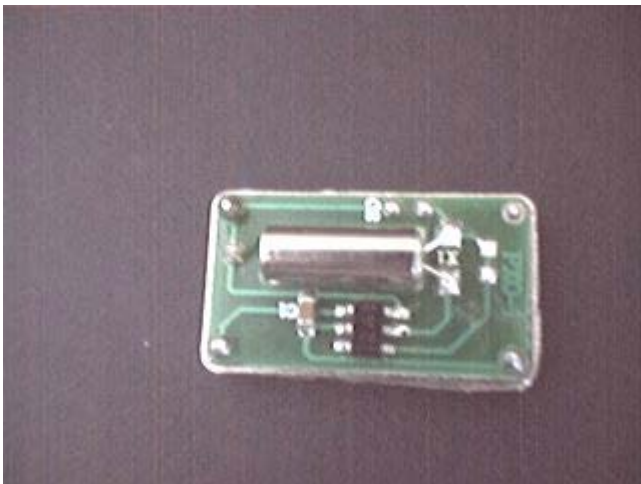
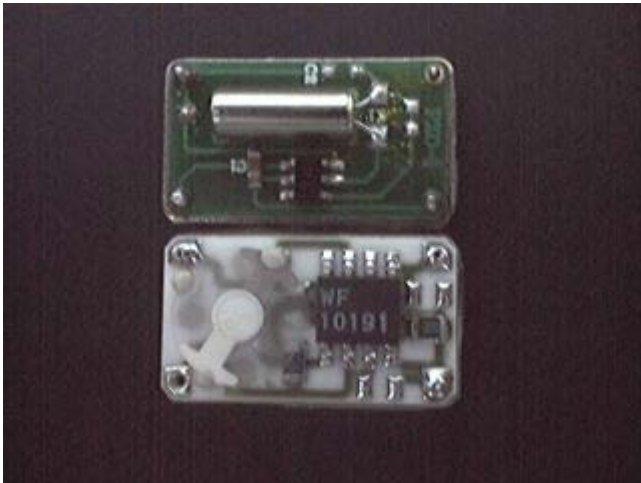
1、电源有两种，一种是 TTL，只能用 5V，一种是 HC 的，可以 3.3V/5V

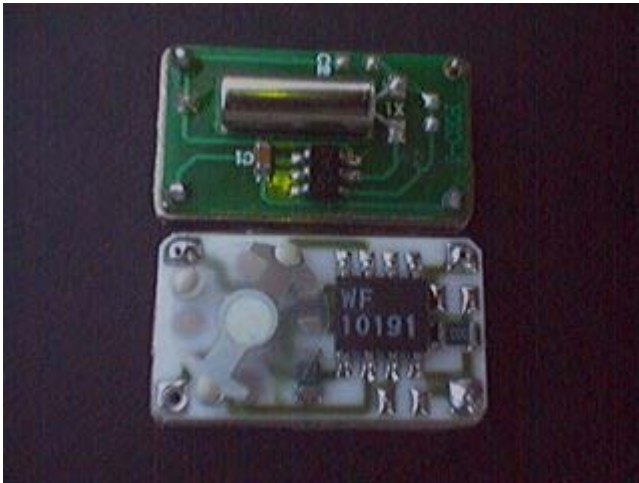
2、边沿有一个是尖角，三个圆角，尖角的是一脚，和打点一致。

Vcc out

NC（点） GND

三.有源晶振内部结构





可以看到 有源晶振 = 普通晶振+逻辑电路

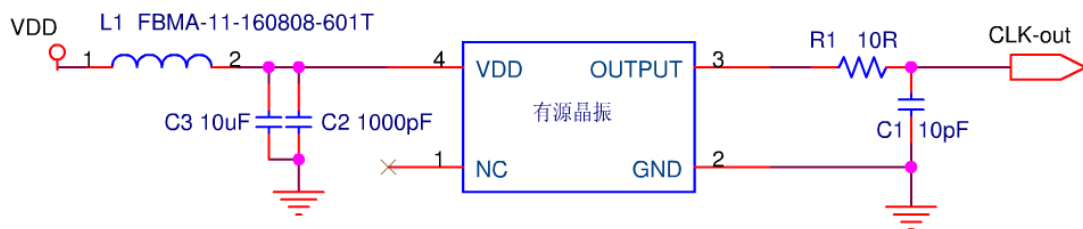
四.有源晶振的输出波形

无源晶振输出正弦波。

有源晶振输出正弦波或方波。

如果有源晶振把整形电路做在有源晶振里面的话，输出就是方波，但很多时候在示波器上看到的还是波形不太好的正弦波，这是由于示波器的带宽不够，好像有源晶振 20MHz，如果用 40MHz 或 60MHz 的示波器测量，显示的是正弦波，这是由于方波的傅里叶分解为基频和奇次谐波的叠加，带宽不够的话，就只剩下基频 20MHz 和 60MHz 的谐波，所以显示正弦波。完美的再现方波需要至少 10 倍的带宽，5 倍的带宽只能算是勉强，所以需要至少 100M 的示波器。

五.有源晶振的典型电路



备注

- 1、R1为预留匹配设计，可根据实验情况进行调整或更换磁珠处理
- 2、C1为预留设计，可根据实际情况进行增加或调整处理；



如上图,为有源晶振 EMC 标准设计电路,如果对 EMC 要求不高,可以去掉 L1,及 C1. 只保留电源输入端的去耦电容,取 0.1uf 即可,输出端保留输出电阻,约 10 到 27 欧姆.

说明:

1.电源端磁珠 L1 与电容 C2,C3 构成 LC 滤波电路.

2.关于输出端串联的电阻的作用.

串电阻是为了减小反射波,避免反射波叠加引起过冲。有时,不同批次的板子特性不一样,留个电阻位置便于调整板子状态到最佳。如无必要串电阻,就用 0 欧电阻连接。具体作用如下:

1 可以减少谐波,有源晶体输出的是方波,这将引起谐波干扰,尤其是阻抗严重不匹配的情况下,加上电阻后,该电阻将与输入电容构成 RC 积分平滑电路,将方波转换为近似正弦波,虽然信号的完整性受到一定影响,但由于该信号还要经过后级放大、整形后才作为时钟信号,因此,性能并不受影响,该电阻的大小需要根据输入端的阻抗、输入等效电容,有源晶体的输出阻抗等因素选择。

2,可以进行阻抗匹配,减小回波干扰及导致的信号过冲。我们知道,只要阻抗不匹配,都会产生信号反射,即回波,有源晶体的输出阻抗通常都很低,一般在几百欧以下,而信号源的输入端在芯片内部结构上通常是运放的输入端,由芯片的内部电路与外部的无源石英晶体构成谐振电路(使用有源晶体后就不需要这个晶体了),这个运放的输出阻抗都在兆欧以上。

一般这个输出电阻可以串 27 欧姆左右.