

射频电路的 PCB 设计

随着通信技术的发展,手持无线射频电路技术运用越来越广,如:无线寻呼机、手机、无线 PDA 等,其中的射频电路的性能指标直接影响整个产品的质量。这些掌上产品的一个最大特点就是小型化,而小型化意味着元器件的密度很大,这使得元器件(包括 SMD、SMC、裸片等)的相互干扰十分突出。电磁干扰信号如果处理不当,可能造成整个电路系统的无法正常工作,因此,如何防止和抑制电磁干扰,提高电磁兼容性,就成为设计射频电路 PCB 时的一个非常重要的课题。同一电路,不同的 PCB 设计结构,其性能指标会相差很大。本讨论采用 Protel99 SE 软件进行掌上产品的射频电路 PCB 设计时,如果最大限度地实现电路的性能指标,以达到电磁兼容要求。

1 板材的选择 印刷电路板的基材包括有机类与无机类两大类。基材中最重要的性能是介电常数 ϵ_r 、耗散因子(或称介质损耗) $\tan \delta$ 、热膨胀系数 CET 和吸湿率。其中 ϵ_r 影响电路阻抗及信号传输速率。对于高频电路,介电常数公差是首要考虑的更关键因素,应选择介电常数公差小的基材。

2 PCB 设计流程由于 Protel99 SE 软件的使用与 Protel 98 等软件不同,因此,首先简要讨论采用 Protel99 SE 软件进行 PCB 设计的流程。

①由于 Protel99 SE 采用的是工程(PROJECT)数据库模式管理,在 Windows 99 下是隐含的,所以应先键立 1 个数据库文件用于管理所设计的电路原理图与 PCB 版图。

②原理图的设计。为了可以实现网络连接,在进行原理设计之间,所用到的元器件都必须在元器件库中存在,否则,应在 SCHLIB 中做出所需的元器件并存入库文件中。然后,只需从元器件库中调用所需的元器件,并根据所设计的电路图进行连接即可。

③原理图设计完成后,可形成一个网络表以备进行 PCB 设计时使用。

④PCB 的设计。

a.PCB 外形及尺寸的确定。根据所设计的 PCB 在产品的位置、空间的大小、形状以及与其它部件的配合来确定 PCB 的外形与尺寸。在 MECHANICAL LAYER 层用 PLACE TRACK 命令画出 PCB 的外形。

b.根据 SMT 的要求,在 PCB 上制作定位孔、视眼、参考点等。

c.元器件的制作。假如需要使用一些元器件库中不存在的特殊元器件,则在布局之前需先进行元器件的制作。在 Protel99 SE 中制作元器件的过程比较简单,选择“DESIGN”菜单中的“MAKE LIBRARY”命令后就进入了元器件制作窗口,再选择“TOOL”菜单中的“NEW COMPONENT”命令就可以进行元器件的设计。这时只需根据实际元器件的形状、大小等在 TOP LAYER 层以 PLACE PAD 等命令在一定的位罝画出相应的焊盘并编辑成所需的焊盘(包括焊盘形状、大小、内径尺寸及角度等,另外还应标出焊盘相应的引脚名),然后以 PLACE TRACK 命令在 TOP OVERLAYER 层中画出元器件的最大外形,取一个元器件名存入元器件库中即可。

d.元器件制作完成后,进行布局及布线,这两部分在下面具体进行讨论。

e.以上过程完成后必须进行检查。这一方面包括电路原理的检查,另一方面还必须检查相互间的匹配及装配问题。电路原理的检查可以人工检查,也可以采用网络自动检查(原理图形成的网络与 PCB 形成的网络进行比较即可)。

f.检查无误后,对文件进行存档、输出。在 Protel99 SE 中必须使用“FILE”选项中的“EXPORT”命令,把文件存放到指定的路径与文件中(“IMPORT”命令则是把某一文件调入到 Protel99 SE 中)。注:在 Protel99 SE 中“FILE”选项中的“SAVE COPY AS...”命令执行后,所选取的文件名在 Windows 98 中是不可见的,所以在资源管理器中是看不到该文件的。这与 Protel 98 中的“SAVE AS...”功能不完全一样。

3 元器件的布局

由于 SMT 一般采用红外炉热流焊来实现元器件的焊接,因而元器件的布局影响到焊点的质量,进而影响到产品的成品率。而对于射频电路 PCB 设计而言,电磁兼容性要求每个电路模块尽量不产生电磁辐射,并且具有一定的抗电磁干扰能力,因此,元器件的布局还直接影响到电路本身的干扰及抗干扰能力,这也直接关系到所设计电路的性能。因此,在进行射频电路 PCB 设计时除了要考虑普通 PCB 设计时的布局外,主要还须考虑如何减小射频电路中各部分之间相互干扰、如何减小电路本身对其它电路的干扰以及电路本身的抗干扰能力。根据经验,对于射频电路效果的好坏不仅取决于射频电路板本身的性能指标,很大部分还取决于与 CPU 处理板间的相互影响,因此,在进行 PCB 设计时,合理布局显得尤为重要。

布局总原则:元器件应尽可能同一方向排列,通过选择 PCB 进入熔锡系统的方向来减少甚至避免焊接不良的现象;根据经验元器件间最少要有 0.5mm 的间距才能满足元器件的熔锡要求,若 PCB 板的空间允许,元器件的间距应尽可能宽。对于双面板一般应设计一面为 SMD 及 SMC 元件,另一面则为分立元件。

布局中应注意:

先确定与其它 PCB 板或系统的接口元器件在 PCB 板上的位置,必须注意接口元器件间的配合问题(如元器件的方向等)。

因为掌上用品的体积都很小，元器件间排列很紧凑，因此对于体积较大的元器件，必须优先考虑，确定出相应位置，并考虑相互间的配合问题。

认真分析电路结构，对电路进行分块处理（如高频放大电路、混频电路及解调电路等），尽可能将强电信号和弱电信号分开，将数字信号电路和模拟信号电路分开，完成同一功能的电路应尽量安排在一定的范围之内，从而减小信号环路面积；各部分电路的滤波网络必须就近连接，这样不仅可以减小辐射，而且可以减少被干扰的几率，根据电路的抗干扰能力。

根据单元电路在使用中对电磁兼容性敏感程度不同进行分组。对于电路中易受干扰部分的元器件在布局时还应尽量避开干扰源（比如来自数据处理板上 CPU 的干扰等）。

4 布线

在基本完成元器件的布局后，就可开始布线了。布线的基本原则为：在组装密度许可情况下后，尽量选用低密度布线设计，并且信号走线尽量粗细一致，有利于阻抗匹配。

对于射频电路，信号线的走向、宽度、线间距的不合理设计，可能造成信号信号传输线之间的交叉干扰；另外，系统电源自身还存在噪声干扰，所以在设计射频电路 PCB 时一定要综合考虑，合理布线。

布线时，所有走线应远离 PCB 板的边框（2mm 左右），以免 PCB 板制作时造成断线或有断线的隐患。电源线要尽可能宽，以减少环路电阻，同时，使电源线、地线的走向和数据传递的方向一致，以提高抗干扰能力；所布信号线应尽可能短，并尽量减少过孔数目；各元器件间的连线越短越好，以减少分布参数和相互间的电磁干扰；对于不相容的信号线应尽量相互远离，而且尽量避免平行走线，而在正向两面的信号线应用互垂直；布线时在需要拐角的地址方应以 135° 角为宜，避免拐直角。

布线时与焊盘直接相连的线条不宜太宽，走线应尽量离开不相连的元器件，以免短路；过孔不旋画在元器件上，且应尽量远离不相连的元器件，以免在生产中出现虚焊、连焊、短路等现象。

在射频电路 PCB 设计中，电源线和地线的正确布线显得尤其重要，合理的设计是克服电磁干扰的最重要的手段。PCB 上相当多的干扰源是通过电源和地线产生的，其中地线引起的噪声干扰最大。

地线容易形成电磁干扰的主要原因于地线存在阻抗。当有电流流过地线时，就会在地线上产生电压，从而产生地线环路电流，形成地线的环路干扰。当多个电路共用一段地线时，就会形成公共阻抗耦合，从而产生所谓的地线噪声。因此，在对射频电路 PCB 的地线进行布线时应该做到：

首先，对电路进行分块处理，射频电路基本上可分成高频放大、混频、解调、本振等部分，要为各个电路模块提供一个公共电位参考点即各模块电路各自的地线，这样信号就可以在不同的电路模块之间传输。然后，汇总于射频电路 PCB 接入地线的地方，即汇总于总地线。由于只存在一个参考点，因此没有公共阻抗耦合存在，从而也就没有相互干扰问题。

数字区与模拟区尽可能地进行隔离，并且数字地与模拟地要分离，最后接于电源地。

在各部分电路内部的地线也要注意单点接地原则，尽量减小信号环路面积，并与相应的滤波电路的地址就近相接。

在空间允许的情况下，各模块之间最好能以地线进行隔离，防止相互之间的信号耦合效应。

5 结论

射频电路 PCB 设计的关键在于如何减少辐射能力以及如何提高抗干扰能力，合理的布局与布线是设计射频电路 PCB 的保证。文中所述方法有利于提高射频电路 PCB 设计的可靠性，解决好电磁干扰问题，进而达到电磁兼容的目的。

RF 设计过程中降低信号耦合的 PCB 布线技巧

作者：未知 文章来源：smt 专家网 点击数： 更新时间：2005-8-21

新一轮蓝牙设备、无绳电话和蜂窝电话需求高潮正促使中国电子工程师越来越关注 RF 电路设计技巧。RF 电路板的设计是最令设计工程师感到头疼的部分，如想一次获得成功，仔细规划和注重细节是必须加以高度重视的两大关键设计规则。

射频(RF)电路板设计由于在理论上还有很多不确定性，因此常被形容为一种“黑色艺术”，但这个观点只有部分正确，RF 电路板设计也有许多可以遵循的准则和不应该被忽视的法则。不过，在实际设计时，真正实用的技巧是当这些准则和法则因各种设计约束而无法准确地实施时如何对它们进行折衷处理。

当然，有许多重要的 RF 设计课题值得讨论，包括阻抗和阻抗匹配、绝缘层材料和层叠板以及波长和驻波，不过，本文将集中探讨与 RF 电路板分区设计有关的各种问题。

今天的蜂窝电话设计以各种方式将所有的东西集成在一起，这对 RF 电路板设计来说很不利。现在业界竞争非常激烈，人人都在找办法用最小的尺寸和最小的成本集成最多的功能。模拟、数字和 RF 电路都紧密地挤在一起，用来隔开各自问题区域的空间非常小，而且考虑到成本因素，电路板层数往往又减到最小。令人感到不可思议的是，多用途芯片可将多种功能集成在一个非常小的裸片上，而且连接外界的引脚之间排列得又非常紧密，因此 RF、IF、模拟和数字

信号非常靠近，但它们通常在电气上是不相干的。电源分配可能对设计者来说是一个噩梦，为了延长电池寿命，电路的不同部分是根据需要而分时工作的，并由软件来控制转换。这意味着你可能需要为你的蜂窝电话提供 5 到 6 种工作电源。

RF 布局概念

在设计 RF 布局时，有几个总的原则必须优先加以满足：

尽可能地把高功率 RF 放大器(HPA)和低噪声放大器(LNA)隔离开来，简单地说，就是让高功率 RF 发射电路远离低功率 RF 接收电路。如果你的 PCB 板上有很多物理空间，那么你可以很容易地做到这一点，但通常元器件很多，PCB 空间较小，因而这通常是不可能的。你可以把他们放在 PCB 板的两面，或者让它们交替工作，而不是同时工作。高功率电路有时还可包括 RF 缓冲器和压控制振荡器(VCO)。

确保 PCB 板上高功率区至少有一整块地，最好上面没有过孔，当然，铜皮越多越好。稍后，我们将讨论如何根据需要打破这个设计原则，以及如何避免由此而可能引起的问题。

芯片和电源去耦同样也极为重要，稍后将讨论实现这个原则的几种方法。

RF 输出通常需要远离 RF 输入，稍后我们将进行详细讨论。

敏感的模拟信号应该尽可能远离高速数字信号和 RF 信号。

如何进行分区？

设计分区可以分解为物理分区和电气分区。物理分区主要涉及元器件布局、朝向和屏蔽等问题；电气分区可以继续分解为电源分配、RF 走线、敏感电路和信号以及接地等的分区。

首先我们讨论物理分区问题。元器件布局是实现一个优秀 RF 设计的关键，最有效的技术是首先固定位于 RF 路径上的元器件，并调整其朝向以将 RF 路径的长度减到最小，使输入远离输出，并尽可能远地分离高功率电路和低功率电路。

最有效的电路板堆叠方法是将主接地面(主地)安排在表层下的第二层，并尽可能将 RF 线走在表层上。将 RF 路径上的过孔尺寸减到最小不仅可以减少路径电感，而且还可以减少主地上的虚焊点，并可减少 RF 能量泄漏到层叠板内其他区域的机会。

在物理空间上，像多级放大器这样的线性电路通常足以将多个 RF 区之间相互隔离开来，但是双工器、混频器和中频放大器/混频器总是有多个 RF/IF 信号相互干扰，因此必须小心地将这一影响减到最小。RF 与 IF 走线应尽可能走十字交叉，并尽可能在它们之间隔一块地。正确的 RF 路径对整块 PCB 板的性能而言非常重要，这也就是为什么元器件布局通常在蜂窝电话 PCB 板设计中占大部分时间的原因。

在蜂窝电话 PCB 板上，通常可以将低噪声放大器电路放在 PCB 板的某一面，而高功率放大器放在另一面，并最终通过双工器把它们在同一面上连接到 RF 端和基带处理器端的天线上。需要一些技巧来确保直通过孔不会把 RF 能量从板的一面传递到另一面，常用的技术是在两面都使用盲孔。可以通过将直通过孔安排在 PCB 板两面都不受 RF 干扰的区域来将直通过孔的不利影响减到最小。

有时不太可能在多个电路块之间保证足够的隔离，在这种情况下就必须考虑采用金属屏蔽罩将射频能量屏蔽在 RF 区域内，但金属屏蔽罩也存在问题，例如：自身成本和装配成本都很贵；

外形不规则的金属屏蔽罩在制造时很难保证高精度，长方形或正方形金属屏蔽罩又使元器件布局受到一些限制；金属屏蔽罩不利于元器件更换和故障定位；由于金属屏蔽罩必须焊在地上，必须与元器件保持一个适当距离，因此需要占用宝贵的 PCB 板空间。

尽可能保证屏蔽罩的完整非常重要，进入金属屏蔽罩的数字信号线应该尽可能走内层，而且最好走线层的下面一层 PCB 是地层。RF 信号线可以从金属屏蔽罩底部的小缺口和地缺口处的布线层上走出去，不过缺口处周围要尽可能地多布一些地，不同层上的地可通过多个过孔连在一起。

尽管有以上的问题，但是金属屏蔽罩非常有效，而且常常还是隔离关键电路的唯一解决方案。

此外，恰当和有效的芯片电源去耦也非常重要。许多集成了线性线路的 RF 芯片对电源的噪音非常敏感，通常每个芯片都需要采用高达四个电容和一个隔离电感来确保滤除所有的电源噪音)。

最小电容值通常取决于其自谐振频率和低引脚电感，C4 的值就是据此选择的。C3 和 C2 的值由于其自身电感的关系而相对较大一些，从而 RF 去耦效果要差一些，不过它们较适合于滤除较低频率的噪声信号。电感 L1 使 RF 信号无法从电源线耦合到芯片中。记住：所有的走线都是一条潜在的既可接收也可发射 RF 信号的天线，另外将感应的射频信号与关键线路隔离开也很必要。

这些去耦元件的物理位置通常也很关键，这几个重要元件的布局原则是：C4 要尽可能靠近 IC 引脚并接地，C3 必须最靠近 C4，C2 必须最靠近 C3，而且 IC 引脚与 C4 的连接走线要尽可能短，这几个元件的接地端(尤其是 C4)通常应

当通过下一地层与芯片的接地引脚相连。将元件与地层相连的过孔应该尽可能靠近 PCB 板上元件焊盘，最好是使用打在焊盘上的盲孔以将连接线电感减到最小，电感应该靠近 C1。

一块集成电路或放大器常常带有一个开漏极输出，因此需要一个上拉电感来提供一个高阻抗 RF 负载和一个低阻抗直流电源，同样的原则也适用于对这一电感端的电源进行去耦。有些芯片需要多个电源才能工作，因此你可能需要两到三套电容和电感来分别对它们进行去耦处理，如果该芯片周围没有足够空间的话，那么可能会遇到一些麻烦。

记住电感极少并行靠在一起，因为这将形成一个空芯变压器并相互感应产生干扰信号，因此它们之间的距离至少要相当于其中一个器件的高度，或者成直角排列以将其互感减到最小。

电气分区原则大体上与物理分区相同，但还包含一些其它因素。现代蜂窝电话的某些部分采用不同工作电压，并借助软件对其进行控制，以延长电池工作寿命。这意味着蜂窝电话需要运行多种电源，而这给隔离带来了更多的问题。电源通常从连接器引入，并立即进行去耦处理以滤除任何来自线路板外部的噪声，然后再经过一组开关或稳压器之后对其进行分配。

蜂窝电话里大多数电路的直流电流都相当小，因此走线宽度通常不是问题，不过，必须为高功率放大器的电源单独走一条尽可能宽的大电流线，以将传输压降减到最低。为了避免太多电流损耗，需要采用多个过孔来将电流从某一层传递到另一层。此外，如果不能在高功率放大器的电源引脚端对它进行充分的去耦，那么高功率噪声将会辐射到整块板上，并带来各种各样的问题。高功率放大器的接地相当关键，并经常需要为其设计一个金属屏蔽罩。

在大多数情况下，同样关键的是确保 RF 输出远离 RF 输入。这也适用于放大器、缓冲器和滤波器。在最坏情况下，如果放大器和缓冲器的输出以适当的相位和振幅反馈到它们的输入端，那么它们就有可能产生自激振荡。在最好情况下，它们将能在任何温度和电压条件下稳定地工作。实际上，它们可能会变得不稳定，并将噪音和互调信号添加到 RF 信号上。

如果射频信号线不得不从滤波器的输入端绕回输出端，这可能会严重损害滤波器的带通特性。为了使输入和输出得到良好的隔离，首先必须在滤波器周围布一圈地，其次滤波器下层区域也要布一块地，并与围绕滤波器的主地连接起来。把需要穿过滤波器的信号线尽可能远离滤波器引脚也是个方法。此外，整块板上各个地方的接地都要十分小心，否则你可能会在不知不觉之中引入一条你不希望发生的耦合通道。图 3 详细说明了这一接地办法。

有时可以选择走单端或平衡 RF 信号线，有关交叉干扰和 EMC/EMI 的原则在这里同样适用。平衡 RF 信号线如果走线正确的话，可以减少噪声和交叉干扰，但是它们的阻抗通常比较高，而且要保持一个合理的线宽以得到一个匹配信号源、走线和负载的阻抗，实际布线可能会有一些困难。

缓冲器可以用来提高隔离效果，因为它可把同一个信号分为两个部分，并用于驱动不同的电路，特别是本振可能需要缓冲器来驱动多个混频器。当混频器在 RF 频率处到达共模隔离状态时，它将无法正常工作。缓冲器可以很好地隔离不同频率处的阻抗变化，从而电路之间不会相互干扰。

缓冲器对设计的帮助很大，它们可以紧跟在需要被驱动电路的后面，从而使高功率输出走线非常短，由于缓冲器的输入信号电平比较低，因此它们不易对板上的其它电路造成干扰。

还有许多非常敏感的信号和控制线需要特别注意，但它们超出了本文探讨的范围，因此本文仅略作论述，不再进行详细说明。

压控振荡器(VCO)可将变化的电压转换为变化的频率，这一特性被用于高速频道切换，但它们同样也将控制电压上的微量噪声转换为微小的频率变化，而这就给 RF 信号增加了噪声。总的来说，在这一级以后你再也没有办法从 RF 输出信号中将噪声去掉。那么困难在哪里呢？首先，控制线的期望频宽范围可能从 DC 直到 2MHz，而通过滤波来去掉这么宽频带的噪声几乎是不可能的；其次，VCO 控制线通常是一个控制频率的反馈回路的一部分，它在很多地方都有可能引入噪声，因此必须非常小心处理 VCO 控制线。

要确保 RF 走线下层的地是实心的，而且所有的元器件都牢固地连到主地上，并与其它可能带来噪声的走线隔离开来。此外，要确保 VCO 的电源已得到充分去耦，由于 VCO 的 RF 输出往往是一个相对较高的电平，VCO 输出信号很容易干扰其它电路，因此必须对 VCO 加以特别注意。事实上，VCO 往往布放在 RF 区域的末端，有时它还需要一个金属屏蔽罩。

谐振电路(一个用于发射机，另一个用于接收机)与 VCO 有关，但也有它自己的特点。简单地讲，谐振电路是一个带有容性二极管的并行谐振电路，它有助于设置 VCO 工作频率和将语音或数据调制到 RF 信号上。

所有 VCO 的设计原则同样适用于谐振电路。由于谐振电路含有数量相当多的元器件、板上分布区域较宽以及通常运行在一个很高的 RF 频率下，因此谐振电路通常对噪声非常敏感。信号通常排列在芯片的相邻脚上，但这些信号引脚又需要与相对较大的电感和电容配合才能工作，这反过来要求这些电感和电容的位置必须靠得很近，并连回到一个对噪声很敏感的控制环路上。要做到这点是不容易的。

自动增益控制(AGC)放大器同样是一个容易出问题的地方，不管是发射还是接收电路都会有 AGC 放大器。AGC 放大器通常能有效地滤掉噪声，不过由于蜂窝电话具备处理发射和接收信号强度快速变化的能力，因此要求 AGC 电路

有一个相当宽的带宽，而这使某些关键电路上的 AGC 放大器很容易引入噪声。

设计 AGC 线路必须遵守良好的模拟电路设计技术，而这跟很短的运放输入引脚和很短的反馈路径有关，这两处都必须远离 RF、IF 或高速数字信号走线。同样，良好的接地也必不可少，而且芯片的电源必须得到良好的去耦。如果必须要在输入或输出端走一根长线，那么最好是在输出端，通常输出端的阻抗要低得多，而且也不容易感应噪声。通常信号电平越高，就越容易把噪声引入到其它电路。

在所有 PCB 设计中，尽可能将数字电路远离模拟电路是一条总的原则，它同样也适用于 RF PCB 设计。公共模拟地和用于屏蔽和隔开信号线的地通常是同等重要的，问题在于如果没有预见和事先仔细的计划，每次你能在这方面所做的事都很少。因此在设计早期阶段，仔细的计划、考虑周全的元器件布局和彻底的布局评估都非常重要，由于疏忽而引起的设计更改将可能导致一个即将完成的设计又必须推倒重来。这一因疏忽而导致的严重后果，无论如何对你的个人事业发展来说不是一件好事。

同样应使 RF 线路远离模拟线路和一些很关键的数字信号，所有的 RF 走线、焊盘和元件周围应尽可能多填接地铜皮，并尽可能与主地相连。类似面包板的微型过孔构造板在 RF 线路开发阶段很有用，如果你选用了构造板，那么你毋须花费任何开销就可随意使用很多过孔，否则在普通 PCB 板上钻孔将会增加开发成本，而这在大批量生产时会增加成本。

如果 RF 走线必须穿过信号线，那么尽量在它们之间沿着 RF 走线布一层与主地相连的地。如果不可能的话，一定要保证它们是十字交叉的，这可将容性耦合减到最小，同时尽可能在每根 RF 走线周围多布一些地，并把它们连到主地。此外，将并行 RF 走线之间的距离减到最小可以将感性耦合减到最小。

一个实心的整块接地面直接放在表层下第一层时，隔离效果最好，尽管小心一点设计时其它的做法也管用。我曾试过把接地面分成几块来隔离模拟、数字和 RF 线路，但我从未对结果感到满意过，因为最终总是有一些高速信号线要穿过这些分开的地，这不是一件好事。

在 PCB 板的每一层，应布上尽可能多的地，并把它们连到主地面。尽可能把走线靠在一起以增加内部信号层和电源分配层的地块数量，并适当调整走线以便你能将地连接过孔布置到表层上的隔离地块。应当避免在 PCB 各层上生成游离地，因为它们会像一个小天线那样拾取或注入噪音。在大多数情况下，如果你不能把它们连到主地，那么你最好把它们去掉。

本文小结

在拿到一张工程更改单(ECO)时，要冷静，不要轻易消除你所有辛辛苦苦才完成的工作。一张 ECO 很轻易使你的工作陷入混乱，不管需要做的修改是多么的微小。当你必须在某个时间段里完成一份工作时，你很容易就会忘记一些关键的东西，更不用说要作出更改了。

不论是不是“黑色艺术”，遵守一些基本的 RF 设计规则和留意一些优秀的设计实例将可帮助你完成 RF 设计工作。成功的 RF 设计必须仔细注意整个设计过程中每个步骤及每个细节才有可能实现，这意味着必须在设计开始阶段就要进行彻底的、仔细的规划，并对每个设计步骤的工作进展进行全面持续地评估。

作者 Andy Kowalewski 是 North Texas Chapter 公司总裁，拥有 20 多年 PCB 设计经验，设计领域包括高频、甚高频、超高频通信、雷达和航海导航，目前与 NEC 美国公司合作设计蜂窝电话，他还是 IPC 执行董事，并担任 North Texas Chapter 公司总裁。

屏蔽概念及屏蔽机理

屏蔽就是对两个空间区域之间进行金属的隔离，以控制电场、磁场和电磁波由一个区域对另一个区域的感应和辐射。具体讲，就是用屏蔽体将元部件、电路、组合件、电缆或整个系统的干扰源包围起来，防止干扰电磁场向外扩散；用屏蔽体将接收电路、设备或系统包围起来，防止它们受到外界电磁场的影响。因为屏蔽体对来自导线、电缆、元部件、电路或系统等外部的干扰电磁波和内部电磁波均起着吸收能量（涡流损耗）、反射能量（电磁波在屏蔽体上的界面反射）和抵消能量（电磁感应在屏蔽层上产生反向电磁场，可抵消部分干扰电磁波）的作用，所以屏蔽体具有减弱干扰的功能。

(1) 当干扰电磁场的频率较高时，利用低电阻率的金属材料中产生的涡流，形成对外来电磁波的抵消作用，从而达到屏蔽的效果。

(2) 当干扰电磁波的频率较低时，要采用高导磁率的材料，从而使磁力线限制在屏蔽体内部，防止扩散到屏蔽的空间去。

(3) 在某些场合下，如果要求对高频和低频电磁场都具有良好的屏蔽效果时，往往采用不同的金属材料组成多层屏蔽体。

许多人不了解电磁屏蔽的原理，认为只要用金属做一个箱子，然后将箱子接地，就能够起到电磁屏蔽的作用。在

这种概念指导下结果是失败。因为，电磁屏蔽与屏蔽体接地与否并没有关系。真正影响屏蔽体屏蔽效能的只有两个因素：一个是整个屏蔽体表面必须是导电连续的，另一个是不能有直接穿透屏蔽体的导体。屏蔽体上有很多导电不连续点，最主要的一类是屏蔽体不同部分结合处形成的不导电缝隙。这些不导电的缝隙就产生了电磁泄漏，如同流体会从容器上的缝隙上泄漏一样。解决这种泄漏的一个方法是在缝隙处填充导电弹性材料，消除不导电点。这就像在流体容器的缝隙处填充橡胶的道理一样。这种弹性导电填充材料就是电磁密封衬垫。

在许多文献中将电磁屏蔽体比喻成液体密封容器，似乎只有当用导电弹性材料将缝隙密封到滴水不漏的程度才能够防止电磁波泄漏。实际上这是不确切的。因为缝隙或孔洞是否会泄漏电磁波，取决于缝隙或孔洞相对于电磁波波长的尺寸。当波长远大于开口尺寸时，并不会产生明显的泄漏。因此，当干扰的频率较高时，这时波长较短，就需要使用电磁密封衬垫。具体说，当干扰的频率超过 10MHz 时，就要考虑使用电磁密封衬垫。

凡是有弹性且导电良好的材料都可以用做电磁密封衬垫。按照这个原理制造的电磁密封衬垫有：

导电橡胶：在硅橡胶内填充占总重量 70~80% 比例的金属颗粒，如银粉、铜粉、铝粉、镀银铜粉、镀银铝粉、镀银玻璃球等。这种材料保留一部分硅橡胶良好弹性的特性，同时具有较好的导电性。

金属编织网：用镀铜丝、蒙乃尔丝或不锈钢丝编织成管状长条，外形很像屏蔽电缆的屏蔽层。但它的编织方法与电缆屏蔽层不同，电缆屏蔽层是用多根线编成的，而这种屏蔽衬垫是由一根线织成的。打个形象的比喻，就像毛衣的袖子一样。为了增强金属网的弹性，有时在网管内加入橡胶芯。

指形簧片：镀铜制成的簧片，具有很好的弹性和导电性。导电性和弹性。

多重导电橡胶：由两层橡胶构成，内层是普通硅橡胶，外层是导电橡胶。这种材料克服了传统导电橡胶弹性差的缺点，使橡胶的弹性得以充分体现。它的原理有些像带橡胶芯的金属丝网条。

选择使用什么种类电磁密封衬垫时要考虑四个因素：屏蔽效能要求、有无环境密封要求、安装结构要求、成本要求。不同衬垫材料的特点比较，如表所示。

屏蔽按机理可分为电场屏蔽、磁场屏蔽和电磁场屏蔽。

1 电场屏蔽【屏蔽机理】：将电场感应看成分布电容间的耦合。

【设计要点】：

- a、屏蔽板以靠近受保护物为好，而且屏蔽板的接地必须良好!!!
- b、屏蔽板的形状对屏蔽效能的高低有明显影响。全封闭的金属盒最好，但工程中很难做到!
- c、屏蔽板的材料以良导体为好，但对厚度无要求，只要有足够的强度就可了。

2 磁场屏蔽磁场屏蔽通常是指对直流或低频磁场的屏蔽，其效果比电场屏蔽和电磁场屏蔽要差的多。【屏蔽机理】：主要是依靠高导磁材料所具有的低磁阻，对磁通起着分路的作用，使得屏蔽体内部的磁场大为减弱。

【设计要点】：

- a、选用高导磁材料，如坡莫合金；
- b、增加屏蔽体的厚度；以上均是为了减小屏蔽体的磁阻；
- c、被屏蔽的物体不要安排在紧靠屏蔽体的位置上，以尽量减小通过被屏蔽物体体内的磁通；
- d、注意屏蔽体的结构设计，凡接缝、通风空等均可能增加屏蔽体的磁阻，从而降低屏蔽效果。
- e、对于强磁场的屏蔽可采用双层磁屏蔽体的结构。对要屏蔽外部强磁场的，则屏蔽体的外层选用不易饱和的材料，如硅钢；而内部可选用容易达到饱和的高导磁材料，如坡莫合金等。反之，如果要屏蔽内部强磁场时，则材料的排列次序要到过来。在安装内外两层屏蔽体时，要注意彼此间的绝缘。当没有接地要求时，可用绝缘材料做支撑件。若需接地时，可选用非铁磁材料（如铜、铝）做支撑件。

3 电磁场屏蔽电磁场屏蔽是利用屏蔽体阻止电磁场在空间传播的一种措施。

【电磁场屏蔽的机理】：

- a、当电磁波到达屏蔽体表面时，由于空气与金属的交界面上阻抗的不连续，对入射波产生的反射。这种反射不要求屏蔽材料必须有一定的厚度，只要求交界面上的不连续；
- b、未被表面反射掉而进入屏蔽体的能量，在体内向前传播的过程中，被屏蔽材料所衰减。也就是所谓的吸收；
- c、在屏蔽体内尚未衰减掉的剩余能量，传到材料的另一表面时，遇到金属—空气阻抗不连续的交界面，会形成再次反射，并重新返回屏蔽体内。这种反射在两个金属的交界面上可能有多次的反射。

总之，电磁屏蔽体对电磁的衰减主要是基于电磁波的反射和电磁波的吸收。

【吸收损耗】不同的材料、不同的材料厚度对于电磁波的吸收效果不一样。可根据材料吸收损耗的列线图得出。【反射损耗】分为三类：低阻抗磁场、高阻抗电场、平面波场。其中低阻抗磁场和高阻抗电场的反射损耗列线图计算方法相同，与金属材料、频率及辐射源到屏蔽体的距离有关。对于平面波，波阻抗为一常数，而与辐射源到屏蔽体的距离无关，在列线图中只需连接金属材料 and 感兴趣的频率就可求出此时的反射损耗值。

4 实际的电磁屏蔽体

【结构材料】

a、适用于底板和机壳的材料大多数是良导体，如铜、铝等，可以屏蔽电场，主要的屏蔽机理是反射信号而不是吸收。

b、对磁场的屏蔽需要铁磁材料，如高导磁率合金和铁。主要的屏蔽机理是吸收而不是反射。

c、在强电磁环境中，要求材料能屏蔽电场和磁场两种成分，因此需要结构上完好的铁磁材料。屏蔽效率直接受材料的厚度以及搭接和接地方法好坏的影响。D、对于塑料壳体，是在其内壁喷涂屏蔽层，或在注塑时掺入金属纤维。

必须尽量减少结构的电气不连续性，以便控制经底板和机壳进出的泄漏辐射。提高缝隙屏蔽效能的结构措施包括增加缝隙深度，减少缝隙长度，在结合面上加入导电衬垫，在接缝处涂上导电涂料，缩短螺钉间距离等。

【搭接】

a、在底板和机壳的每一条缝和不连续处要尽可能好的搭接。最坏的电搭接对壳体的屏蔽效能起决定性作用。

b、保证接缝处金属对金属的接触，以防电磁能的泄漏和辐射。

c、在可能的情况下，接缝应焊接。在条件受限制的情况下，可用点焊、铍间距的铆接和用螺钉来固定。

d、在不加导电衬垫时，螺钉间距一般应小于最高工作频率的1%，至少不大于1/20波长。

e、用螺钉或铆接进行搭接时，应首先在缝的中部搭接好，然后逐渐向两端延伸，以防金属表面的弯曲。

f、保证紧固方法有足够的压力，以便在有变形应力、冲击、震动时保持表面接触。

g、在接缝不平整的地方，或在可移动的面板等处，必须使用导电衬垫或指形弹簧材料。

h、选择高导电率的和弹性好的衬垫。选择衬垫时要考虑结合处所使用的频率。

i、选择硬韧性材料做成的衬垫，以便划破金属上的任何表面。

j、保证同衬垫材料配合的金属表面没有任何非导电保护层。

k、当需要活动接触时，使用指形压簧，并注意保持弹性指簧的压力。

l、导电橡胶衬垫用在铝金属表面时，要注意电化腐蚀作用。纯银填料的橡胶或monel线性衬垫将出现最严重的电化腐蚀。银镀铝填料的导电橡胶是盐雾环境下用于铝金属配合表面的最好衬垫材料。

以下是按优先等级排列的各种衬垫。

1 金属网射频衬垫 容易变形，压力为1.4kg/cm时，衰减为54db。资料表明，频率较低时衰减最大。用于永久密封较好，不适宜用于开与关的面板。

2 铜镀合金 有很高的导电性和很好的抗腐蚀性。弹性好，最适合用于和活动面板配合。可制成指条形、螺旋和锯齿面。衰减为100db。

3 导电橡胶 适用于只需名义上连接和少量螺钉的地方。实现水汽密封和电气密封经1500℃、48小时老化后，体电阻率为 $10\sim 20\text{m}\Omega/\text{cm}(\text{max})$ 。变形度限制值为25%。资料表明，频率较高时衰减为最大。

4 导电蒙布 在泡沫塑料上蒙一块镀银编织物，形成一个软衬垫，占去大部分疏松空间，主要为民用，适用于泡沫衬垫 机柜和门板。

【穿透和开口】

a、要注意由于电缆穿过机壳使整体屏蔽效能降低的程度。典型的未滤波的导线穿过屏蔽体时，屏蔽效能降低30db以上。

b、电源线进入机壳时，全部应通过滤波器盒。滤波器的输入端最好能穿出到屏蔽机壳外；若滤波器结构不宜穿出机壳，则应在电源线进入机壳出专为滤波器设置一隔舱。

c、信号线、控制线进入/穿出机壳时，要通过适当的滤波器。具有滤波插针的多芯连接器适于这种场合使用。

d、穿过屏蔽体的金属控制轴，应该用金属触片、接地螺母或射频衬垫接地。也可不用接地的金属轴，而用其它轴贯通波导截止频率比工作频率高的园管来做控制轴。

e、必须注意在截止波导孔内贯通金属轴或导线时会严重降低屏蔽效能。

f、当要求使用对地绝缘的金属控制轴时，可用短的隐性控制轴，不调节时，用螺帽或金属衬垫弹性安装帽盖住。

g、为保险丝、插孔等加金属帽。

h、用导电衬垫和垫圈、螺母等实现钮子开关防泄漏安装。

i、在屏蔽、通风和强度要求高而质量不苛刻时，用蜂窝板屏蔽通风口，最好用焊接方式保持线连接，防止泄漏。

j、尽可能在指示器、显示器后面加屏蔽，并对所有引线用穿心电容滤波。

k、在不能从后面屏蔽指示器/显示器和对引线滤波时，要用与机壳连续连接的金属网或导电玻璃屏蔽指示器/显示器的前面。对夹金属丝的屏蔽玻璃，在保持合理透光度条件下，对30~1000m的屏蔽效能可达50~110db。在透明塑料或玻璃上镀透明导电膜，其屏蔽效果一般不大于20db。但后者可消除观察窗上的静电积累，在仪器上常用。

PCB 的抗 ESD 设计

通过 PCB 的分层设计、恰当的布局布线和安装可以实现 PCB 的抗 ESD 设计。要达到期望的抗 ESD 能力，使之具有最强的 ESD 防范性能，要注意在布线时遵循以下的布线规则。

1、尽可能使用多层 PCB，地线面作为一个重要的电荷源，可抵消静电放电电源上的电荷，这有利于减小静电场带来的问题。PCB 地线面也可作为其对面信号线的屏蔽体（当然，地线面的开口越大，其屏蔽效能就越低）。另外，如果发生放电，由于 PCB 板的地平面很大，电荷很容易注入到地线面中，而不是进入到信号线中。这样将有利于对元件进行保护，因为在引起元件损坏前，电荷可以泄放掉。当然在某些方案中为降低成本，只能使用双面板。

1) 相对于双面 PCB 而言，地平面和电源平面以及排列紧密的信号线-地线间距能够减小共模阻抗(common impedance)和感性耦合，使之达到双面 PCB 的 1/10 到 1/100。

2) 尽量地将每一个信号层都紧靠一个电源层或地线层。

3) 对于顶层和底层表面都有元器件、具有很短连接线以及许多填充地的高密度 PCB，可以考虑使用内层线。大多数的信号线以及电源和地平面都在内层上，因而类似于具备屏蔽功能的法拉第盒。

2、对于双面 PCB 来说，要采用紧密交织的电源和地栅格。

1) 电源线紧靠地线。

2) 在垂直和水平线或填充区之间，要尽可能多地连接。

3) 一面的栅格尺寸小于等于 60mm。

4) 如果可能，栅格尺寸应小于 13mm(0.5 英寸)。

3、确保每一个电路尽可能紧凑。

4、尽可能将所有连接器都放在一边。

5、有可能的话，将馈送电源线或信号线从 PCB 板的边缘中心处引出，而不应从某一个角上引出来，并远离容易直接遭受 ESD 影响的区域。而不要从线路板边缘馈送，中间的馈送信号使大多数元件的连线最短。当线路板为正方形时，这样做的效果最明显，当线路板狭长时，效果则不很明显。但只要可能，还是应该尽量这样做。

6、在引向机箱外的连接器(容易直接被 ESD 击中)下方的所有 PCB 层上，要放置宽的机箱地或者多边形填充地，并每隔大约 13mm 的距离用过孔将它们连接在一起。

7、在卡的边缘上放置安装孔，安装孔周围用无阻焊剂的顶层和底层焊盘连接到机箱地上。

8、PCB 装配时，不要在顶层或者底层的焊盘上涂覆任何焊料。使用具有内嵌垫圈的螺钉来实现 PCB 与金属机箱/屏蔽层或接地面上支架的紧密接触。

9、在每一层的机箱地和电路地之间，要设置相同的“隔离区”；如果可能，保持间隔距离为 0.64mm(0.025 英寸)。

10、在卡的顶层和底层靠近安装孔的位置，每隔 100mm(4.0 英寸)沿机箱地线将机箱地和电路地用 1.27mm 宽(0.050 英寸)的线连接在一起。与这些连接点的相邻处，在机箱地和电路地之间放置用于安装的焊盘或安装孔。这些地线连接可以用刀片划开，以保持开路；或用磁珠/高频电容的跳接，以改变 ESD 测试时的接地机制。

11、如果电路板不会放入金属机箱或者屏蔽装置中，在电路板的顶层和底层机箱地线上不能涂阻焊剂，这样它们可以作为 ESD 电弧的放电棒。

12、要以下列方式在电路周围设置一个环形地：

1) 除边缘连接器以及机箱地以外，在整个外围四周放上环形地通路。

2) 确保所有层的环形地宽度大于 2.5mm (0.1 英寸)。

3) 每隔 13mm(0.5 英寸)用过孔将环形地连接起来。

4) 将环形地与多层电路的公共地连接到一起。

5) 对安装在金属机箱或者屏蔽装置里的双面板来说，应该将环形地与电路公共地连接起来。

6) 不屏蔽的双面电路则应该将环形地连接到机箱地，环形地上不能涂阻焊剂，以便该环形地可以充当 ESD 的放电棒，在环形地(所有层)上的某个位置处至少放置一个 0.5mm 宽(0.020 英寸)的间隙，这样可以避免形成一个大的环路。

7) 信号布线离环形地的距离不能小于 0.5mm。

13、在能被 ESD 直接击中的区域，每一个信号线附近都要布一条地线。

14、I/O 电路要尽可能靠近对应的连接器。

15、在相关的元件组，相互之间具有很多互连线的元件应彼此靠得很近。例如，I/O 器件是与 I/O 连接器尽量靠得近些；

16、隔离电子元件与静电放电电荷源。使电子元件与 PCB 走线远离会暴露在静电放电中的 PCB 部分（例如，操作人员可直接触摸到的地方）。

17、对易受 ESD 影响的电路，应该放在靠近电路中心的区域，这样其它的电路可以为它们提供一定的屏蔽作用。

18、通常在接收端放置串联的电阻和磁珠，而对那些易被 ESD 击中的电缆驱动器，也可以考虑在驱动端放置串联

的电阻或磁珠。

19、通常在接收端放置瞬态保护器。

1) 用短而粗的线(长度小于 5 倍宽度, 最好小于 3 倍宽度)连接到机箱地。

2) 从连接器出来的信号线和地线要直接接到瞬态保护器, 然后才能接电路的其它部分。

20、在连接器处或者离接收电路 25mm(1.0 英寸)的范围内, 要放置滤波电容。

a) 用短而粗的线连接到机箱地或者接收电路地(长度小于 5 倍宽度, 最好小于 3 倍宽度)。

b) 信号线和地线先连接到电容再连接到接收电路。

21、要确保信号线尽可能短。因为天线要具有较高的效率, 其长度必须是波长很大的一部分。这就是说, 较长的导线将有利于接收静电放电脉冲产生的更多的频率成份; 而较短的导线只能接收较少的频率成分。因此, 短导线从静电放电产生的电磁场中接收并馈入电路的能量较少。信号线的长度大于 300mm(12 英寸)时, 一定要平行布一条地线, 在信号线上方或其相邻面上放置地线也是可以的。

22、信号线应与地线应紧挨着放在一起。在每根信号线的旁边安排一条地线。不过, 这也许会产生很多平行地线。为了避免这个问题, 可采用地平面或地线网格, 而不采用单条地线。

23、确保信号线和相应回路之间的环路面积尽可能小。对于长信号线每隔几厘米或几英寸调换信号线和地线的位置来减小环路面积。

24、从网络的中心位置驱动信号进入多个接收电路。

25、确保电源和地之间的环路面积尽可能小, 在靠近集成电路芯片每一个电源管脚的地方放置一个高频电容。

26、加强电源线和地线之间的电容耦合。在电源线与地线之间接入高频旁路电容(电容组合方式可适用于静电放电频率较低和较高的场合)。电源线与地线间的耦合将有助于减小电荷注入问题。两个物体之间由各个物体上电荷量的差异造成的电压取决于两者($V=Q/C$)间的电容。如果 X 库仑的电荷注入到电源线中, 就会在电源线和地线间产生 Y 伏的电压。如果电源线与地线间的电容增加一倍, X 库仑的电荷将仅仅产生 Y/2 伏的电压。当然, 这个较小的电压造成损坏的可能性也相应减小。

27、在距离每一个连接器 80mm(3 英寸)范围以内放置一个高频旁路电容。

28、在可能的情况下, 要用地填充未使用的区域, 每隔 60mm 距离将所有层的填充地连接起来。

29、确保在任意大的地填充区(大约大于 $25 \times 6\text{mm}$ (1×0.25 英寸))的两个相反端点位置处要与地连接。

30、电源或地平面上开口长度超过 8mm(0.3 英寸)时, 要用窄的线将开口的两侧连接起来。

31、复位线、中断信号线或者边沿触发信号线不能布置在靠近 PCB 边沿的地方。

32、将安装孔同电路公地连接在一起, 或者将它们隔离开来。

1) 金属支架必须和金属屏蔽装置或者机箱一起使用时, 要采用一个零欧姆电阻实现连接。

2) 确定安装孔大小来实现金属或者塑料支架的可靠安装, 在安装孔顶层和底层上要采用大焊盘, 底层焊盘上不能采用阻焊剂, 并确保底层焊盘不采用波峰焊工艺焊接。

33、不能将受保护的信号线和不受保护的信号线并行排列。

34、要特别注意复位、中断和控制信号线的布线。

1) 要采用高频滤波。

2) 远离输入和输出电路。

3) 远离电路板边缘。

35、PCB 要插入机箱内, 不要安装在开口位置或者内部接缝处。

36、要注意磁珠下、焊盘之间、可能接触到磁珠的信号线的布线。有些磁珠导电性能相当好, 可能会产生意外的导电路径。

37、如果一个机箱或者主板要内装几个电路卡, 应该将对静电最敏感的电路卡放在最中间。

38、PCB 上的机壳地线的阻抗要低, 隔离要好。如果机壳地线的阻抗很低, 静电放电电流易于通过, 就不会发生电弧。当然, 如此迅速的电荷泄放会产生更强的场, 但这比电荷通过电弧直接注入到电路中好得多。另外, 机壳地线的长度不能超过其宽度的四或五倍。比这个比例更宽的地线仅能使其阻抗(电感)稍微减小, 但是更窄的地线却会使其阻抗大幅度增加。这个长宽比例意味着机壳地线必须很短才行, 否则当地线增长时, 其宽度要很宽。

PCB 布线设计(一)

在当今激烈竞争的电池供电市场中, 由于成本指标限制, 设计人员常常使用双面板。尽管多层板(4 层、6 层及 8 层)方案在尺寸、噪声和性能方面具有明显优势, 成本压力却促使工程师们重新考虑其布线策略, 采用双面板。在本文中, 我们将讨论自动布线功能的正确使用和错误使用, 有无地平面时电流回路的设计策略, 以及对双面板元件布局的建议。

自动布线的优缺点以及模拟电路布线的注意事项

设计 PCB 时，往往很想使用自动布线。通常，纯数字的电路板(尤其信号电平比较低，电路密度比较小时)采用自动布线是没有问题的。但是，在设计模拟、混合信号或高速电路板时，如果采用布线软件的自动布线工具，可能会出现一些问题，甚至很可能带来严重的电路性能问题。

例如，图 1 中显示了一个采用自动布线设计的双面板的顶层。此双面板的底层如图 2 所示，这些布线层的电路原理图如图 3a 和图 3b 所示。设计此混合信号电路板时，经仔细考虑，将器件手工放在板上，以便将数字和模拟器件分开放置。

采用这种布线方案时，有几个方面需要注意，但最麻烦的是接地。如果在顶层布地线，则顶层的器件都通过走线接地。器件还在底层接地，顶层和底层的地线通过电路板最右侧的过孔连接。当检查这种布线策略时，首先发现的弊端是存在多个地环路。另外，还会发现底层的地线返回路径被水平信号线隔断了。这种接地方案的可取之处是，模拟器件(12 位 A/D 转换器 MCP3202 和 2.5V 参考电压源 MCP4125)放在电路板的最右侧，这种布局确保了这些模拟芯片下面不会有数字地信号经过。

图 3a 和图 3b 所示电路的手工布线如图 4、图 5 所示。在手工布线时，为确保正确实现电路，需要遵循一些通用的设计准则：尽量采用地平面作为电流回路；将模拟地平面和数字地平面分开；如果地平面被信号走线隔断，为降低对地电流回路的干扰，应使信号走线与地平面垂直；模拟电路尽量靠近电路板边缘放置，数字电路尽量靠近电源连接端放置，这样做可以降低由数字开关引起的 di/dt 效应。

这两种双面板都在底层布有地平面，这种做法是为了方便工程师解决问题，使其可快速明了电路板的布线。厂商的演示板和评估板通常采用这种布线策略。但是，更为普遍的做法是将地平面布在电路板顶层，以降低电磁干扰。

图 1 采用自动布线为图 3 所示电路原理图设计的电路板的顶层

图 2 采用自动布线为图 3 所示电路原理图设计的电路板的底层

图 3a 图 1、图 2、图 4 和图 5 中布线的电路原理图

图 3b 图 1、图 2、图 4 和图 5 中布线的模拟部分电路原理图

有无地平面时的电流回路设计

对于电流回路，需要注意如下基本事项：

1. 如果使用走线，应将其尽量加粗

PCB 上的接地连接如要考虑走线时，设计应将走线尽量加粗。这是一个好的经验法则，但要知道，接地线的最小宽度是从此点到末端的有效宽度，此处“末端”指距离电源连接端最远的点。

2. 应避免地环路

3. 如果不能采用地平面，应采用星形连接策略(见图 6)

通过这种方法，地电流独立返回电源连接端。图 6 中，注意到并非所有器件都有自己的回路，U1 和 U2 是共用回路的。如遵循以下第 4 条和第 5 条准则，是可以这样做的。

4. 数字电流不应流经模拟器件

数字器件开关时，回路中的数字电流相当大，但只是瞬时的，这种现象是由地线的有效感抗和阻抗引起的。对于地平面或接地走线的感抗部分，计算公式为 $V = L di/dt$ ，其中 V 是产生的电压， L 是地平面或接地走线的感抗， di 是数字器件的电流变化， dt 是持续时间。对地线阻抗部分的影响，其计算公式为 $V = RI$ ，其中， V 是产生的电压， R 是地平面或接地走线的阻抗， I 是由数字器件引起的电流变化。经过模拟器件的地平面或接地走线上的这些电压变化，将改变信号链中信号和地之间的关系(即信号的对地电压)。

5. 高速电流不应流经低速器件

与上述类似，高速电路的地返回信号也会造成地平面的电压发生变化。此干扰的计算公式和上述相同，对于地平面或接地走线的感抗， $V = L di/dt$ ；对于地平面或接地走线的阻抗， $V = RI$ 。与数字电流一样，高速电路的地平面或接地走线经过模拟器件时，地线上的电压变化会改变信号链中信号和地之间的关系。

图 4 采用手工走线为图 3 所示电路原理图设计的电路板的顶层

图 5 采用手工走线为图 3 所示电路原理图设计的电路板的底层

图 6 如果不能采用地平面，可以采用“星形”布线策略来处理电流回路

图 7 分隔开的地平面有时比连续的地平面有效，图 b) 接地布线策略比图 a) 的接地策略理想

6. 不管使用何种技术，接地回路必须设计为最小阻抗和容抗

7. 如使用地平面，分隔开地平面可能改善或降低电路性能，因此要谨慎使用
分开模拟和数字地平面的有效方法如图 7 所示

图 7 中，精密模拟电路更靠近接插件，但是与数字网络和电源电路的开关电流隔离开了。这是分隔开接地回路的非常有效的方法，我们在前面讨论的图 4 和图 5 的布线也采用了这种技术。

PCB 布线设计 (二)

工程领域中的数字设计人员和数字电路板设计专家在不断增加,这反映了行业的发展趋势。尽管对数字设计的重视带来了电子产品的重大发展,但仍然存在,而且还会一直存在一部分与模拟或现实环境接口的电路设计。模拟和数字领域的布线策略有一些类似之处,但要获得更好的结果时,由于其布线策略不同,简单电路布线设计就不再是最优方案了。本文就旁路电容、电源、地线设计、电压误差和由 PCB 布线引起的电磁干扰(EMI)等几个方面,讨论模拟和数字布线的基本相似之处及差别。

模拟和数字布线策略的相似之处旁路或去耦电容在布线时,模拟器件和数字器件都需要这些类型的电容,都需要靠近其电源引脚连接一个电容,此电容值通常为 0.1mF。系统供电电源侧需要另一类电容,通常此电容值大约为 10mF。

这些电容的位置如图 1 所示。电容取值范围为推荐值的 1/10 至 10 倍之间。但引脚须较短,且要尽量靠近器件(对于 0.1mF 电容)或供电电源(对于 10mF 电容)。

在电路板上加旁路或去耦电容,以及这些电容在板上的位置,对于数字和模拟设计来说都属于常识。但有趣的是,其原因却有所不同。在模拟布线设计中,旁路电容通常用于旁路电源上的高频信号,如果不加旁路电容,这些高频信号可能通过电源引脚进入敏感的模拟芯片。一般来说,这些高频信号的频率超出模拟器件抑制高频信号的能力。如果在模拟电路中不使用旁路电容的话,就可能在信号路径上引入噪声,更严重的情况甚至会引起振动。

图 1 在模拟和数字 PCB 设计中,旁路或去耦电容(1mF)应尽量靠近器件放置。供电电源去耦电容(10mF)应放置在电路板的电源线入口处。所有情况下,这些电容的引脚都应较短

图 2 在此电路板上,使用不同的路线来布电源线和地线,由于这种不恰当的配合,电路板的电子元器件和线路受电磁干扰的可能性比较大

图 3 在此单面板中,到电路板上器件的电源线和地线彼此靠近。此电路板中电源线和地线的配合比图 2 中恰当。电路板中电子元器件和线路受电磁干扰(EMI)的可能性降低了 679/12.8 倍或约 54 倍

对于控制器和处理器这样的数字器件,同样需要去耦电容,但原因不同。这些电容的一个功能是用作“微型”电荷库。在数字电路中,执行门状态的切换通常需要很大的电流。由于开关时芯片上产生开关瞬态电流并流经电路板,有额外的“备用”电荷是有利的。如果执行开关动作时没有足够的电荷,会造成电源电压发生很大变化。电压变化太大,会导致数字信号电平进入不确定状态,并很可能引起数字器件中的状态机错误运行。流经电路板走线的开关电流将引起电压发生变化,电路板走线存在寄生电感,可采用如下公式计算电压的变化: $V = LdI/dt$

其中, V = 电压的变化; L = 电路板走线感抗; dI = 流经走线的电流变化; dt = 电流变化的时间。因此,基于多种原因,在供电电源处或有源器件的电源引脚处施加旁路(或去耦)电容是较好的做法。电源线和地线要布在一起

电源线和地线的位置良好配合,可以降低电磁干扰的可能性。如果电源线和地线配合不当,会设计出系统环路,并很可能产生噪声。电源线和地线配合不当的 PCB 设计示例如图 2 所示。

此电路板上,设计出的环路面积为 697cm²。采用图 3 所示的方法,电路板上或电路板外的辐射噪声在环路中感应电压的可能性可大为降低。

模拟和数字领域布线策略的不同之处

地平面是个难题

电路板布线的基本知识既适用于模拟电路,也适用于数字电路。一个基本的经验准则是使用不间断的地平面,这一常识降低了数字电路中的 dI/dt (电流随时间的变化)效应,这一效应会改变地的电势并会使噪声进入模拟电路。数字和模拟电路的布线技巧基本相同,但有一点除外。对于模拟电路,还有另外一点需要注意,就是要将数字信号线和地平面中的回路尽量远离模拟电路。这一点可以通过如下做法来实现:将模拟地平面单独连接到系统地连接端,或者将模拟电路放置在电路板的最远端,也就是线路的末端。这样做是为了保持信号路径所受到的外部干扰最小。对于数字电路就不需要这样做,数字电路可容忍地平面上的大量噪声,而不会出现问題。

图 4(左)将数字开关动作和模拟电路隔离,将电路的数字和模拟部分分开。(右)要尽可能将高频和低频分开,高频元件要靠近电路板的接插件

图 5 在 PCB 上布两条靠近的走线,很容易形成寄生电容。由于这种电容的存在,在一条走线上的快速电压变化,可在另一条走线上产生电流信号

图 6 如果不注意走线的放置,PCB 中的走线可能产生线路感抗和互感。这种寄生电感对于包含数字开关电路的电路运行是非常有害的

元件的位置

如上所述,在每个 PCB 设计中,电路的噪声部分和“安静”部分(非噪声部分)要分隔开。一般来说,数字电路“富含”噪声,而且对噪声不敏感(因为数字电路有较大的电压噪声容限);相反,模拟电路的电压噪声容限就小得多。两者之中,模拟电路对开关噪声最为敏感。在混合信号系统的布线中,这两种电路要分隔开,如图 4 所示。

PCB 设计产生的寄生元件

PCB 设计中很容易形成可能产生问题的两种基本寄生元件：寄生电容和寄生电感。设计电路板时，放置两条彼此靠近的走线就会产生寄生电容。可以这样做：在不同的两层，将一条走线放置在另一条走线的上方；或者在同一层，将一条走线放置在另一条走线的旁边，如图 5 所示。在这两种走线配置中，一条走线上电压随时间的变化(dV/dt)可能在另一条走线上产生电流。如果另一条走线是高阻抗的，电场产生的电流将转化为电压。

快速电压瞬变最常发生在模拟信号设计的数字侧。如果发生快速电压瞬变的走线靠近高阻抗模拟走线，这种误差将严重影响模拟电路的精度。在这种环境中，模拟电路有两个不利的方面：其噪声容限比数字电路低得多；高阻抗走线比较常见。

采用下述两种技术之一可以减少这种现象。最常用的技术是根据电容的方程，改变走线之间的尺寸。要改变的最有效尺寸是两条走线之间的距离。应该注意，变量 d 在电容方程的分母中， d 增加，容抗会降低。可改变的另一个变量是两条走线的长度。在这种情况下，长度 L 降低，两条走线之间的容抗也会降低。

另一种技术是在这两条走线之间布地线。地线是低阻抗的，而且添加这样的另外一条走线将削弱产生干扰的电场，如图 5 所示。

电路板中寄生电感产生的原理与寄生电容形成的原理类似。也是布两条走线，在不同的两层，将一条走线放置在另一条走线的上方；或者在同一层，将一条走线放置在另一条的旁边，如图 6 所示。在这两种走线配置中，一条走线上电流随时间的变化(dI/dt)，由于这条走线的感抗，会在同一条走线上产生电压；并由于互感的存在，会在另一条走线上产生成比例的电流。如果在第一条走线上的电压变化足够大，干扰可能会降低数字电路的电压容限而产生误差。并不只是在数字电路中才会发生这种现象，但这种现象在数字电路中比较常见，因为数字电路中存在较大的瞬时开关电流。

为消除电磁干扰源的潜在噪声，最好将“安静”的模拟线路和噪声 I/O 端口分开。要设法实现低阻抗的电源和地网络，应尽量减小数字电路导线的感抗，尽量降低模拟电路的电容耦合。

结语

数字和模拟范围确定后，谨慎地布线对获得成功的 PCB 至关重要。布线策略通常作为经验准则向大家介绍，因为很难在实验室环境中测试出产品的最终成功与否。因此，尽管数字和模拟电路的布线策略存在相似之处，还是要认识到并认真对待其布线策略的差别。

