

于博士信号完整性研究网

www.sig007.com

60 分钟学会 OrCAD Capture CIS

作者：于争 博士

2009 年 4 月 28 日

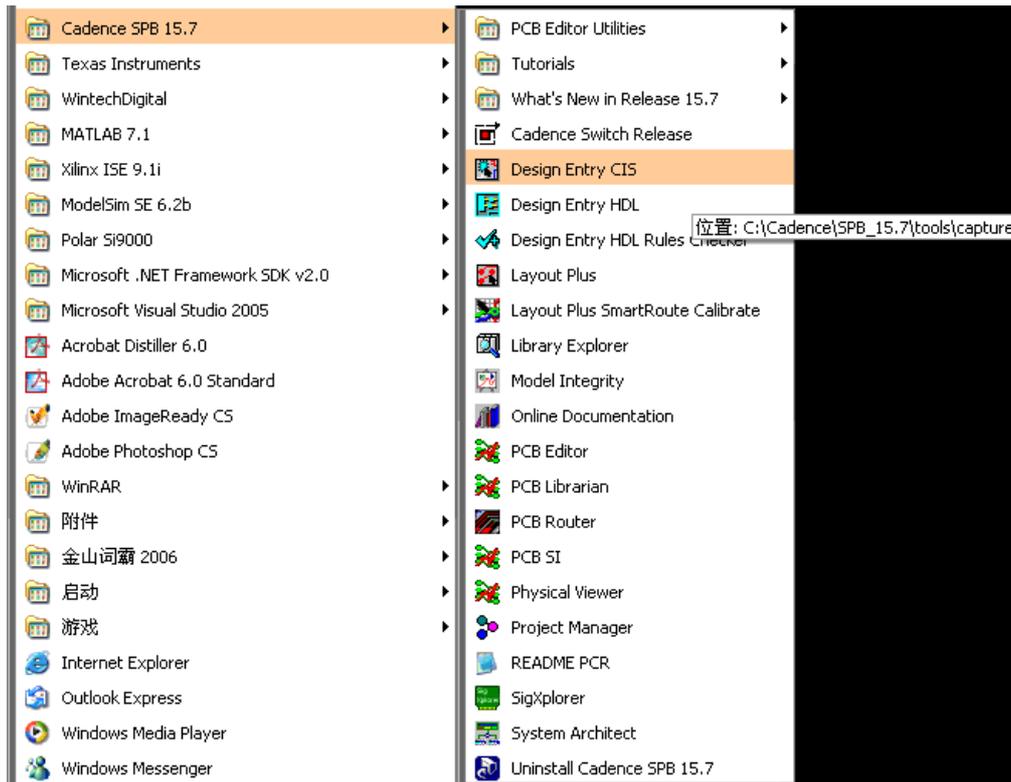
目 录

1 建立工程及设置.....	- 1 -
2 工程管理器.....	- 4 -
3 原理图页相关操作.....	- 5 -
4 创建元件库.....	- 6 -
5 元件库编辑一些知识技巧.....	- 9 -
6 如何创建不规则图形元件.....	- 10 -
7 分裂元件.....	- 15 -
8 把一个元件分多个部分画出来.....	- 16 -
8.1 Homogeneous 类型元件画法.....	- 16 -
8.2 Heterogeneous 类型元件画法.....	- 17 -
8.3 分裂元件使用方法.....	- 19 -
9 加入元件库放置元件.....	- 21 -
9.1 普通元件放置方法.....	- 21 -
9.2 电源和地的放置方法.....	- 23 -
10 同一个页面内建立互连.....	- 24 -
11 不同页面间建立互联的方法.....	- 26 -
12 使用总线.....	- 27 -
12.1 如何创建总线.....	- 27 -
12.2 放置非 90 度转角总线.....	- 28 -
12.3 总线命名.....	- 28 -
12.4 总线与信号线连接.....	- 28 -
13 浏览工程及使用技巧.....	- 29 -
13.1 浏览 parts.....	- 30 -
13.2 浏览 nets.....	- 31 -
14 原理图中搜索.....	- 32 -
14.1 搜索元件.....	- 33 -
14.2 查找网络 flat nets.....	- 34 -
15 元件替换与更新.....	- 35 -
15.1 批量替换 replace cache.....	- 35 -
15.2 批量更新 update cache.....	- 36 -
15.3 两个命令的区别.....	- 36 -
16 一些基本操作.....	- 36 -
16.1 选择元件.....	- 36 -
16.2 移动元件.....	- 37 -
16.3 元件的旋转.....	- 37 -
16.4 元件的镜像翻转.....	- 37 -
16.5 修改元件属性放置文本.....	- 37 -
17 添加 footprint 属性.....	- 38 -
17.1 单个元件添加 Footprint 属性.....	- 38 -
17.2 批量添加 Footprint 属性.....	- 41 -
18 生成 Netlist.....	- 44 -
19 生成元件清单.....	- 47 -
20 打印原理图.....	- 51 -

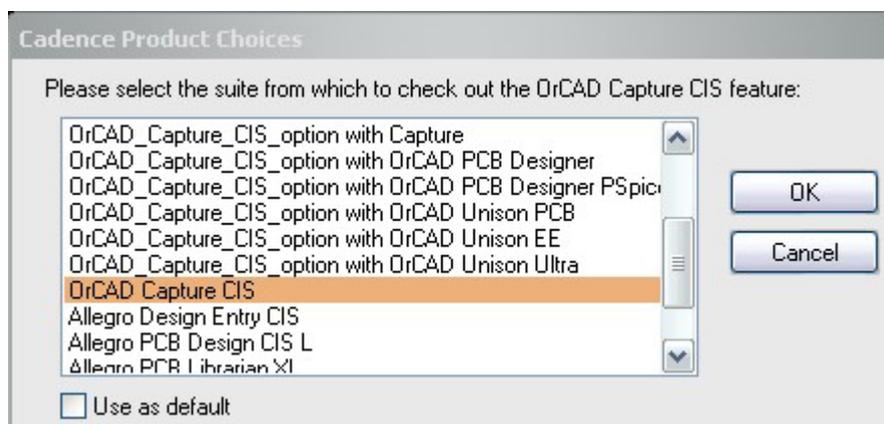
60 分钟学会 OrCAD Capture CIS

1 建立工程及设置

首先启动 OrCAD Capture CIS 选 design entry CIS，如图。

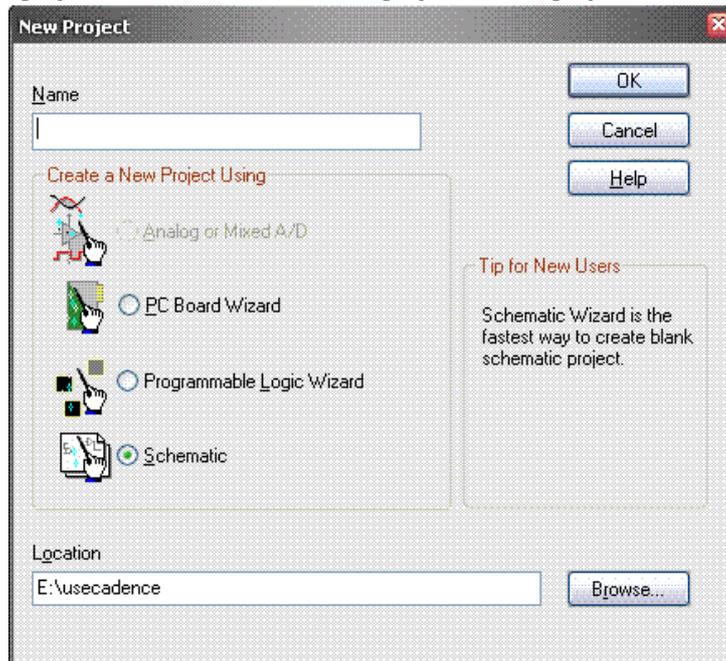


启动后弹出对话框，对话框中有很多程序组件，不要选 OrCAD Capture，这个组件和 OrCAD Capture CIS 相比少了很多东西，对元件的管理不方便。选 OrCAD Capture CIS，如图。

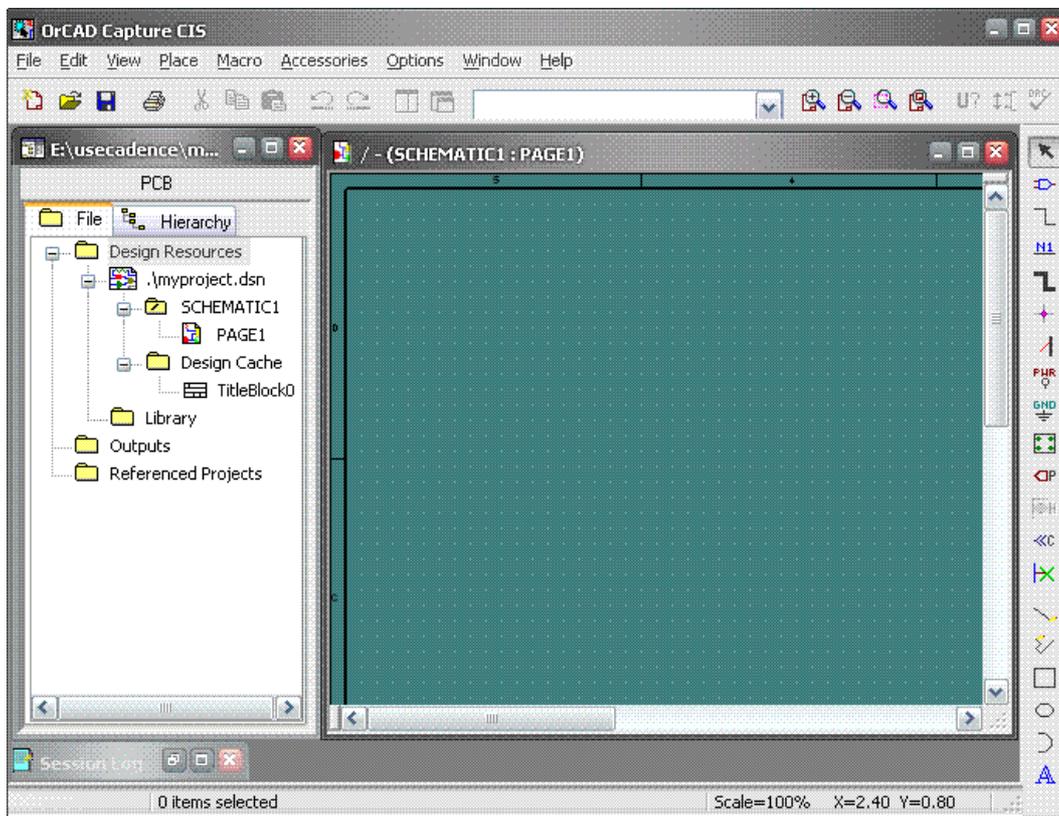


打开程序界面，这时界面中是空的，只有左下角有一个 session log 最小化窗口。现在我们可以

以开始建立工程 project。选主菜单 file->new->project，弹出 project wizard 对话框，如图。

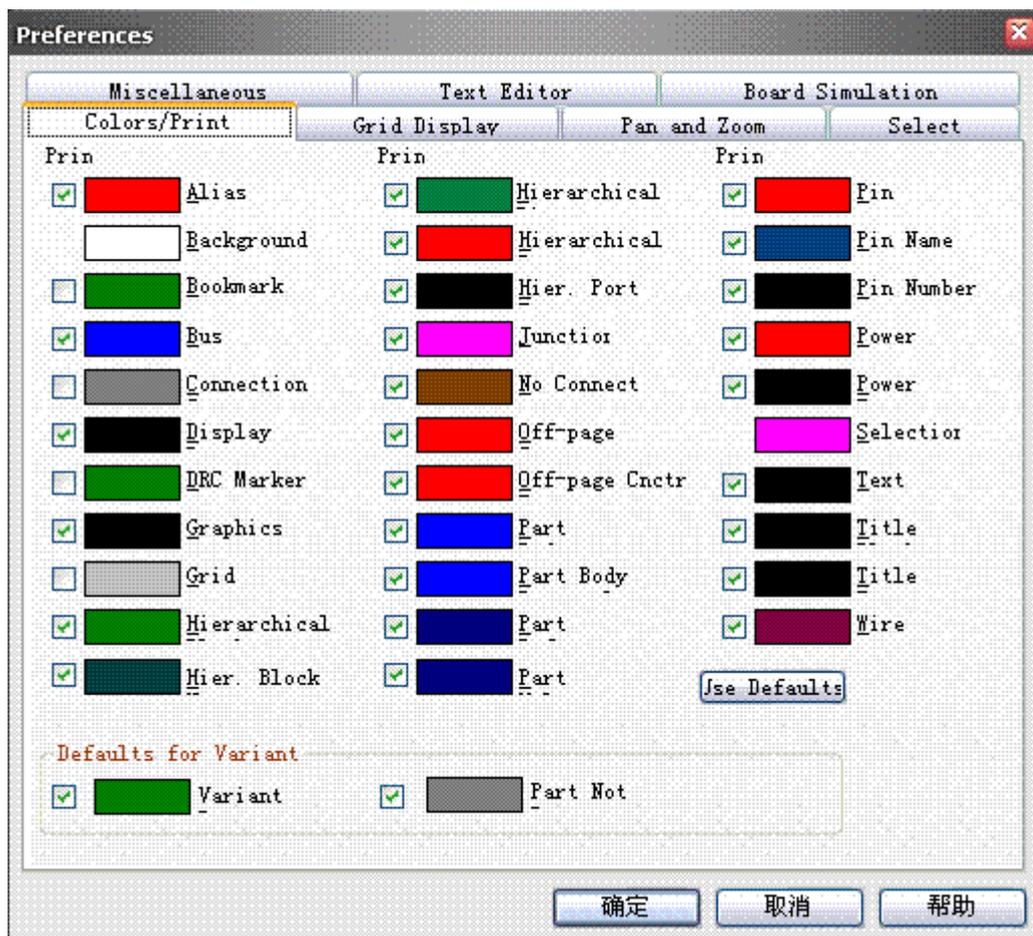


在这里选择要建立的工程的类型。因为我们要用它进行原理图设计，所以选 schematic 选项。在 name 对话框中为你的工程起一个名字，最好由清一色的小写字母及数字组成，别加其他符号，如 myproject。下面 location 对话框是你的工程放置在那个文件夹，可以用右边的 browse 按钮选择位置或在某个位置建立新的文件夹，本例已经事先在 E 盘建立了一个叫 usecadence 的文件夹，我把工程放在这里。点击 OK 按钮，工程就建好了。界面如图。

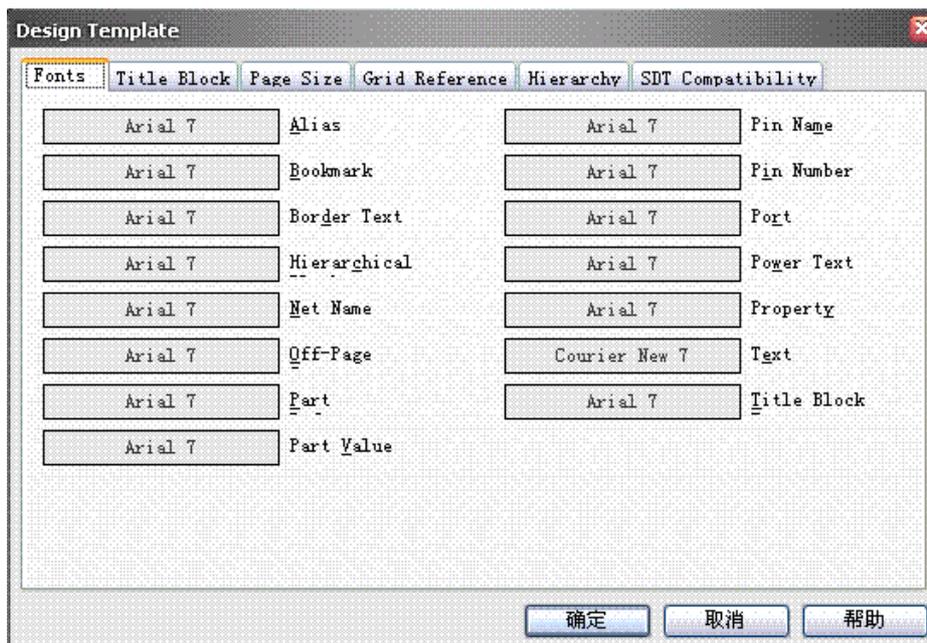


在程序主界面左侧的工程管理框中会出现和工程同名的数据库文件。Myproject.dsn 是数据库文件，下面包括 SCHEMATIC1 和 design cache 两个文件夹。SCHEMATIC1 文件夹中存放原理图的各个页面。当原理图界面上放置元件后，design cache 文件夹下会出现该元件的名字路径等信息，这时数据库中的元件缓存，该功能使设计非常方便，后面用到的时候会更详细的讲解，暂时先知道有这个东西就可以了。

工程建立之后，默认情况下已经在 SCHEMATIC1 文件夹中建立了一个新页面 page1。该页面的各种参数如颜色，字体，title，网格形式等都是默认设置。如果想使用自己习惯的设置，方便的方法是在 design template 和 preference 中设置好，然后新页面都会按设置好的参数建立。设置方法：主菜单->option->preference，点击后弹出设置参数面板如图。



这里可以设置颜色、字体、网格显示方式、缩放和滚动方式等等很多选项，看一看试一试就明白了。在主菜单->option->design template 中可以设置题头、字体大小、页面尺寸、网格尺寸显示打印方式等等。



设置成你喜欢的样式,这里的设置多数都是满足自己的习惯,对原理图的电气特性没有影响,用默认的也可以。通常为了画图舒服,可以改一下背景颜色,网格大小及显示方式。有一个重要的设置是页面的大小,事先要设置好,免得太小了一张画不了多少东西,太大了没法打印,通常 A4 或 A3 即可。

2 工程管理器

工程管理器介绍

界面左侧是工程管理器,用于管理设计中用到的所有资源。包含两个标签 File 和 Hierarchy。File 标签中文件按文件夹方式组织起来,显示设计中用到的所有文件。一个工程只有一个设计 .dsn,其实是一个数据库,其中可包含原理图文件夹,多个原理图页面,元件缓存,设计中用到的元件库,输出文件等。Hierarchy 标签包含设计中的实体及元件的层级关系。

工程管理器中的操作

复制移动文件

在工程管理器中可以使用 windows 中常用的拖拽功能来进行复制移动文件。这种操作可以在设计与设计之间、设计与元件库之间、元件库和元件库间、原理图文件夹之间进行。操作一次就知道了,和 windows 一样,不多说了。只是有一点注意:当移动或拷贝后注意马上保存,否则可能会丢数据。

添加文件

可以在 design resources 中添加设计,但会替换已经建立的设计,因为一个工程中只能有一个设计。可以在 library 中加入元件库,output 和 reference projects 中都可以加入文件。加入文件两种操作方法:1、在要添加的文件夹上右键 Add file。2、选中文件夹,edit->project,对话框中选中要添加的文件打开即可。

删除文件

删除文件比较简单,和 windows 一样选中后按 delete 键即可。只要注意的是,原理图的页面打开状态下,无法删除。另外,删除操作是不可恢复的,谨慎操作。

对于 cache 的操作稍微复杂,用到的时候再说吧,后面单独讲。

3 原理图页相关操作

(一) 移动原理图页面及原理图文件夹

OrCAD Capture CIS 使用原理图文件夹把一个设计中的所有原理图组织在一起,一个设计可能包含多个原理图文件夹。如果需要,你可以很容易的把多页原理图从一个文件夹转移到另一个文件夹,也可以把同一个原理图也拷贝到多个原理图文件夹中。如果一个工程中有多个原理图页,在其他工程中也要用到,你可以把这些原理图从一个工程中转移到另一个工程中,或拷贝到另一个工程中,这样可以充分利用现有资源,避免重复设计。同样你也可以把整个原理图文件夹从一个工程中转移到另一个工程中。但注意要移动的原理图文件夹不能处于打开状态。下面介绍操作方法。

原理图页面在多个原理图文件夹间转移:

- 1 确认要移动的原理图页面没有打开。
- 2 在工程管理器中选定要移动的原理图页面,可以多页。
- 3 选择主菜单->edit->cut,如果是拷贝到另一个文件夹则选主菜单->edit->copy。
- 4 选定目标文件夹,主菜单->edit->paste

另一种更简单的操作是:

选中一个原理图页面,左键直接拖拽到目标文件夹。如果想拷贝到另一个文件夹,原文件夹中仍然保留这个页面,你可以按住 ctrl 键,然后推拽到目标文件夹。

选中多个页面的方法是按住 ctrl 键,然后左键单击要选的页面文件,这和 windows 中的操作是一样的。

原理图页面在不同工程之间转移:

- 1 确认要移动的原理图页面没有打开。
- 2 打开一个工程鼠标左键选择要移动的原理图页面。
- 3 选择主菜单->edit->cut,如果是拷贝到另一个工程则选主菜单->edit->copy。
- 4 打开目标工程,鼠标左键选择原理图文件夹,要移动页面放在这里。
- 5 主菜单->edit->paste。完成移动或拷贝。
- 6 注意两个工程都要保存一下,这一步很重要,免得丢数据。

另一种方法:

打开两个工程,调整工程管理器图框大小,把两个并排显示在软件界面中。在一个工程中选择要移动的页面,鼠标左键直接拖到另一个工程的目标原理图文件夹中。如果只想复制过去,推拽时按住 ctrl 键即可。

注意:当把页面移动目标工程中后,最好马上保存。如果没有保存,在这个工程中打开它,操作,推出时要是忘了保存,就会引起数据丢失。

同样,原理图的文件夹也可以从一个工程中移动到另一个工程中,操作方法类似,不再多说了,自己试一下就知道了。

(二) 重命名操作

原理图重命名

选择要重命名的页面，然后选主菜单->design->rename，对话框中输入新名字。

或者选择要重命名的页面，鼠标右键->rename。

不论原理图是否打开，重命名操作都会立即生效。

原理图文件夹重命名：与上面操作类似。

工程文件.opj：只能在 windows 中重命名。

设计文件.dsn：不要在 windows 中重命名，这种方式重命名后，工程文件就找不到数据库了。如果你一定要换名字，选择 file->save as，在对话框中换名字，这样才能和工程文件保持联系。

(三) 原理图文件的创建

选择原理图文件夹，选 design - new schematic page 或鼠标右键->new page。

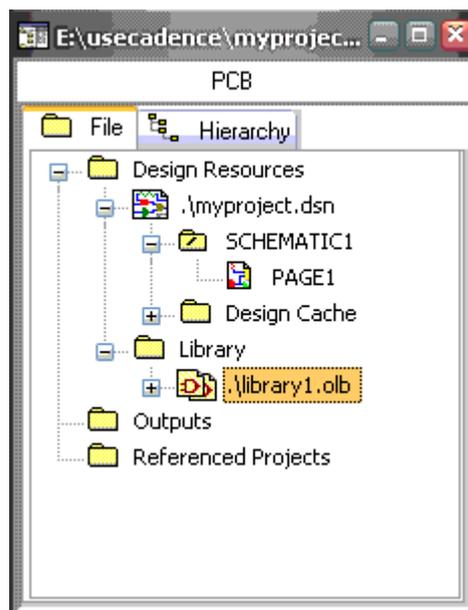
(四) 原理图文件夹的创建

鼠标选择.dsn 文件，选 design - new schematic 或鼠标右键-> new schematic。

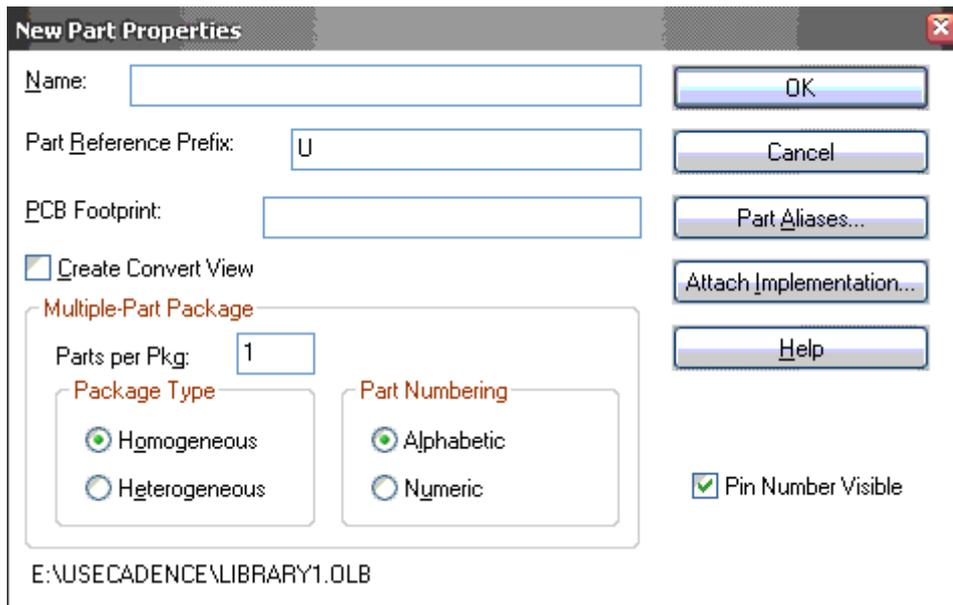
4 创建元件库

通常在画原理图时，需要自己生成所用器件的元件图形。首先要建立自己的元件库，不断向其中添加，就可以有自己常用器件的元件库了，积累起来，以后用起来很方便。

创建元件库方法：激活工程管理器，file -> new ->library，元件库被自动加入到工程中

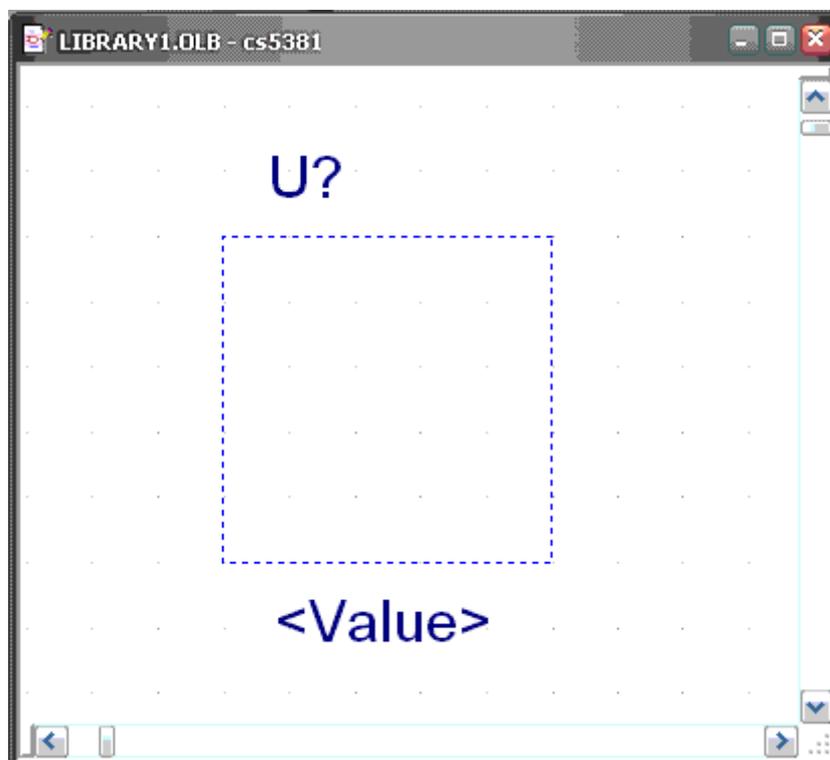


不过我很少这么做，个人感觉还是单独建一个库，单独管理，更清楚。好了，这只是个人习惯问题，还是看看怎么建立元件吧。选中新建的库文件，右键->new part，弹出对话框。



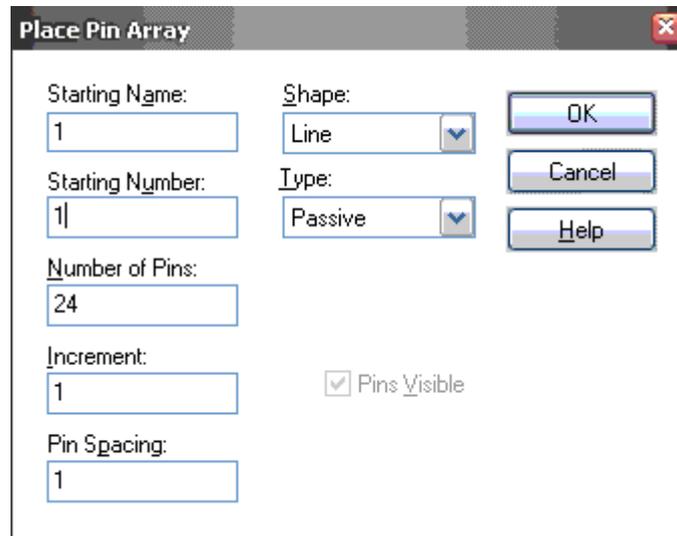
在对话框中添加：元件名称，索引标示，封装名称，如果还没有它的封装库，可以暂时空着，以后可以改的。下面的 multi-part package 部分是选择元件分几部分建立。如果元件比较大，比如有些 FPGA 有一千多个管腿，不可能都画在一个图形里，你就必须分成多个部分画。要分成 8 个部分，只要在 part per pkg 框中填 8 即可。下面的 package type 对分裂元件有说法，独立元件的话默认选项就好了。它的作用后面再讲。

我们建立元件 CS5381，共 24 个管脚，管脚少的话就不用把元件分成多个部分了。按 OK 按钮，弹出器件图形窗口。

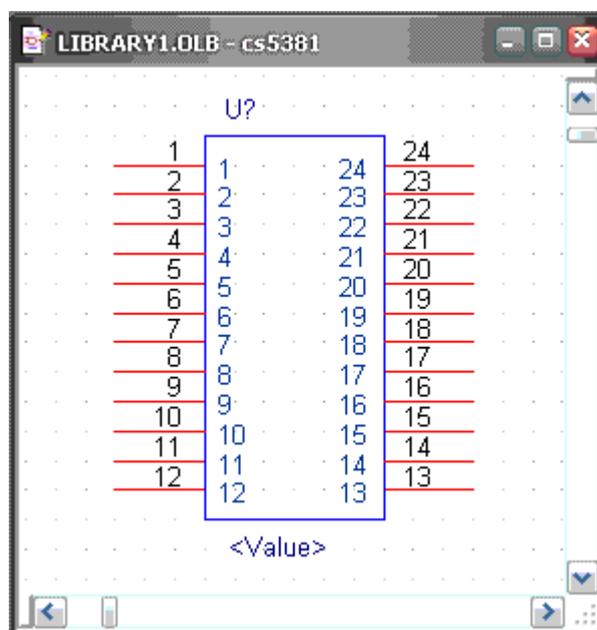


初始图形很小，先把图框拉大，图中虚线部分，然后放置图形实体的边界线，选右侧工具栏

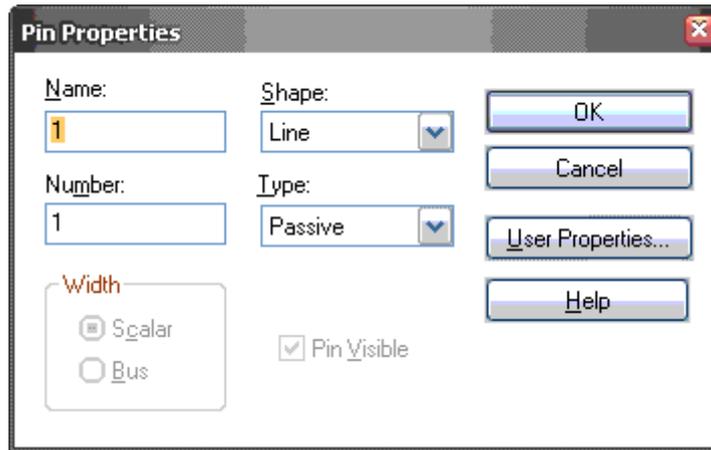
中的那个小方框即可画出，初步调整大小，能放下 24 个脚即可。接下来要添加管腿了。这时你可以一个一个的添加，好处是每次添加都能设定好管脚的属性。也可以一次添加 24 个，然后再去一个一个修改属性。这里一次添加完所有管脚。选 place->pin array，弹出对话框。选项设置如图所示。



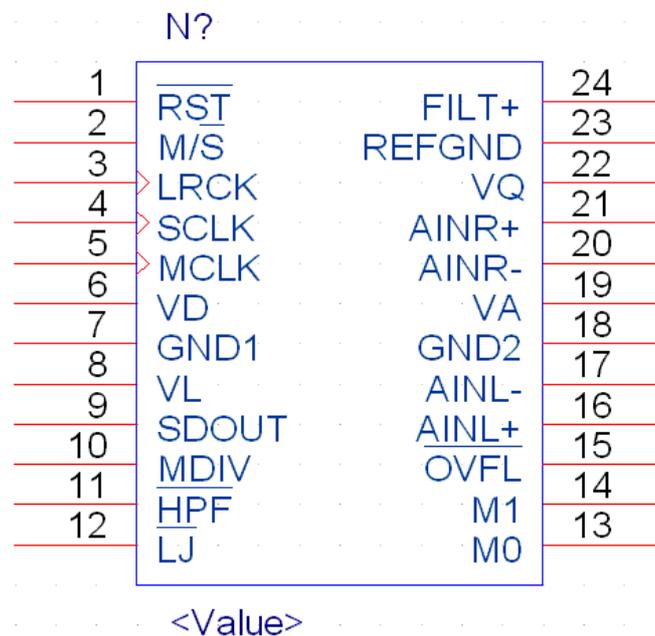
点 ok 按钮，此时 24 个管脚就粘在鼠标上了，找到合适位置放下，然后选择一半的管脚直接拖到实体框的右边，如图。



下一步修改管脚属性。双击某一个管脚，弹出属性对话框，在这里可以设置名称、编号、线形、类型等，按芯片手册上的设好即可。

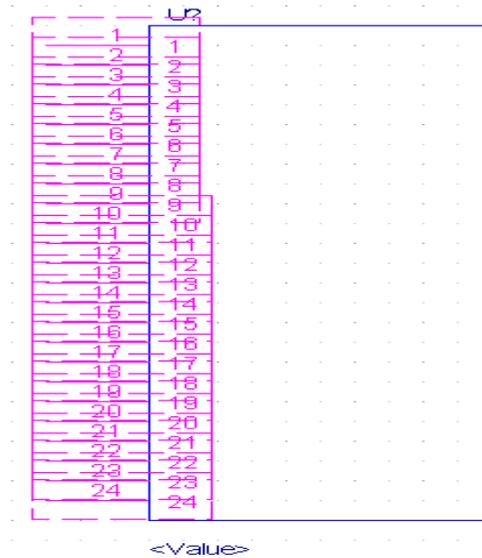


所有管脚属性全部设定完成后如图。存盘保存。这样就建好了一个元件。



5 元件库编辑一些知识技巧

当管脚数很多时，在元件图形上选择管脚一个一个编辑属性很浪费时间，这时你可以把所有管脚选中



然后选择 edit->properties 或者按 ctrl+E 键，弹出 browse spreadsheet 窗口，你可以在这里一块编辑各个管脚的属性，然后保存即可。

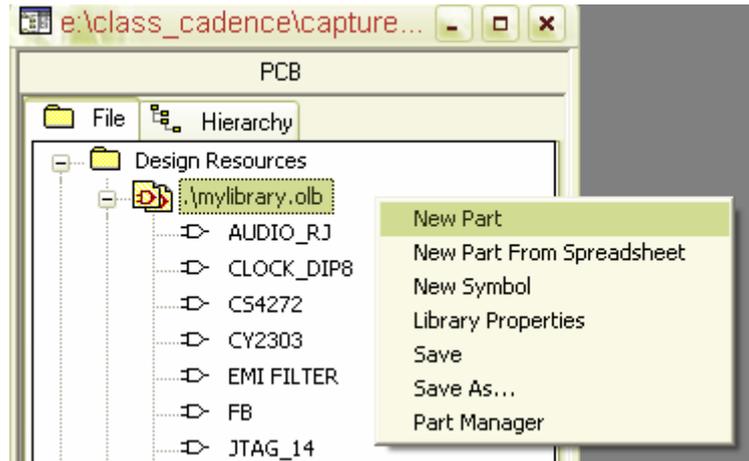
	Location	Order	Number	Name	Type	Clock	Dot	Pin Length
1	L1	0	1	1	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
2	L2	1	2	2	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
3	L3	2	3	3	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
4	L4	3	4	4	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
5	L5	4	5	5	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
6	L6	5	6	6	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
7	L7	6	7	7	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
8	L8	7	8	8	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
9	L9	8	9	9	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
10	L10	9	10	10	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
11	L11	10	11	11	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
12	L12	11	12	12	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line
13	L13	12	13	13	Passive	<input type="checkbox"/>	<input type="checkbox"/>	Line

对于分裂元件：在原理图库中双击要编辑的元件，显示的是一个元件。选择 view->package 可以看到这个 package 内所有元件。

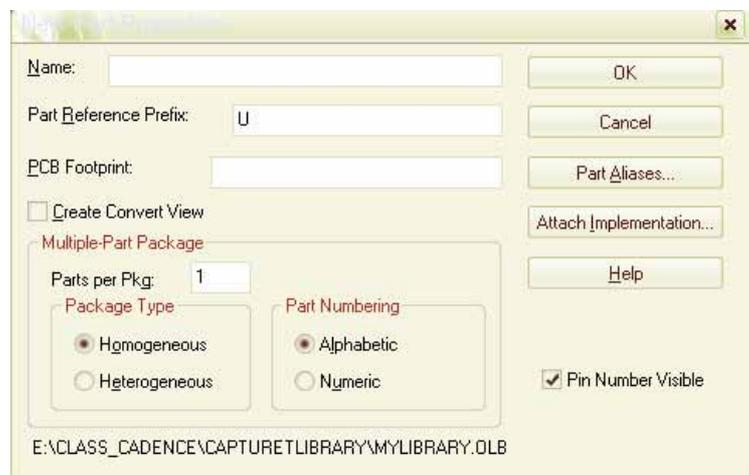
Option->package properties 可以编辑该 package 的 footprint，名称，索引符号，分裂元件数量等。

6 如何创建不规则图形元件

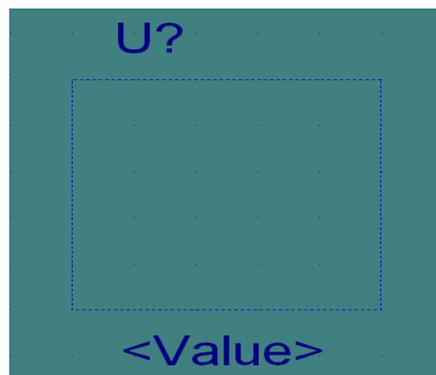
- 1、打开元件库
- 2、选中.olb 文件，右键选择 new part 新建元件



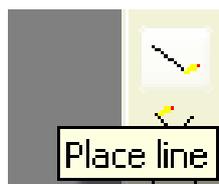
3、弹出新建元件属性编辑窗口



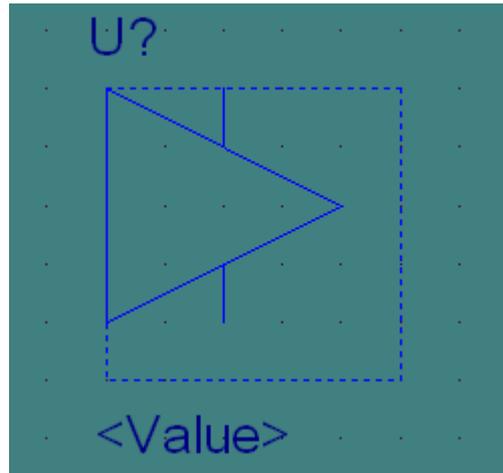
输入元件名称，这里以单运放为例说明，name 栏键入名字 MYOPA。其他默认。单击 OK 按钮，进入元件编辑窗口。



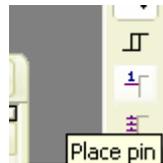
4、放置元件 body 外形线条，单击右侧小斜线快捷按钮 (place line)



画出三角型外框，以及电源引脚在 body 内的填充线条。



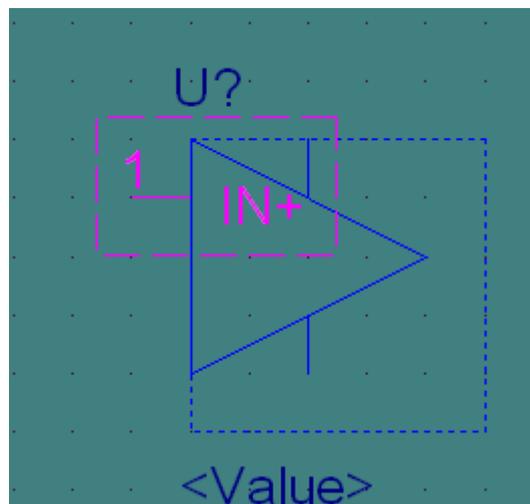
5、放置 pin。点击右侧快捷按钮栏的 place pin 按钮。



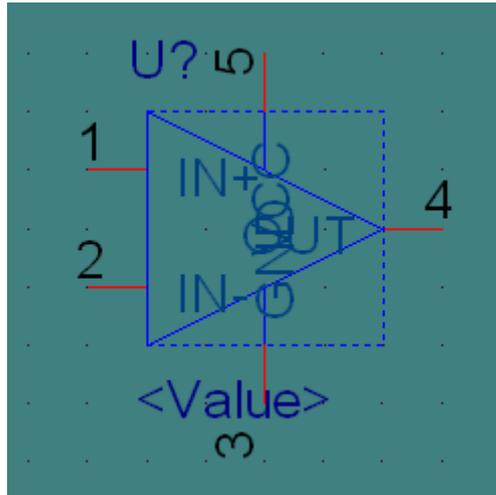
弹出 place pin 对话框，设置好引脚名称，编号，shape 选 short 类型，type 选择 input。



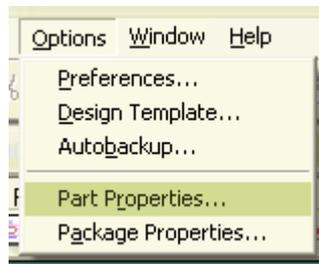
OK，放置好 pin。



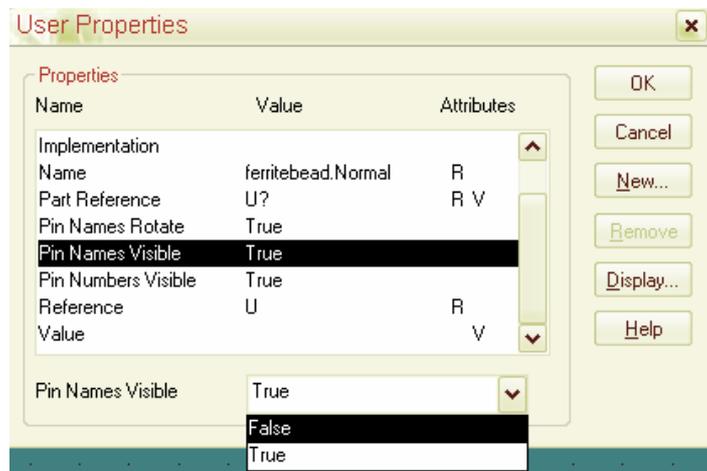
6、同样方法放好其他几个引脚。并调整好虚线外框大小。



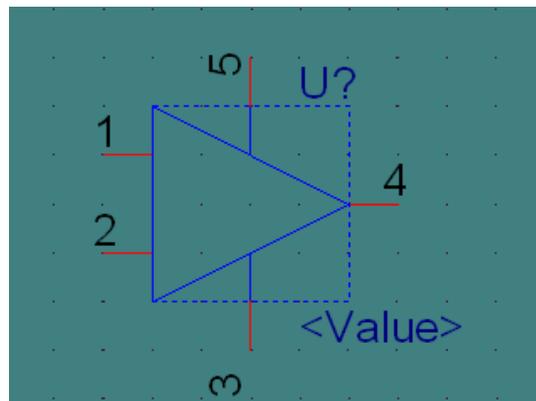
7、引脚的名称在图中挤在一起很乱，我们隐藏显示。选菜单 option->part properties



在 USER Properties 对话框中设置 pin name visible 属性为 false。



设置后元件图形中引脚名称隐藏。

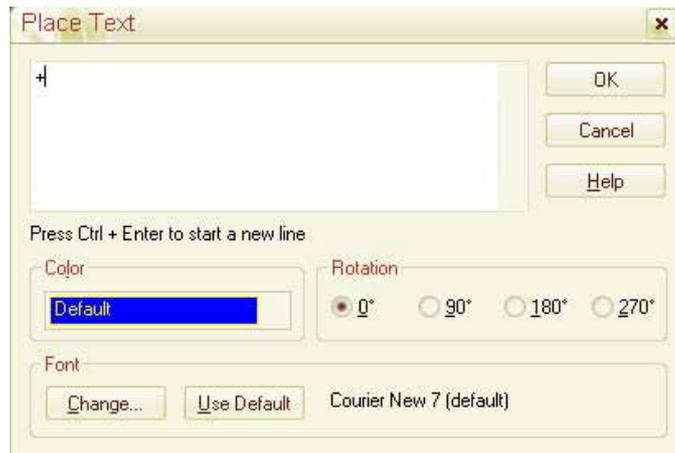


8、放置差分信号输入极性标记。

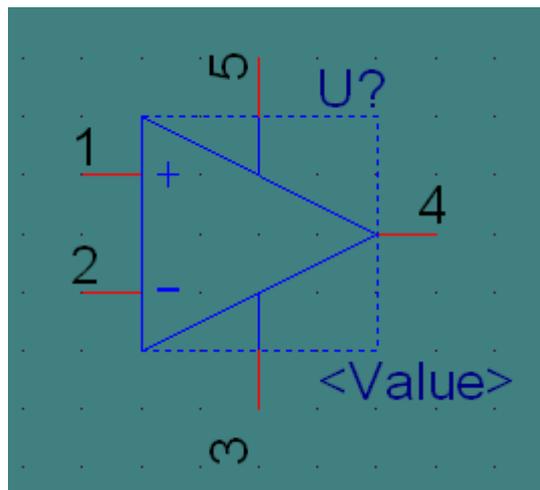
点击横幅快捷按钮中的小箭头 (snap to grid), 取消吸附栅格。



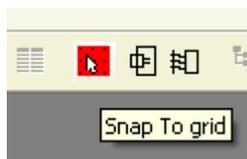
点击右侧快捷按钮 A, 文本编辑窗口中输入+, OK, 把文本符号 + 放到合适位置。



放好正负极性标记后图形如下。由于取消了图形吸附栅格点, 符号位置可任意调整。



9、重新恢复吸附栅格点, 单击红色的小箭头按钮, 重新设置吸附栅格点。

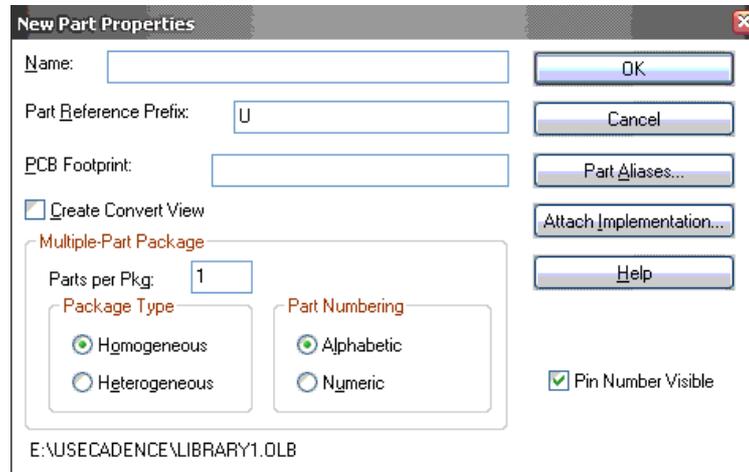


10、保存建好的元件。

关键是 snap to grid 的操作, 要适当运用, 才能画出比例位置都合适的图形, 另外, 注意各个引脚的属性设置。

7 分裂元件

首先看建立元件时的属性对话框，见下图



注意这个图中左下角选项框中的两个选项，homogeneous 和 heterogeneous。什么意思？本文就此进行详细说明。

首先要搞清楚物理封装元件和逻辑元件的关系。任何一种芯片及电阻电容等元件都有其自己特殊的封装形式，比如 DIP8、PQF100，BGA686 等就是几种封装形式。不论芯片由多少管脚，都在一个封装上体现出来，我们在画 PCB 图的时候，把它作为一个元件放在版图中，这是和他的实际物理封装形式、尺寸等一一对应的，因此必须以单个元件的形式建立图形，不能分成几个部分。但是在原理图中放置的元件只是一种逻辑上的表示，原理图中重视的是有多少个管脚，各个管脚的属性如输入输出特性、电源还是地、是否是时钟等，至于是一个元件的方式画出来，还是分成多个画，以及各个部分画成什么形状并不重要，只要各个管脚的电气特性正确就可以。最终原理图给出的只是一个网表，包括管脚属性、互连关系。你甚至不需要画原理图，手工编辑网表也可以，用原理图的形式不过为了更清楚，更容易管理罢了。所以，在画原理图的时候，每个元件怎么画，画成什么形状，随你的便，重要的是管脚编号，数量和电气特性。

知道了上面的东西，就能明白分裂元件的意义了。有些芯片管脚数非常多，像 XILINX virtex4 系列的 FPGA 有一千多个管脚，没办法在一个图中画出来。所以这时都会把它分成很多个部分分别画出来，把属于同一个功能模块的管脚分离出来，单独画在一个元件图形里。上图中的 parts per Pkg 意思就是同一个封装（对应一个芯片），在原理图中用几个部分表示。如果你选择 8，并把一个芯片的所有管脚分 8 个部分画出来，那么软件就知道这 8 个元件实际上是同一个芯片的不同部分。

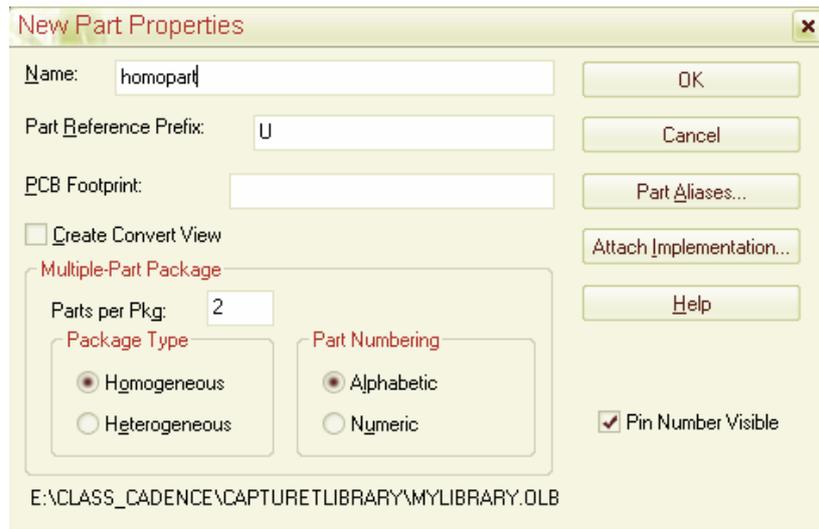
理解了元件的分裂，再看 homogeneous 和 heterogeneous 是什么意思。有些元件内部包含了两个或更多的功能完全一致的模块，唯一的区别就是，管脚的名字编号不一样，这时如果你把它分成两个元件画出，那这两个元件几乎是一样的，这种元件就是 homogeneous 的。另一方面，比如画一个 DSP 芯片，它包含 VCC GND 等电源属性的一组管脚，还有通用 IO 口、缓冲串行口，EMIF 数据端口等，如果分别画在不同的元件图中，这些分裂的元件包括功能、管脚数量、电气属性都不一样，那么此时这些分裂的元件就是 heterogeneous 的。

知道这些，就可以在原理图中使用分裂元件了，分开处理，画起图来那是相当的方便。

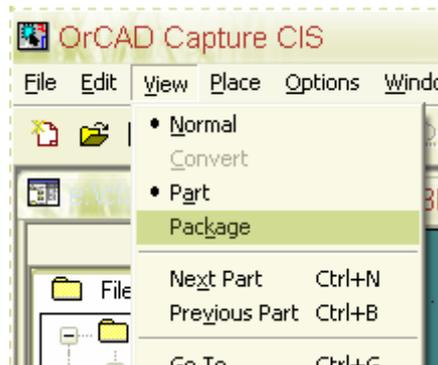
8 把一个元件分多个部分画出来

8.1 Homogeneous 类型元件画法

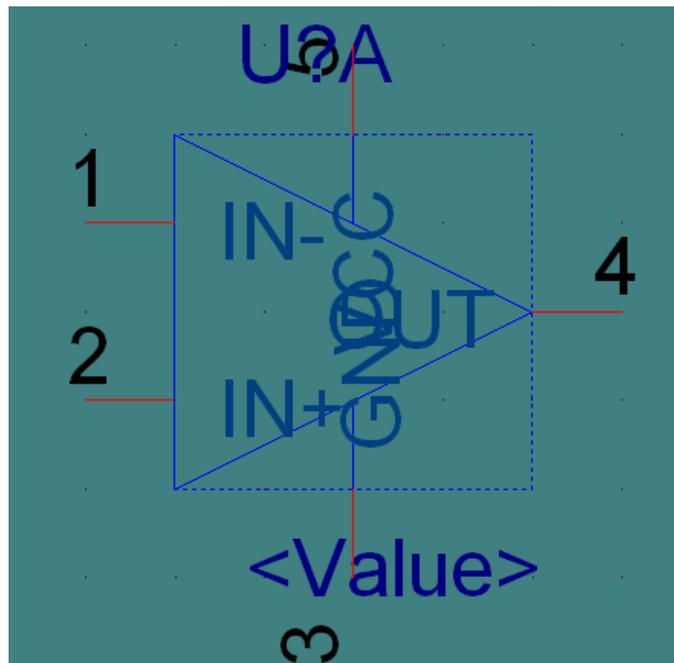
- 1、选中.olb 文件，右键 new part，弹出 new part properties 对话框，填入元件名称，Parts per package 填入 2，package type 选 homogeneous。如图



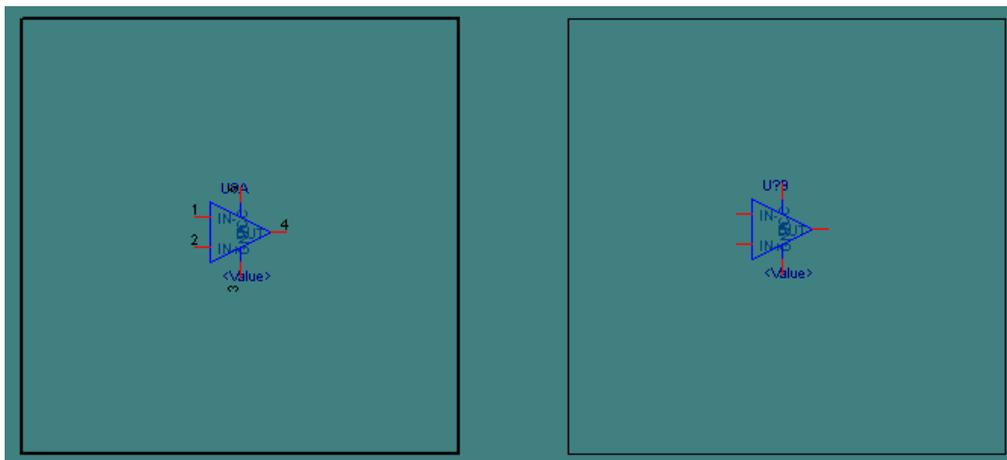
- 2、单击 OK，菜单 view->package 中可查看，软件自动把元件分成了 A B 两个部分。



双击 part A，进入 PART A 编辑页面。画好 PART A 部分图形，放好引脚。



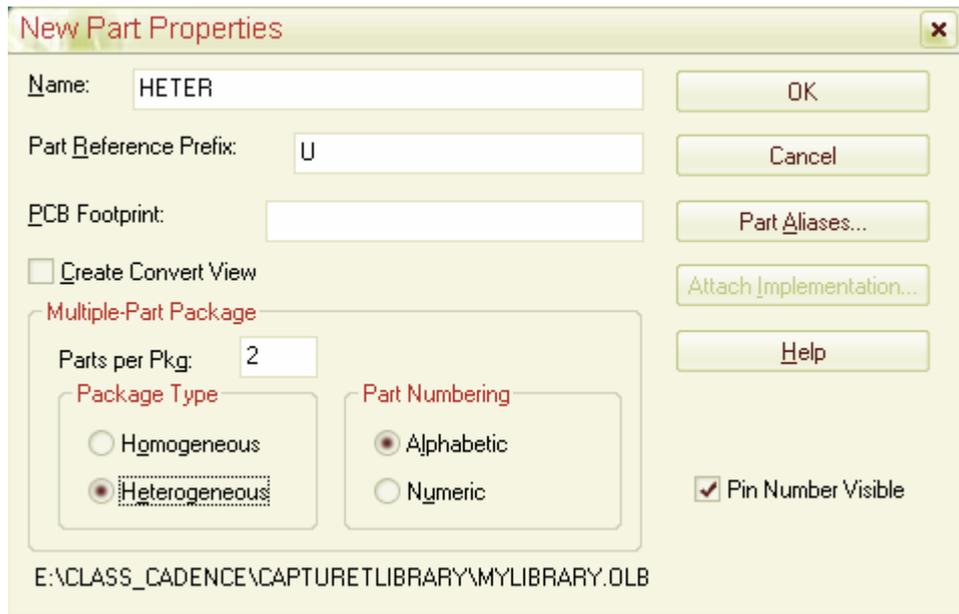
- 3、快捷键 CTRL+N 进入 part B 部分编辑页面，B 此时 B 部分除了引脚编号外，其他的都与 A 部分相同，只需要设置好引脚编号就可以了。这正是 Homogeneous 类型元件的特点。



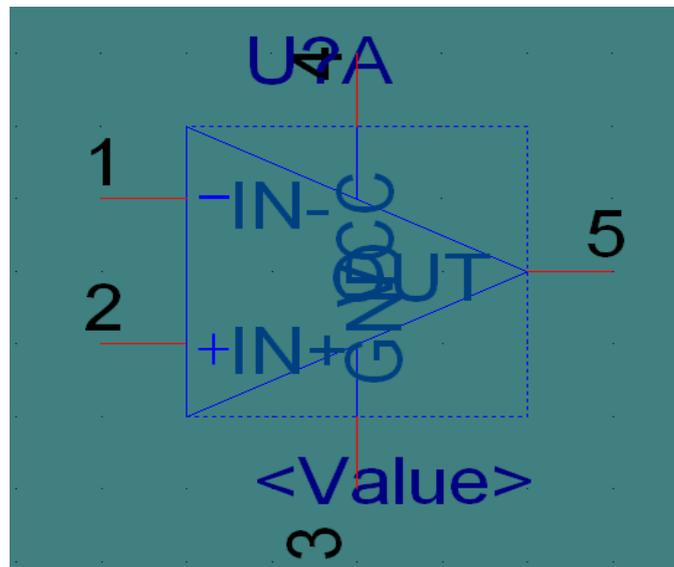
- 4、选 option->part properties，设置 pin name visible 属性为 false。注意图中应标出信号输入的正负极性。

8.2 Heterogeneous 类型元件画法

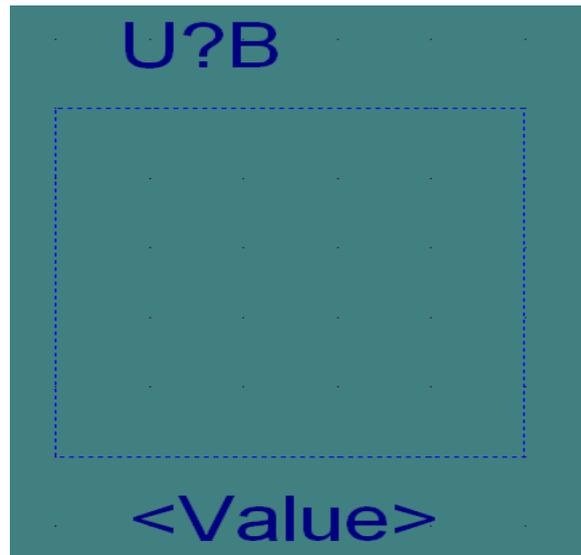
- 1、选中.olb 文件，右键 new part，弹出 new part properties 对话框，填入元件名称，Parts per package 填入 2，package type 选 Heterogeneous。如图



2、单击 OK，软件自动把元件分成了 A B 两个部分。同样的方法，画元件的 partA 部分。



3、快捷键 CTRL+N 进入 part B 部分编辑页面，此时 B 部分仍是空白，需要重新画。这正是 Heterogeneous 类型元件的特点。



4、PART B 部分按一般元件画法画好，并设置好引脚属性即可。

8.3 分裂元件使用方法

如果一个元件包含多个部分，Homogeneous 类型或 Heterogeneous 类型。使用过程中要注意几点。使用不当会出错。首先看看直接使用出现什么错误。在原理图中放置元件。进行索引编号。出现如下错误信息。

ERROR [ANN0005]

Cannot perform annotation of heterogeneous part 'N?A(Value NE5532)', part has **not been uniquely grouped** (using a common User Property with differing Values) or the device designation has not been chosen

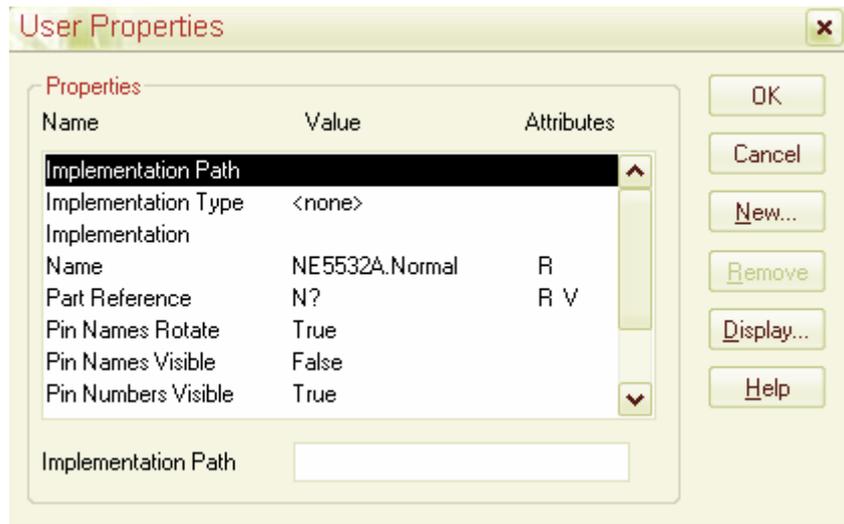
Done updating part references

多个元件没有正确分组。

下面介绍使用方法。

第一步：在元件库中建立元件。

第二步：给元件创建新的属性，用这个新的属性给元件分组。打开元件库，双击元件调出 user properties 编辑对话框。



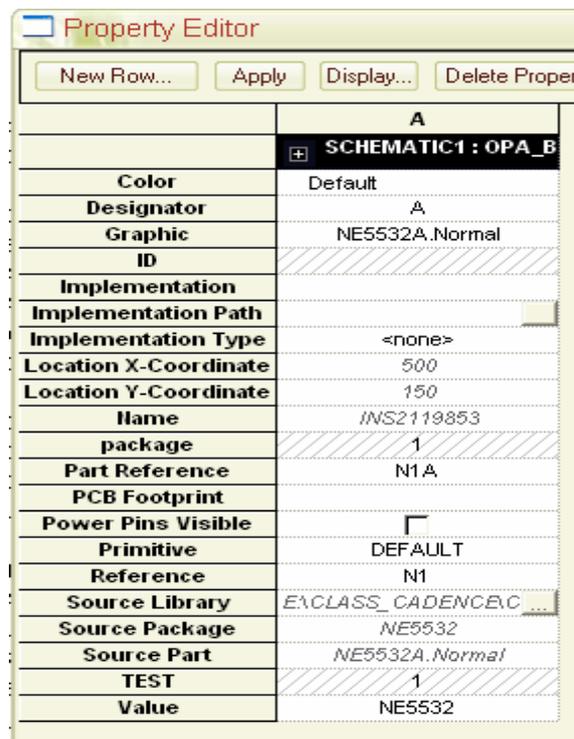
单击 new 创建新属性，命名为 package，value 设为 1。



两个部分都添加同样的属性和值，保存。

第三步：在原理图中放置好元件。

第四步：在原理图中设置 package 属性。双击元件，调出属性对话框。



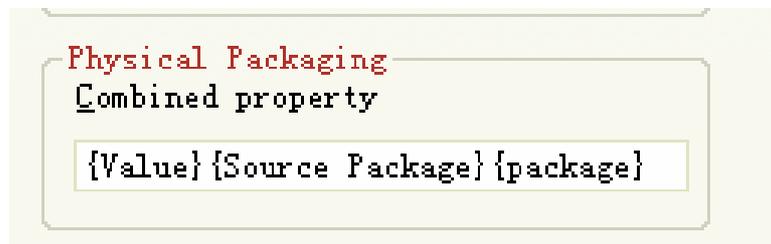
第 1 个芯片两个部分的 package 属性 value 值都设为 1。

第 2 个芯片两个部分的 package 属性 value 值都设为 2。类推。依次为 3, 4,.....

Property Editor	
New Row... Apply Display... Delete Prop...	
	A
	+ SCHEMATIC1: OPA_B
Color	Default
Designator	B
Graphic	NE5532B.Normal
ID	
Implementation	
Implementation Path	
Implementation Type	<none>
Location X-Coordinate	680
Location Y-Coordinate	480
Name	INS2122308
package	2
Part Reference	N?B
PCB Footprint	
Power Pins Visible	<input type="checkbox"/>
Primitive	DEFAULT
Reference	N?
Source Library	E:\CLASS_CADENCE\C...
Source Package	NE5532
Source Part	NE5532B.Normal
TEST	1
Value	NE5532

保存。这样 package 属性 value 值相同的就属于一个芯片，软件就可以正确分组。

第五步：在 annotate 时，设置 combined property 属性。



意思是根据 package 属性的 value 值分组。

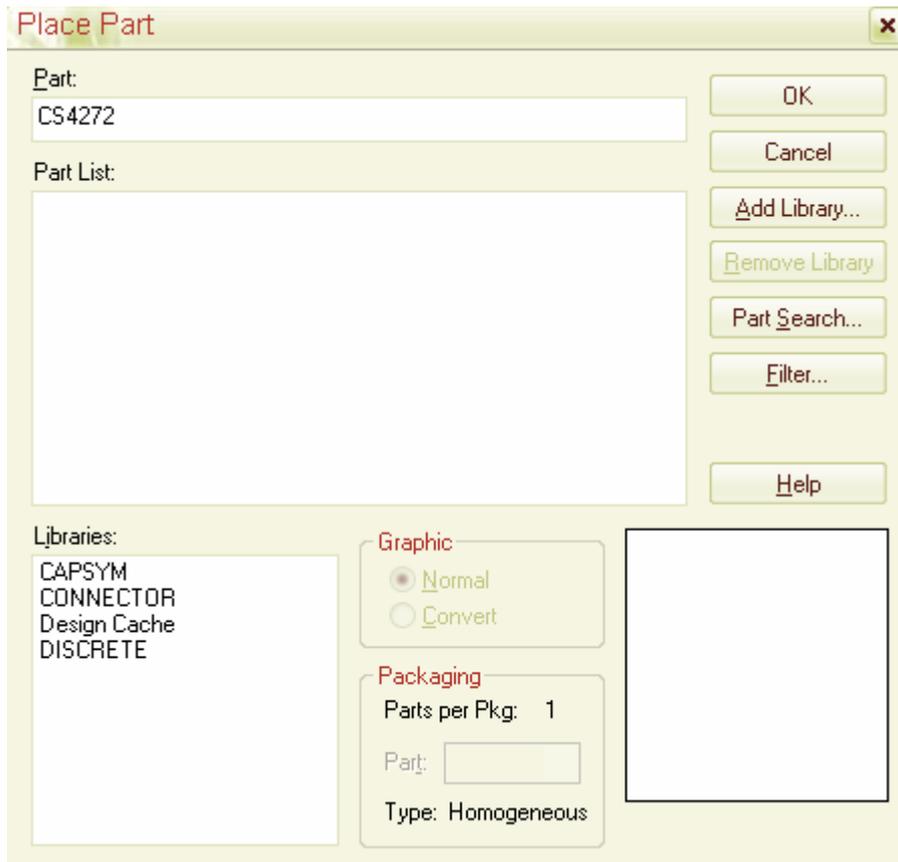
做好上面的五个步骤，这样就不会出现上面的错误。

9 加入元件库放置元件

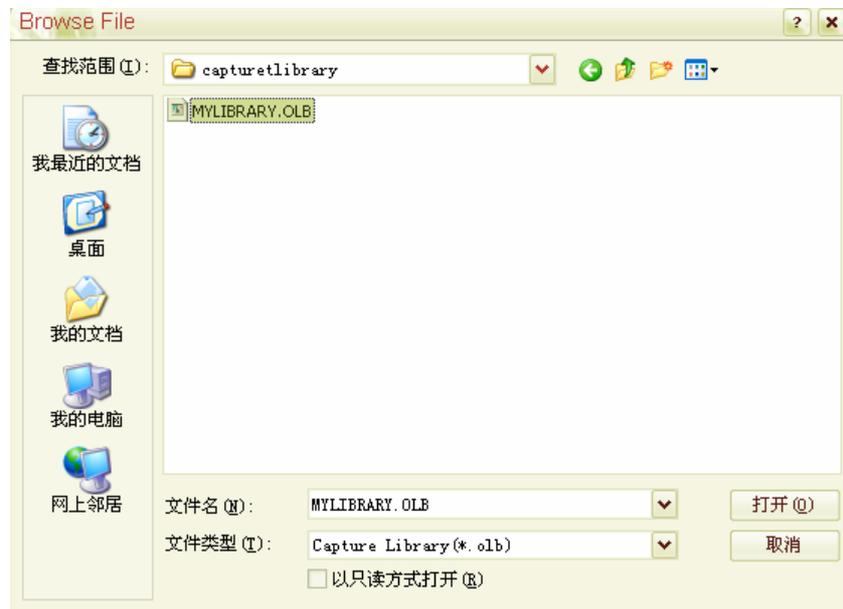
9.1 普通元件放置方法

第一步：打开建好的工程文件，打开原理图页面。

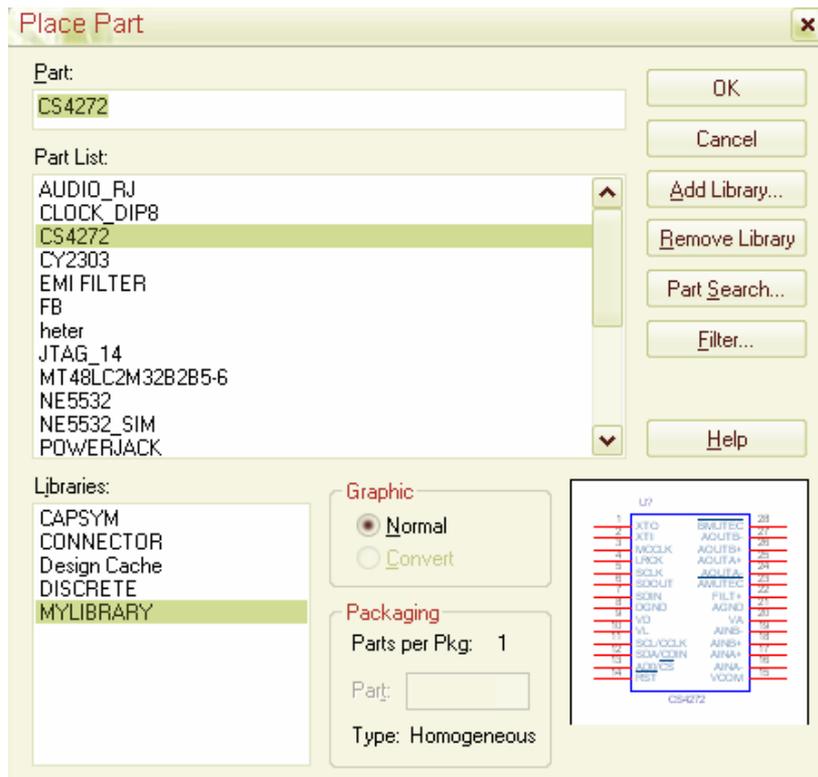
第二步：选 place 菜单，选 part。或按快捷键 P，弹出放置元件对话框。



第三步：点右上角 add library 按钮。弹出浏览对话框，找到要加入的元件库，添加。



工程中加入了刚才加入的库

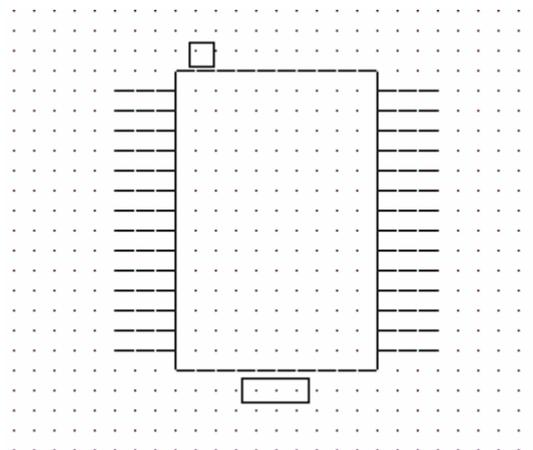


左下角的 libraries 中就是加入的所有元件库。

PART 部分，可以键入要放置的元件名称，软件自动找到该元件，并在右下角图形窗口中显示图形。

要想删除某个库，选中该库，点 remove Library 即可删除。

第四步：找到要放置的元件，点 OK，元件就会附着在鼠标光标上，



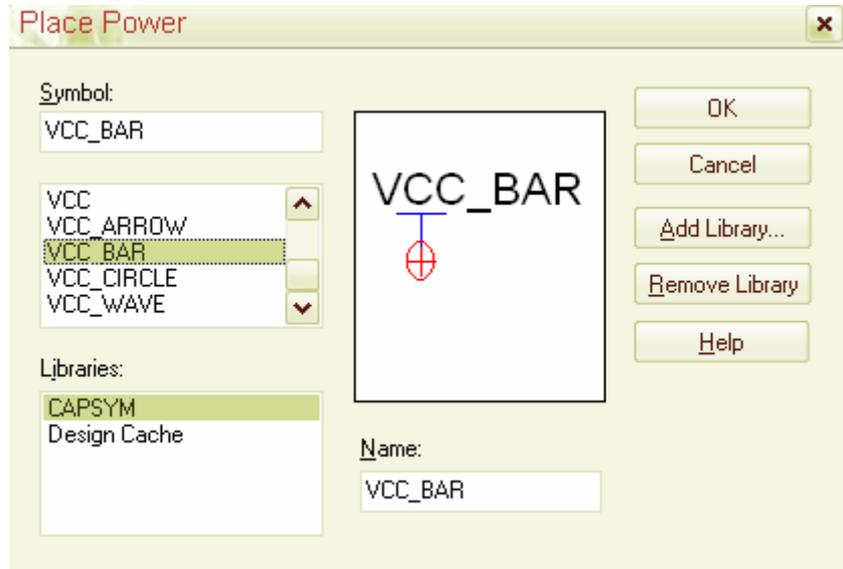
放到合适的位置即可。

9.2 电源和地的放置方法

选择原理图中右侧快捷按钮中的 place power 和 place gnd 按钮即可。



选择要放置的电源或地图形。



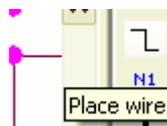
10 同一个页面内建立互连

有两种方法：

1. 使用 wire
2. 使用 net alias

第一种方法：使用 wire 建立互连。

- 1、放置 wire
快捷键



或者菜单操作



或者快捷键 W。

鼠标左键选择起点，放开左键，拖动鼠标，直接画线。如果终点是某个器件的引脚，单

击即可连接。如果终点悬空，双击鼠标结束。

画线过程中，一次转向默认是 90 度转角。若想走任意角度的连线，按住 shift 键。

2、wire 的连接方式：

如果两个 wire 呈 T 型，则软件默认是自动加入链接点，两条线电气上存在链接关系的。两条线构成十字形，默认没有电气连接。

3、十字交叉线放置和取消链接点方法：

菜单 place->junction，或右侧快捷按钮



直接放在交叉点，如果原来有连接点，该操作取消链接，如果原来没有链接点，该操作放置连接点。

删除连接点还有另一种方法，按住 S 键，鼠标左键选中 junction 点，按 delete 键删除。

第二种方法：使用 net alias

具有同样 net alias 的线在电气上是互连的，这只适用于同一个页面内的情况。

放置 net alias 方法：

- 1 菜单 place->net alias。
- 2 快捷键 N。
- 3 右侧快捷按钮面板中的快捷按钮

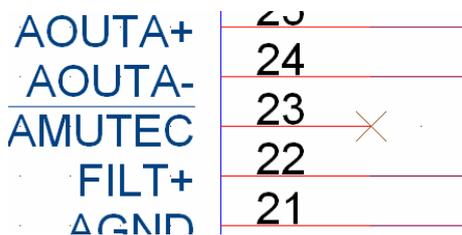


其他说明：

- 1 对于没有任何电气连接的引脚，放置无连接标记



放置后如图所示，表示该引脚悬空。

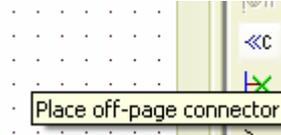


2 pin 与 pin 之间直接连在一起，则电气上存在连接关系，电源和地符号与引脚直接相连，也形成电气上的连接关系。但是尽量避免这样做，因为这样，back annotation 时会出问题。

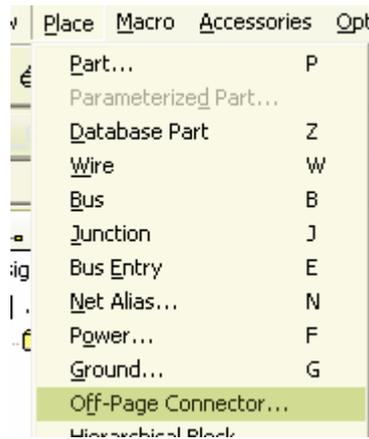
11 不同页面间建立互联的方法

使用 offpage connector。

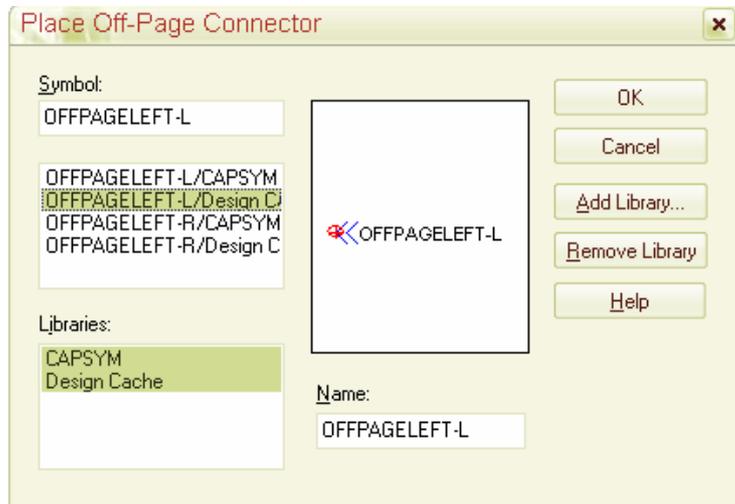
选中右侧快捷按钮中 place offpage connector 按钮，



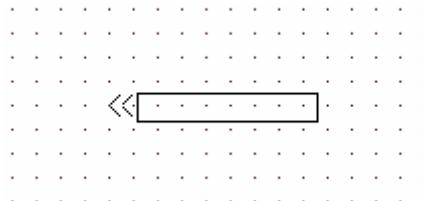
或使用菜单



弹出 place offpage connector 对话框，



选择合适的 offpage connector 图标，OK，offpage connector 会悬挂在鼠标上，单击页面，放置。



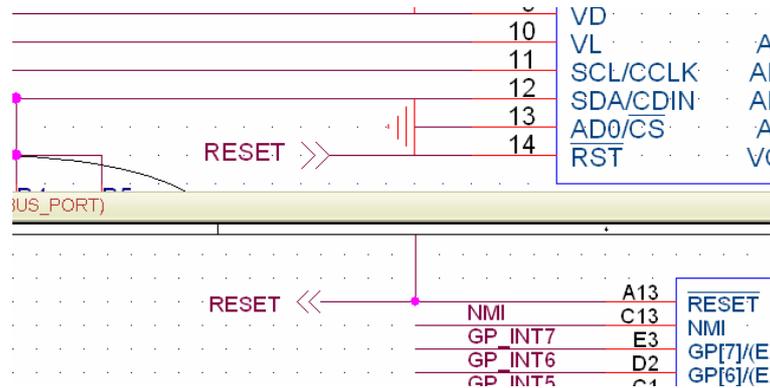
双击名称部分



弹出属性对话框



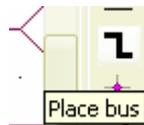
在 value 中填入网络名称。然后拖动 offpage connector 图标到建立连接的位置。同样在另一个页面，该网络的另一端也放好同名的 offpage connector 即可，这样就在两个原理图页面建立了电气连接。两个页面内都放好后如图所示。



12 使用总线

12.1 如何创建总线

- 1) 菜单 place->bus 或者右侧快捷按钮



- 2) 原理图内鼠标左键选择总线起点
- 3) 移动鼠标画线

- 4) 如需要转向，鼠标左键单击页面可转向，默认 90 度转角。
- 5) 双击左键结束总线

12.2 放置非 90 度转角总线

- 1) 菜单 place bus
- 2) 按住 shift，左键单击选择起点
- 3) 拖动鼠标即可画出任意角度总线
- 4) 单击左键转方向
- 5) 双击左键结束总线

12.3 总线命名

命名规则：BUSNAME[0..31]或 BUSNAME[0 : 31]或 BUSNAME[0-31]三种形式。注意 BUSNAME 和 ‘ [’ 之间不能有空格，BUSNAME 不能以数字结束，不能用 BUSNAME00 BUSNAME02 这样的名字。

放置总线的 net alias：

- a) 菜单 place net alias 弹出 place net alias 对话框



- b) 按照总线命名规则命名，在 alias 栏中输入，OK。

12.4 总线与信号线连接

放置总线入口 bus entry，可用菜单 place->bus entry 或快捷键 E 或右侧快捷按钮



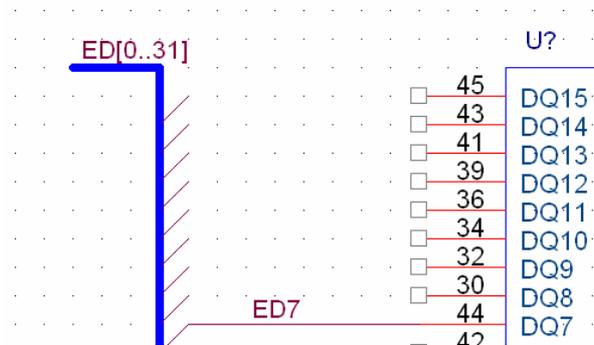
Bus entry 悬挂在鼠标上，按 R 键旋转 Bus entry 方向。

移动 Bus entry 与总线相接，单击放置。

按快捷键 F4 重复放置

使用 wire 把一个引脚和总线一个入口相连。

给 wire 添加 net alias，命名规则如下：如果总线名称为 ED[0..31]，则 wire 名称必须是 ED0、ED1、ED2.....ED31 等这种名字。注意 wire 所在网络作为总线的成员，不能有方括号。



按住 CTRL 键，鼠标选中 wire，拖动，连接其他线。此时，wire 上的 net alias 自动递增。

几点说明：

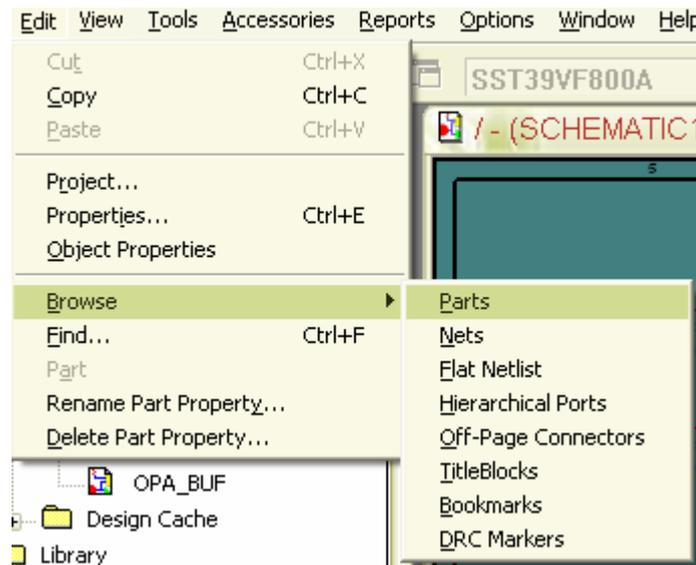
- 1) 总线和 wire 信号线之间只能通过网络名称实现电气互连。
- 2) 如果不用总线入口，而把 wire 线直接连到总线上，在连接处也显示连接点，但是这时并没有形成真正的电气连接。总线必须通过 bus entry 和信号线实现互连。并且总线和信号线都要命名，并符合命名规则。
- 3) 两段总线如果形成 T 型连接，则自动放置连接点，电气上是互连的。两段十字形的总线默认没有连接点，要形成电气互连，必须手动放置连接点。

13 浏览工程及使用技巧

当原理图画完后，需要对原理图进行查错编辑。这时就要用到 browse 命令，浏览整个工程中的元素。

方法：

1. 选中.dsn 文件或原理图文件夹
2. 选中菜单->browse



这里可选浏览 parts、nets 等右侧的下拉小列表中的各个选项。

13.1 浏览 parts

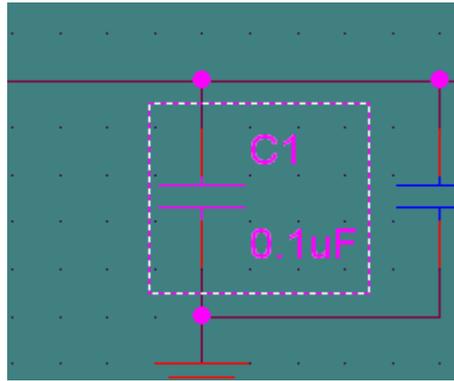
选择 parts，弹出浏览属性对话框，选择默认即可。



OK，打开工程中用到的所有元件列表窗口。

Reference	Value	Source Part	Source Library	Page	Schematic
C1	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C2	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C3	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C4	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C5	20uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C6	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C7	20uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C8	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C9	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C10	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C11	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C12	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C13	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C14	20uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C15	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C16	20uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C17	10uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C18	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C19	1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C20	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C21	0.1uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C22	0.01uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C23	0.01uF	CAP NP	C:\CADENCE...	coddec_po...	SCHEMATI...
C24	47uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C25	47uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C26	47uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C27	47uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C28	47uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C29	47uF	CAPACITOR	C:\CADENCE...	coddec_po...	SCHEMATI...
C30	0.1uF	CAP NP	C:\CADENCE...	DSP_BUS_...	SCHEMATI...
C31	0.1uF	CAP NP	C:\CADENCE...	DSP_BUS_...	SCHEMATI...
C32	0.1uF	CAP NP	C:\CADENCE...	DSP_BUS_...	SCHEMATI...
C33	0.1uF	CAP NP	C:\CADENCE...	DSP_BUS_...	SCHEMATI...
C34	0.1uF	CAP NP	C:\CADENCE...	DSP_BUS_...	SCHEMATI...

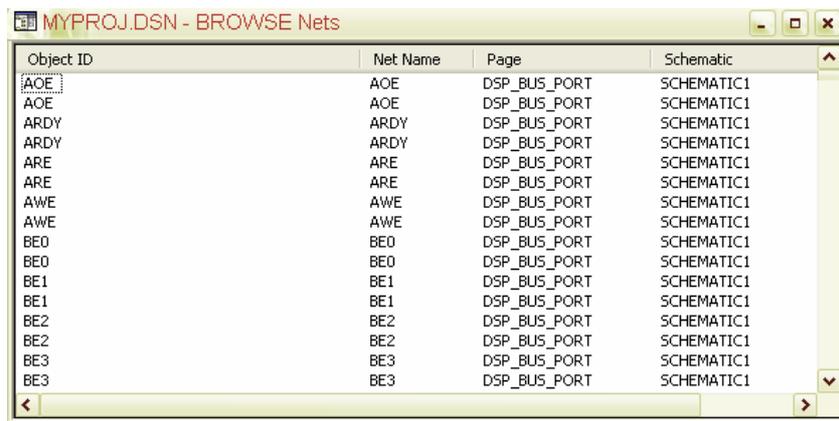
在该窗口中，双击某一个元件的 reference，则可以打开原理图相应页面，同时该元件高亮显示。如图所示，这样可以方便的定位某一元件。



使用技巧：

- 1) 从 reference 选项中可以看出，是否有元件没有进行编号，若有，则需要重新编号。
- 2) 从 value 选项可以看出是否有元件没有赋值，如电容量，电阻值等，如果有，则双击该元件的 reference，在原理图中修改。

13.2 浏览 nets

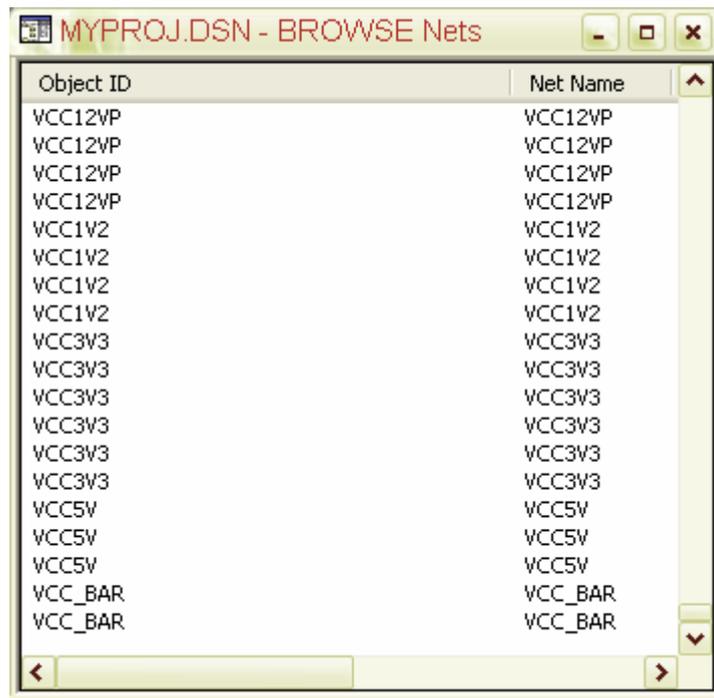


在该窗口中，双击某一个 nets，则可以打开原理图相应页面，同时该网络的连线高亮显示。如图所示，这样可以方便的定位某一网络。

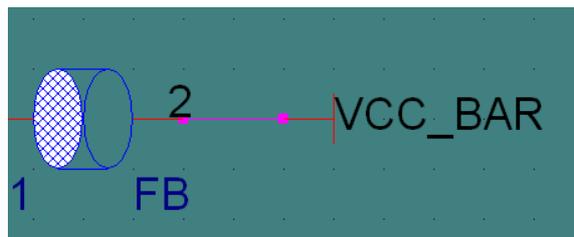


这个操作对于查看电源网络是否没有赋值很方便。图中 VCC_BAR 为忘记赋值的电源网络。

出现这种情况，在 DRC 检查的时候，并不报错，但是该电源网络在 pcb 中不会和任何电源相连，出现严重错误。可以在这里方便的查看并修改。



双击该电源网络，列表中的 VCC_BAR，打开所在的原理图页面。所在位置高亮显示



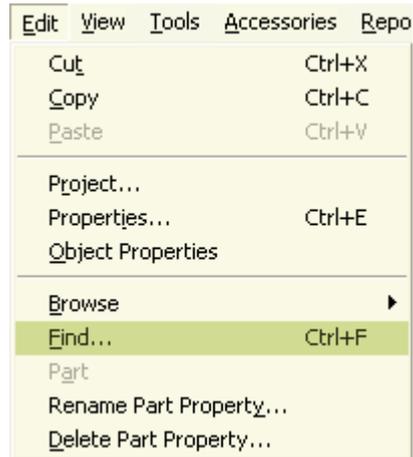
修改网络名称，赋给相应电压等级。

浏览命令中其他的命令使用也类似。在画完原理图后全面检查阶段很有用。

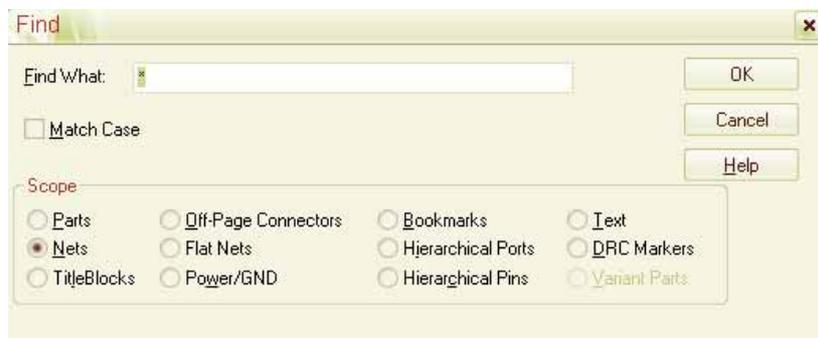
14 原理图中搜索

有时需要在原理图中搜索某一个特定的元素，可能是元件，可能是网络，可能是一个 DRC 标记。这时要用到 find 命令。

选中.dsn 文件，Edit->find

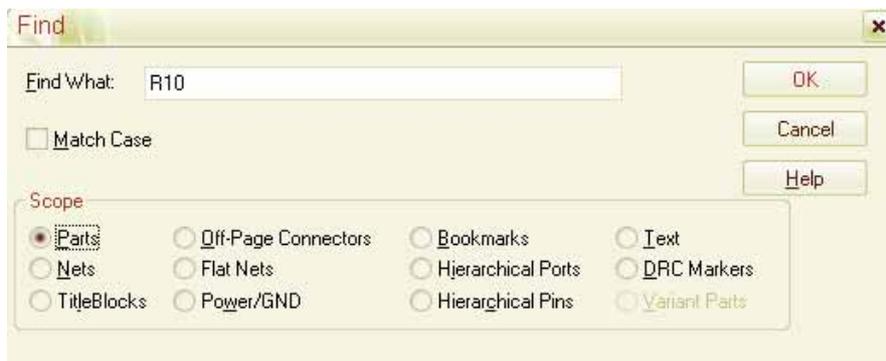


弹出查找对话框

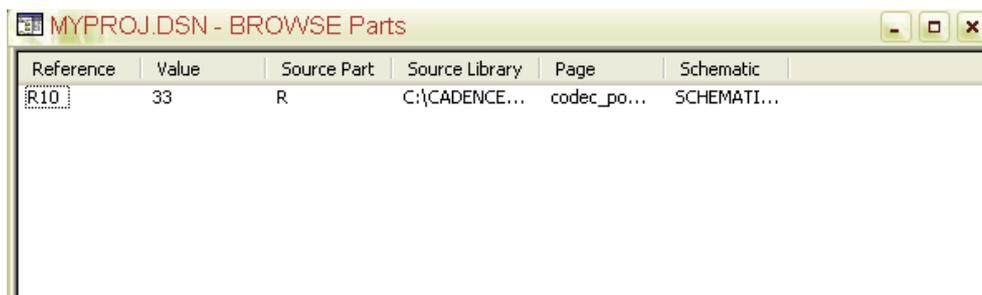


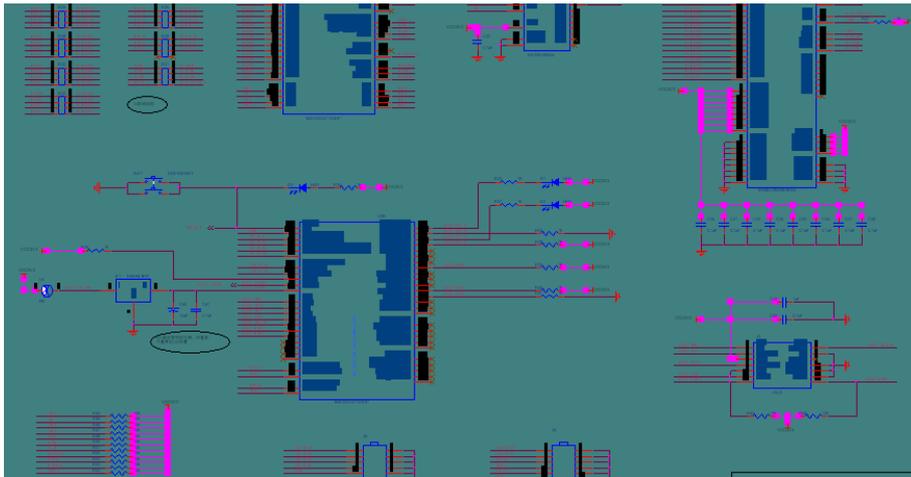
14.1 搜索元件

在 Find what 中输入要查找的元件索引编号，Scope 中选择类型 parts。如图。



选择 OK，打开搜索结果列表。





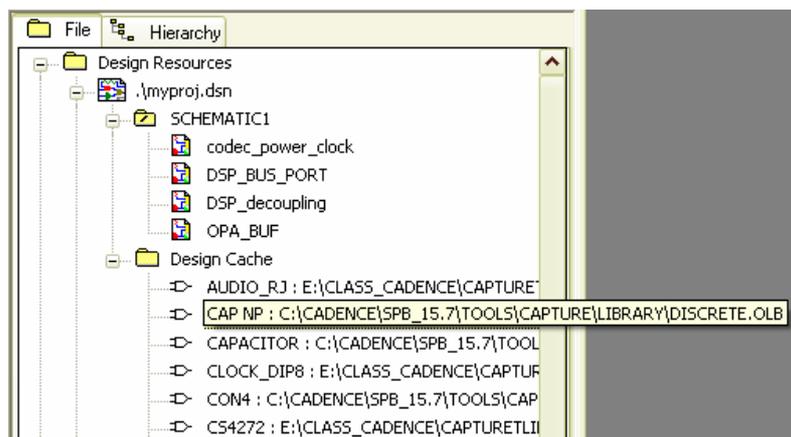
此命令对于查看网络连接情况非常有用。

15 元件替换与更新

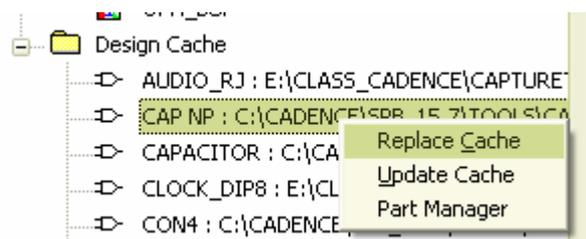
有时要对原理图中某一个元件批量替换，或者给同一种元件统一添加属性值，这就要用到 replace cache 和 update cache 命令。

15.1 批量替换 replace cache

打开 cache，选中要替换的元件，如图所示



右键，replace cache



弹出替换对话框



Browse 选择元件库，new part name 栏选择新的元件，该元件用来替换原来的元件。Action 中选择是否保留原来的属性，如果选择，那么原来的元件编号等信息保留，如果选择 replace schematic properties，原来的属性全部丢失，使用元件库中的默认属性替换。OK，执行替换。

15.2 批量更新 update cache

1. 打开 cache
2. 选择要更新的元件
3. 右键 update cache

15.3 两个命令的区别

这两个命令很像，但是有区别。

1. replace cache 可以改变元件库的连接，选择不同的库即可。可以使不同的元件，也可以在不同的库中。而 update cache 不能改变原理图中元件和元件库之间的连接关系，只能把新的 user properties 属性带进来。
2. 如果在元件库中添加了元件的 footprint 信息，想通过对 cache 操作带到原理图中，只能用 replace cache 命令。

16 一些基本操作

16.1 选择元件

1. 单个元件：鼠标单击元件即可
2. 多个元件：按住 CTRL 键，逐个元件点击
3. 区域内所有元件：直接鼠标左键框选

4. 多个区域内所有元件：按住 CTRL 键，逐个区域框选

16.2 移动元件

1. 单个元件：选中直接拖动
2. 多个元件：CTRL 选中，直接拖动
3. 元件移动默认是带着连接移动，如果切断电气连接，按住 ALT 键，拖动即可。

16.3 元件的旋转

1. 单个元件旋转：选中元件，快捷键 R，或 Edit->rotate
2. 一组对象旋转：CTRL 选中，快捷键 R，或 Edit->rotate
3. 旋转会切断电气连接。
4. 旋转命令有时不起作用，通常发生在页边上，没有足够空间的情况。

16.4 元件的镜像翻转

1. 选中元件，Edit->mirror->选择水平垂直等方式
2. 文本及位图等不能执行此操作

拷贝、粘贴、删除等操作与 windows 类似。

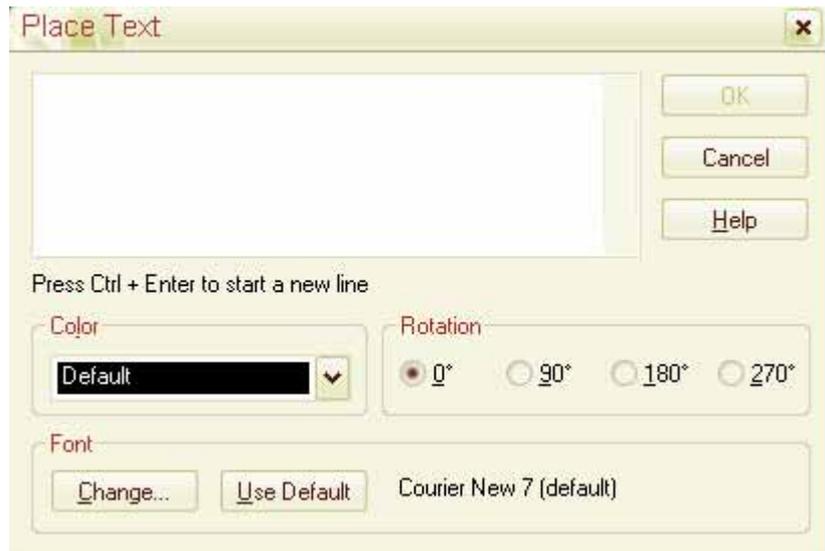
16.5 修改元件属性放置文本

元件索引编号及 Value 的修改

双击索引编号或 value，弹出修改对话框，直接修改即可。

放置文本

菜单 place->text，或右侧菜单中的快捷按钮 A，弹出文本编辑框



在编辑框内输入文字，换行方法为 CTRL+enter 键。

Color：选择文本颜色

Font：选择字型，字体大小等。

文本移动

鼠标点击选中，直接拖动

文本旋转

选中，快捷键 R

放置图形

右侧快捷按钮，如图，可选矩形、椭圆形、圆弧等



原理图页面中点击左键，直接拖动出图形，如图中矩形框。

如果由DSP来控制，去掉这几个电阻
如果工作在Stand alone方式，用这几个电阻配置主从工作方式

17 添加 footprint 属性

17.1 单个元件添加 Footprint 属性

第一种方法：直接修改

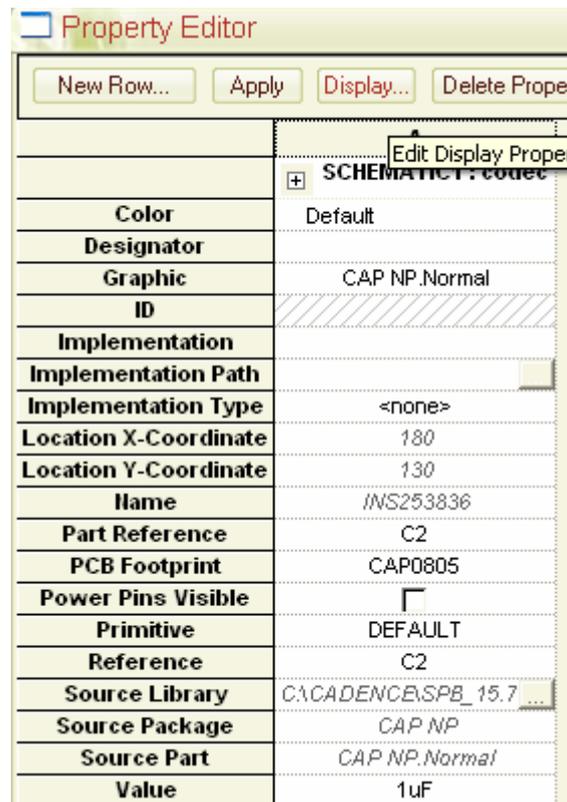
1 双击元件，弹出 property editor 对话框



2 在左上角空白处右键->pivot , 改变视图



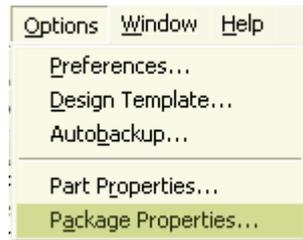
改变后视图如图



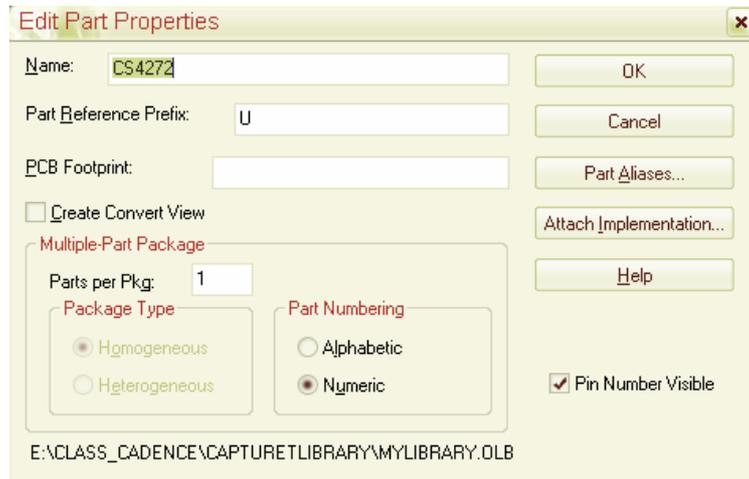
3 修改 PCB Footprint 属性

第二种方法：在元件库中添加 footprint 属性，更新到原理图

- 1 打开元件库
- 2 打开元件编辑页面
- 3 菜单 option->package property

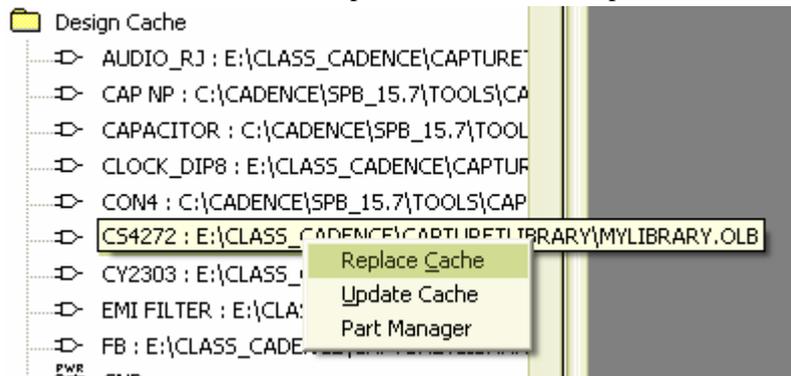


弹出编辑属性对话框



修改 PCB Footprint 属性，保存。

回到原理图，打开 cache 选中要编辑 Footprint 的元件，右键 replace cache



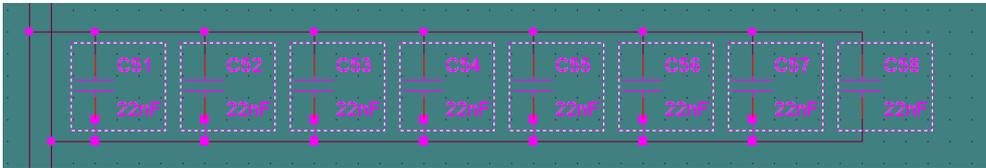
弹出 replace cache 对话框，Action 中选择 replace schematic part properties 复选框以及 preserve Refdef 复选框。如图



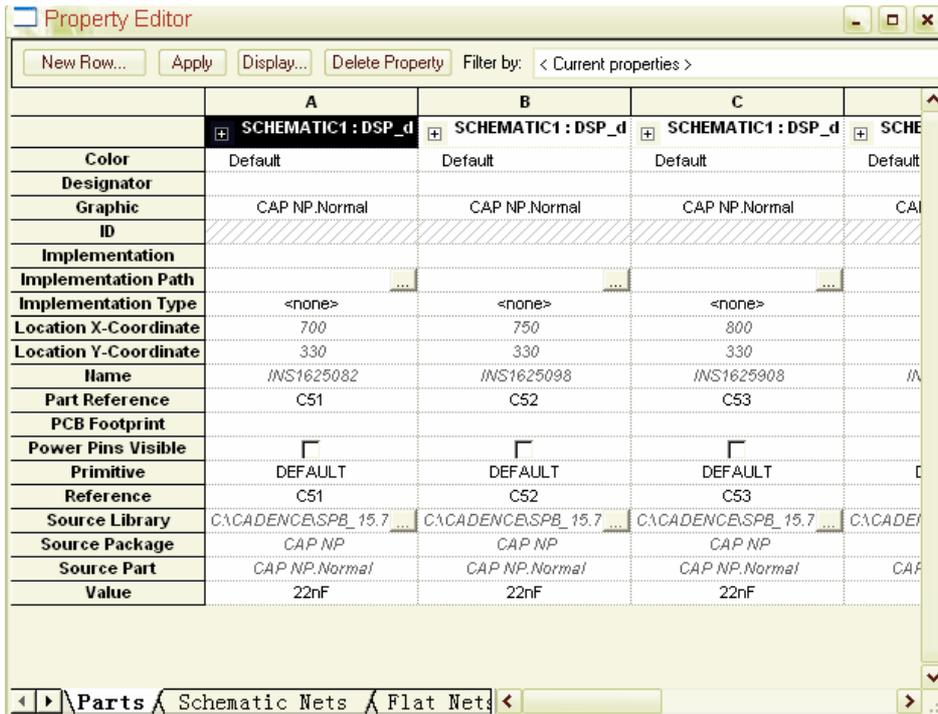
17.2 批量添加 Footprint 属性

第一种方法：

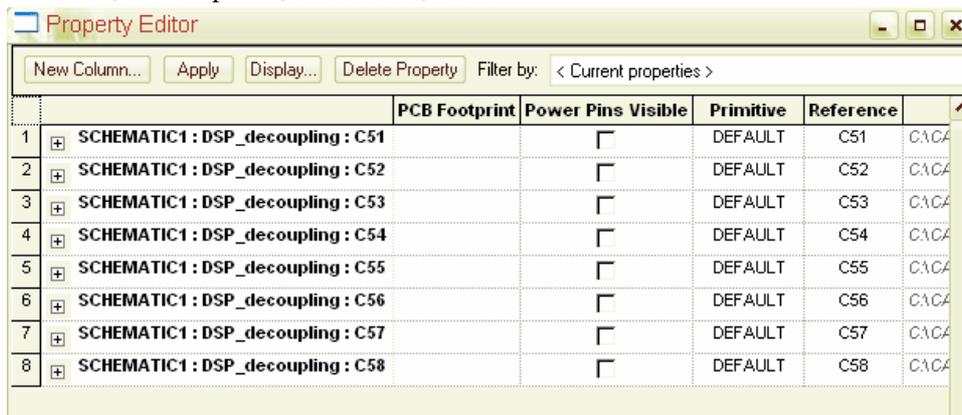
选中要修改的所有同类元件。



右键，Edit property，弹出 property editor 从窗口。



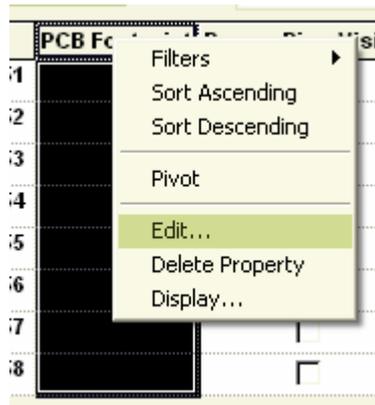
左上角空白处，右键->pivot，改变视图，如图



鼠标左键单击 PCB Footprint 框，带文字的部分，选择整列。

		PCB Footprint	Power Pins Visible	Primitive	Reference	
1	+	SCHEMATIC1 : DSP_decoupling : C51	<input type="checkbox"/>	DEFAULT	C51	CACA
2	+	SCHEMATIC1 : DSP_decoupling : C52	<input type="checkbox"/>	DEFAULT	C52	CACA
3	+	SCHEMATIC1 : DSP_decoupling : C53	<input type="checkbox"/>	DEFAULT	C53	CACA
4	+	SCHEMATIC1 : DSP_decoupling : C54	<input type="checkbox"/>	DEFAULT	C54	CACA
5	+	SCHEMATIC1 : DSP_decoupling : C55	<input type="checkbox"/>	DEFAULT	C55	CACA
6	+	SCHEMATIC1 : DSP_decoupling : C56	<input type="checkbox"/>	DEFAULT	C56	CACA
7	+	SCHEMATIC1 : DSP_decoupling : C57	<input type="checkbox"/>	DEFAULT	C57	CACA
8	+	SCHEMATIC1 : DSP_decoupling : C58	<input type="checkbox"/>	DEFAULT	C58	CACA

右键选择 edit



弹出如下对话框，编辑封装信息。



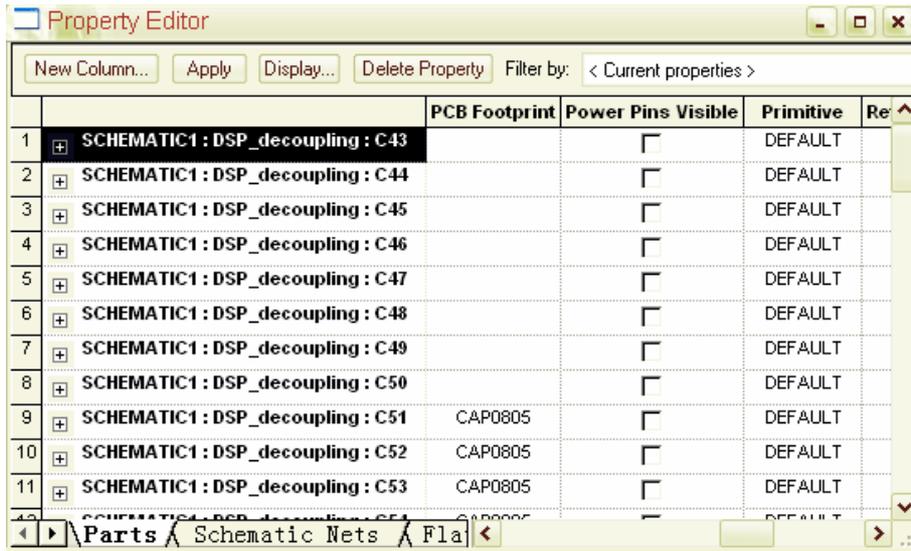
OK，所选元件封装信息添加到 Property Editor 中。单击 Apply 按钮，信息添加到原理图中所有选中的元件中。

第二种方法：

工程管理窗口中，选择某一页

右键->Edit object properties

打开属性编辑窗口



用 Pivot 命令改变视图显示方式

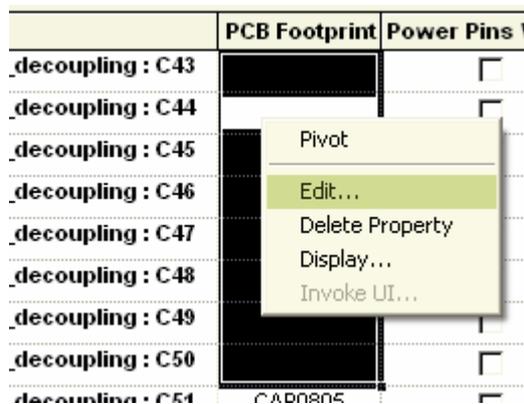
页面放大：CTRL+鼠标滚轮上推。

页面缩小：CTRL+鼠标滚轮下拉。

左键框选 Footprint 空白处

	PCB Footprint	Power Pins Visible	Pri
+ SCHEMATIC1 : DSP_decoupling : C43		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C44		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C45		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C46		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C47		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C48		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C49		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C50		<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C51	CAP0805	<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C52	CAP0805	<input type="checkbox"/>	DE
+ SCHEMATIC1 : DSP_decoupling : C53	CAP0805	<input type="checkbox"/>	DE

右键单击任意一个待编辑的方框，选择 Edit



弹出 属性值编辑对话框



修改属性值，OK。

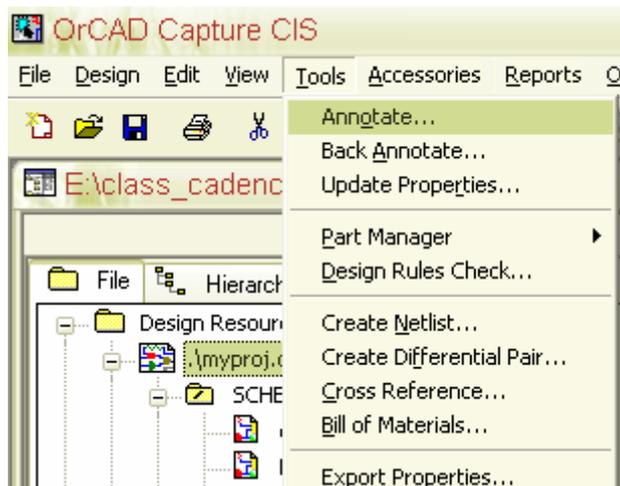
单击 Property Editor 中的 Apply 按钮，信息被添加到原理图中。

结合上面几种方法，灵活使用可以快速完成 PCB Footprint 属性的修改。

18 生成 Netlist

步骤：

- 1 对原理图通篇检查，确认电气连接正确，逻辑功能正确，电源连接正确。
- 2 重新进行索引编号，选.dsn 文件，tool->annotate



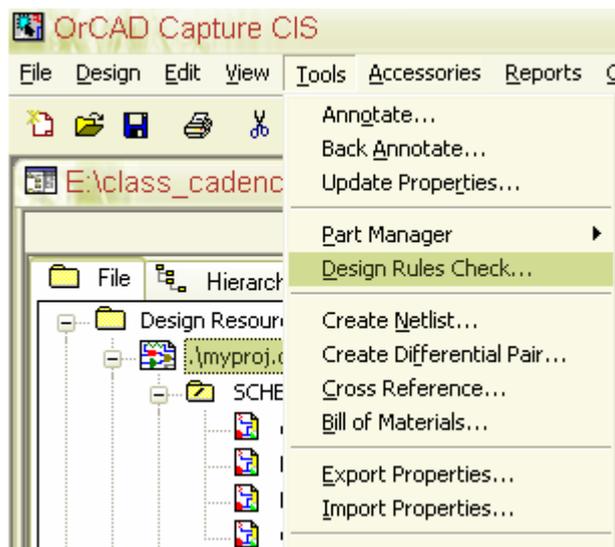
弹出 annotate 对话框，各种选项如图所示，各项意义很明确。



确定，取消所有索引编号。

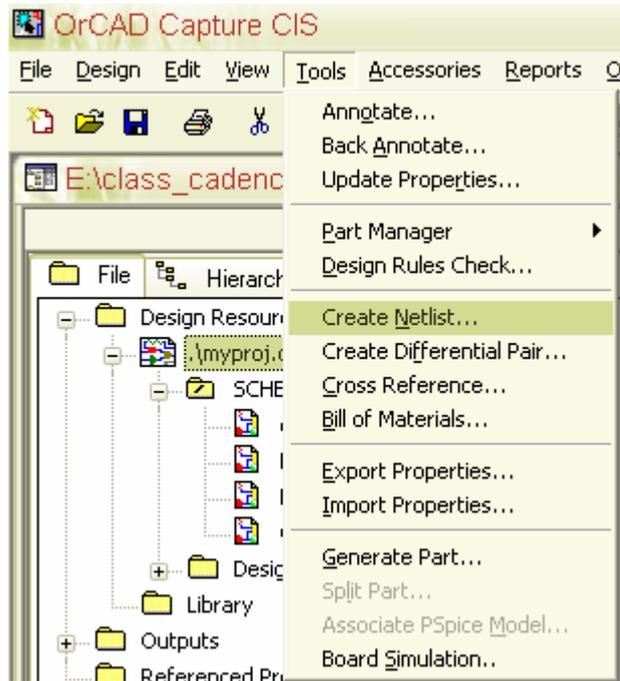
重新编号，这步 annotate 对话框中 Action 中选择 incremental reference update。

3 进行 DRC 检查，命令如图

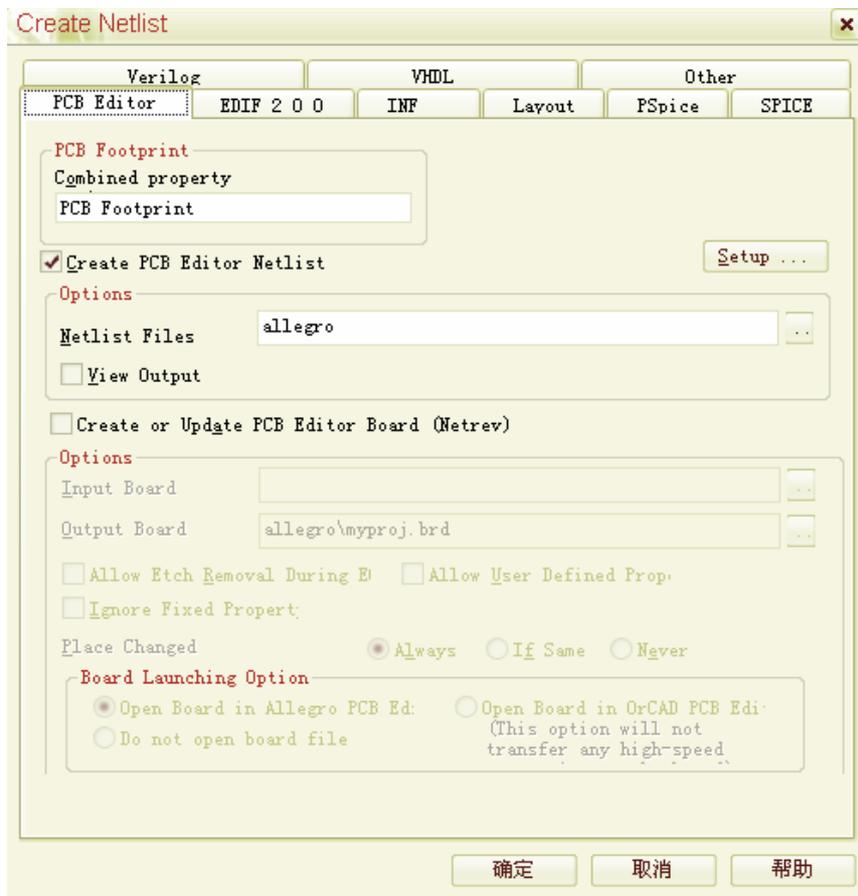


如果存在错误，返回修改，没有错误，继续下一步。

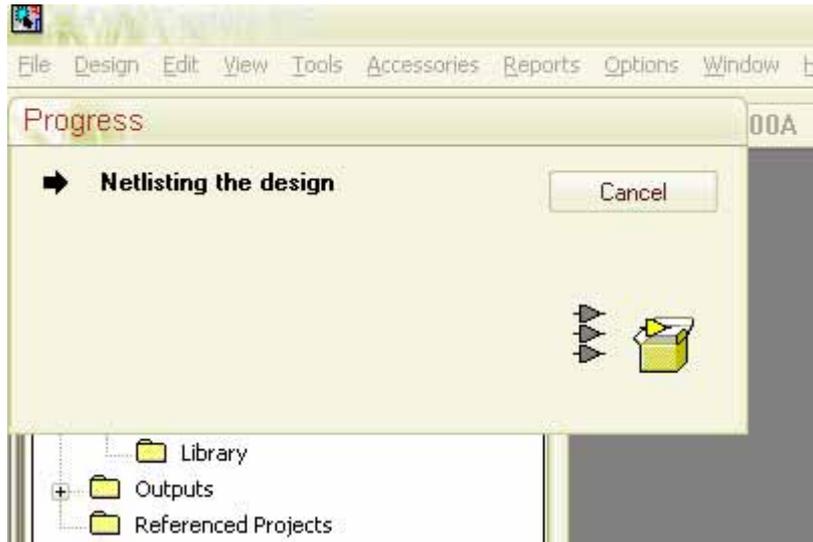
4 选.dsn 文件，tool->Creat Netlist



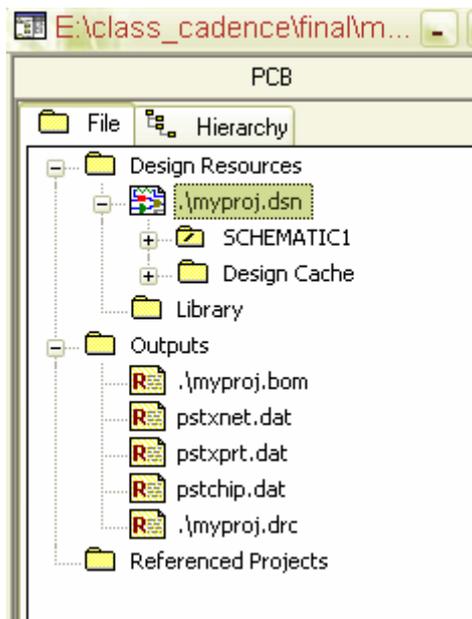
弹出 Create netlist 对话框，在这里选择要生成的网表格式，这里选 PCB Editor 的网表。各选项如图所示。



软件生成网表



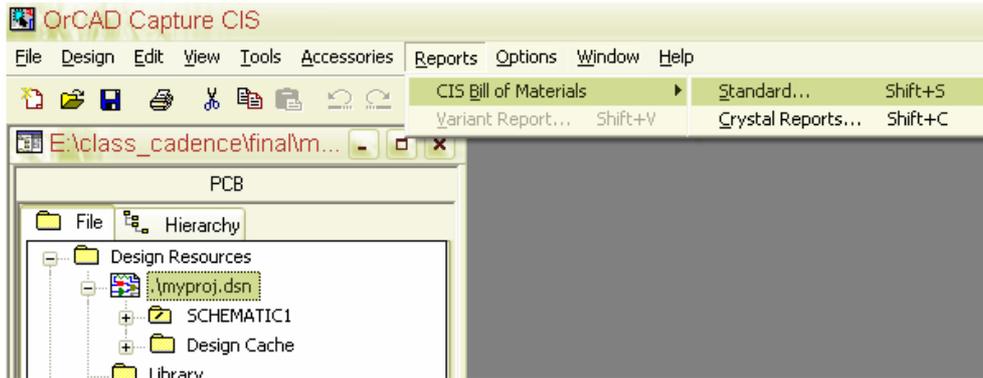
结束后，在工程管理器中的 output 中显示网表文件。



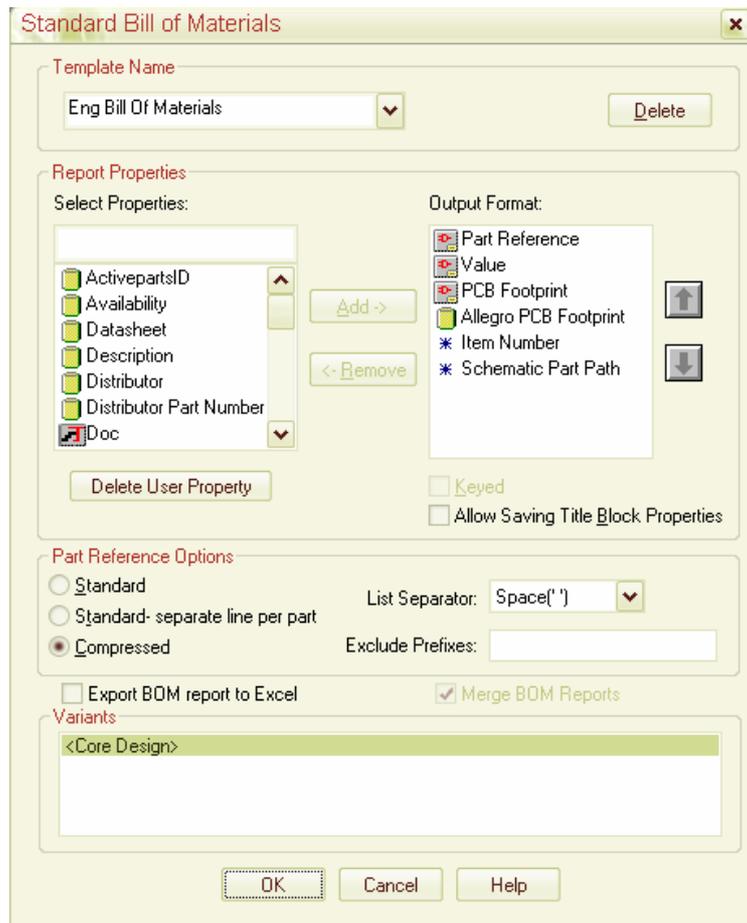
19 生成元件清单

选中.dsn 文件

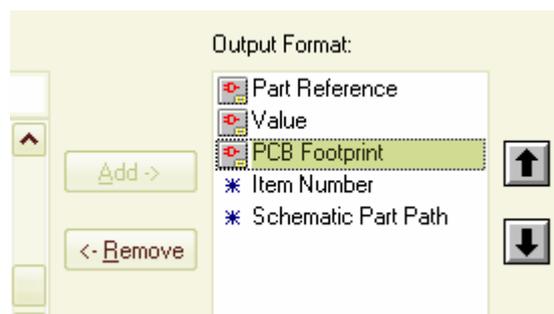
菜单 report->bill of material->standard



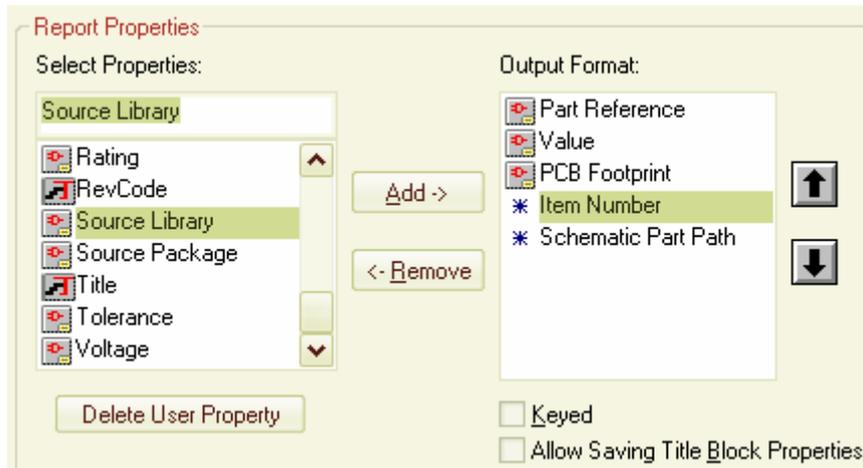
弹出对话框



在 output format 中选中某一个选项，可用右边的上下箭头进行上下移动，调整顺序，也可以用左边的 Remove，移除该选项，最后输出的报告栏目及顺序与 output format 中一致。



添加输出选项 ,选中左边 Select Properties 中想要输出的选项 ,单击 Add 添加到 output format 中。



如果选中 Export BOM report to Excel ,则以 Excel 表格形式输出。否则以网页格式输出。



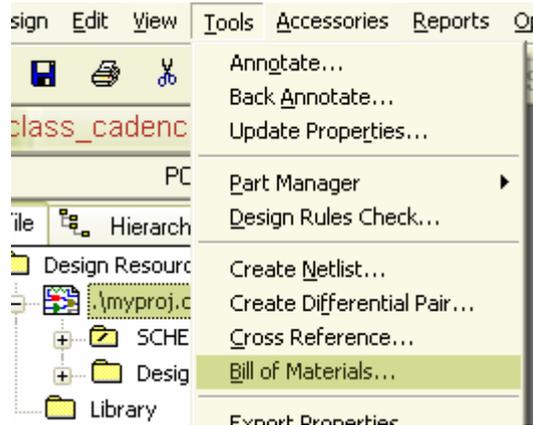
输出结果如下

Capture CIS Standard Bill Of Materials - Compressed Report						
Report Created on 2009-4-27						
Part Reference	V...	PCB Footprint	Source Library	Item Number	Schematic Part Path	
C1	0.1uF	CAP0603	C:\CADENCE\SPB_15...	1	DISCRETE\CAP NP	
C2	1uF	CAP0805	C:\CADENCE\SPB_15...	2	DISCRETE\CAP NP	
C3	0.1uF	CAP0603	C:\CADENCE\SPB_15...	3	DISCRETE\CAP NP	
C4	1uF	CAP0805	C:\CADENCE\SPB_15...	4	DISCRETE\CAP NP	
C5	20uF	TANCAP3520	C:\CADENCE\SPB_15...	5	DISCRETE\CAPACITOR	
C6	1uF	CAP0805	C:\CADENCE\SPB_15...	6	DISCRETE\CAP NP	
C7	20uF	TANCAP3520	C:\CADENCE\SPB_15...	7	DISCRETE\CAPACITOR	
C8	0.1uF	CAP0603	C:\CADENCE\SPB_15...	8	DISCRETE\CAP NP	
C9	1uF	CAP0805	C:\CADENCE\SPB_15...	9	DISCRETE\CAP NP	
C10	0.1uF	CAP0603	C:\CADENCE\SPB_15...	10	DISCRETE\CAP NP	
C11	1uF	CAP0805	C:\CADENCE\SPB_15...	11	DISCRETE\CAP NP	
C12	0.1uF	CAP0603	C:\CADENCE\SPB_15...	12	DISCRETE\CAP NP	
C13	1uF	CAP0805	C:\CADENCE\SPB_15...	13	DISCRETE\CAP NP	
C14	20uF	TANCAP3520	C:\CADENCE\SPB_15...	14	DISCRETE\CAPACITOR	
C15	0.1uF	CAP0603	C:\CADENCE\SPB_15...	15	DISCRETE\CAP NP	
C16	20uF	TANCAP3520	C:\CADENCE\SPB_15...	16	DISCRETE\CAPACITOR	
C17	10uF	TANCAP3520	C:\CADENCE\SPB_15...	17	DISCRETE\CAPACITOR	
C18	1uF	CAP0805	C:\CADENCE\SPB_15...	18	DISCRETE\CAP NP	
C19	1uF	CAP0805	C:\CADENCE\SPB_15...	19	DISCRETE\CAP NP	
C20	0.1uF	CAP0603	C:\CADENCE\SPB_15...	20	DISCRETE\CAP NP	
C21	0.1uF	CAP0603	C:\CADENCE\SPB_15...	21	DISCRETE\CAP NP	
C22	0.01uF	CAP0603	C:\CADENCE\SPB_15...	22	DISCRETE\CAP NP	
C23	0.01uF	CAP0603	C:\CADENCE\SPB_15...	23	DISCRETE\CAP NP	
C24	47uF	TANCAP3520	C:\CADENCE\SPB_15...	24	DISCRETE\CAPACITOR	
C25	47uF	TANCAP3520	C:\CADENCE\SPB_15...	25	DISCRETE\CAPACITOR	

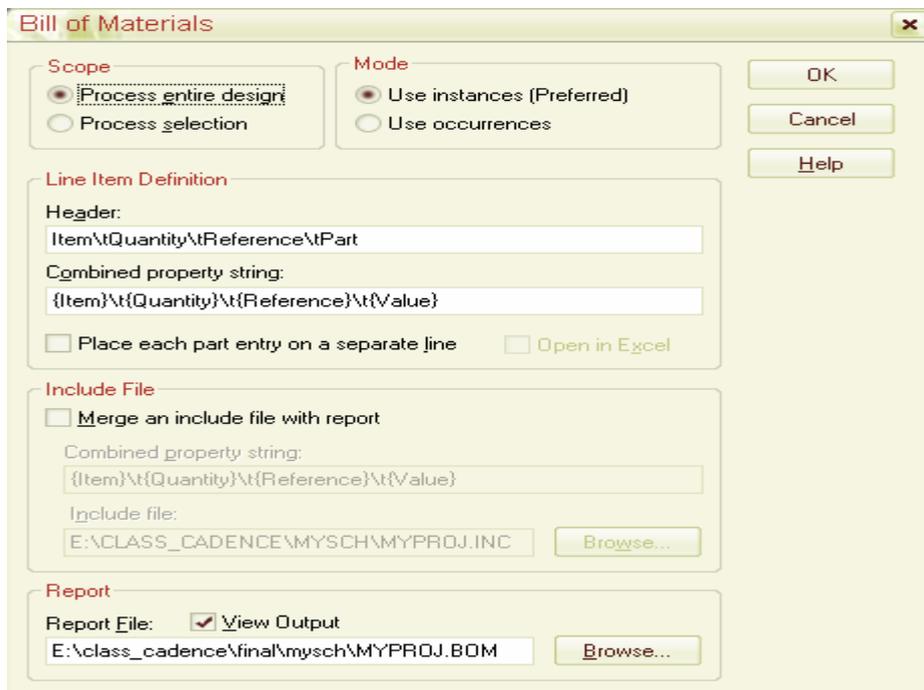
另外一个输出形式 :

选中.dsn 文件

菜单 tools->bill of material



弹出 bill of material 对话框，选项设置如图所示，默认即可。



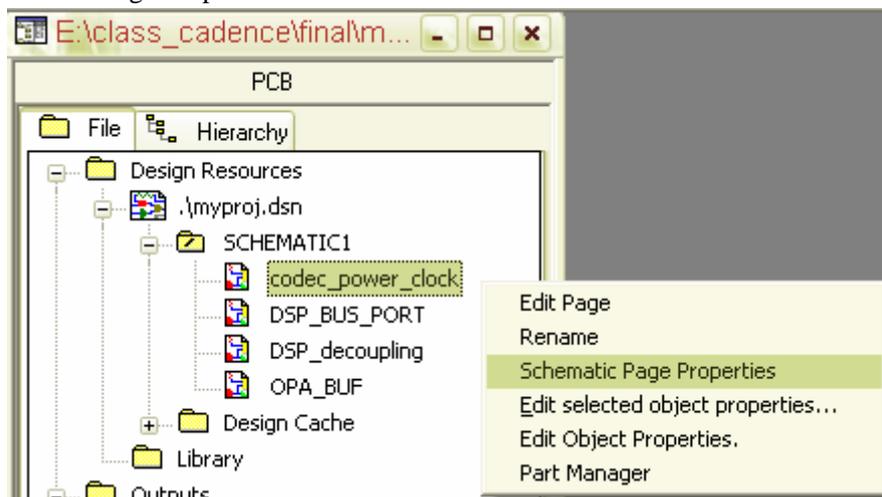
生成元件清单如图所示，具有相同值的元件分组列出。

MYPROJ.BOM - 写字板			
文件(E) 编辑(E) 查看(V) 插入(I) 格式(O) 帮助(H)			
1	31	C1, C3, C8, C10, C12, C15, C20, C21, C30, C31, C32, C33, C34, C35, C36, C37, C38, C41, C42, C103, C105, C115, C117, C129, C131, C133, C135, C148, C150, C153, C155	0. 1uF
2	13	C2, C4, C6, C9, C11, C13, C18, C19, C39, C109, C123, C139, C140	1uF
3	4	C5, C7, C14, C16	20uF
4	14	C17, C40, C104, C106, C116, C118, C130, C132, C134, C136, C145, C149, C154, C156	10uF
5	4	C22, C23, C146, C151	0. 01uF
6	6	C24, C25, C26, C27, C28, C29	47uF
7	8	C43, C44, C45, C46, C75, C76, C77, C78	2. 2uF
8	4	C47, C48, C49, C50	220nF
9	8	C51, C52, C53, C54, C55, C56, C57, C58	22nF
10	16	C59, C60, C61, C62, C63, C64, C65, C66, C67, C68, C69, C70, C71, C72, C73, C74	2. 2nF
11	4	C79, C80, C81, C82	100nF
12	6	C83, C84, C85, C86, C87, C88	10nF
13	12	C89, C90, C91, C92, C93, C94, C95, C96, C97, C98, C99, C100	1nF
14	6	C101, C102, C114, C119, C120, C128	220pF

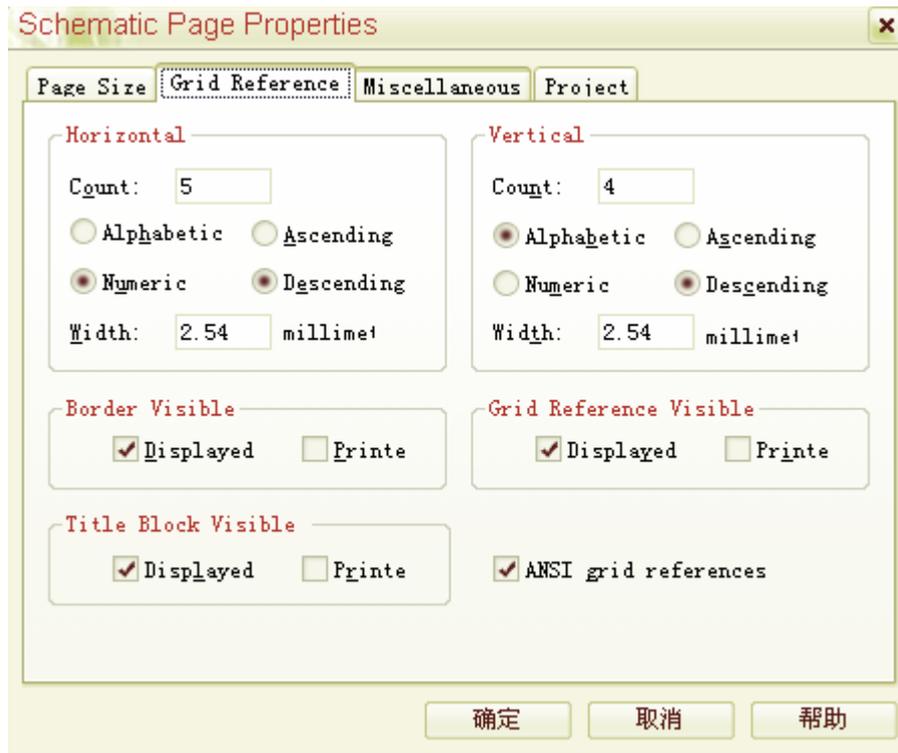
20 打印原理图

工程那个管理窗口中选中页面

右键->Schematic Page Properties



弹出 Schematic Page Properties 对话框，选 Grid reference 标签。如图



在这里选择下面的输出方式：

1. 边框是否打印
2. Title block 是否打印
3. 页边的大栅格是否打印

选好后，确定。其他页面都用同样的方法设置好。

选中.dsn 文件，然后 file->print

Setup 设置打印选项



Scale 中选 scale to paper size 即可。如图。

