信号完整性与电源完整性的仿真分析与设计

李荔博士 leo le@agilent.com 安捷伦科技

1 简介

信号完整性是指信号在通过一定距离的传输路径后在特定接收端口相对指定发送端口信号的还原程度。在讨论信号完整性设计性能时,如指定不同的收发参考端口,则对信号还原程度会用不同的指标来描述。通常指定的收发参考端口是发送芯片输出处及接收芯片输入处的波形可测点,此时对信号还原程度主要依靠上升/下降及保持时间等指标来进行描述。而如果指定的参考收发端口是在信道编码器输入端及解码器输出端时,对信号还原程度的描述将会依靠误码率来描述。

电源完整性是指系统供电电源在经过一定的传输网络后在指定器件端口相对该 器件对工作电源要求的符合程度。同样,对于同一系统中同一个器件的正常工作条 件而言,如果指定的端口不同,其工作电源要求也不同(在随后的例子中将会直观 地看到这一点)。通常指定的器件参考端口是芯片电源及地连接引脚处的可测点, 此时该芯片的产品手册应给出该端口处的相应指标,常用纹波大小或者电压最大偏 离范围来表征。

图一是一个典型背板信号传输的系统示意图。本文中"系统"一词包含信号传输所需的所有相关硬件及软件,包括芯片、封装与 PCB 板的物理结构,电源及电源传输网络,所有相关电路实现以及信号通信所需的协议等。从设计目的而言,需要硬件提供可制作的支撑及电信号有源/无源互联结构;需要软件提供信号传递的传输协议以及数据内容。



图1背板信号传输的系统示意图

在本文的以下内容中,将会看到由于这些支撑与互联结构对电信号的传输呈现 出一定的频率选择性衰减,从而会使设计者产生对信号完整性及电源完整性的担 忧。而不同传输协议及不同数据内容的表达方式对相同传输环境具备不同适应能 力,使得设计者需要进一步根据实际的传输环境来选择或优化可行的传输协议及数 据内容表达方式。

为描述方便起见以下用"完整性设计与分析"来指代"信号完整性与电源完整 性设计与分析"。

2版图完整性问题、分析与设计

上述背板系统中的硬件支撑及无源互联结构基本上都在一种层叠平板结构上实现。这种层叠平板结构可以由三类元素组成:正片结构、负片结构及通孔。正片结构是指该层上的走线大多为不同逻辑连接的信号线或离散的电源线,由于在制版光刻中所有的走线都会以相同图形的方式出现,所以被称为正片结构,有时也被称为信号层;负片结构则是指该层上基本上是相同逻辑连接的一个或少数几个连接(通常是电源连接或地连接),通常会以大面积敷铜的方式来实现,此时光刻工艺中用相反图形来表征更加容易,所以被称为负片结构,有时也称为平面层(细分为电源平面层和地平面层);而通孔用来进行不同层之间的物理连接。目前的制造工艺中,无论是芯片、封装以及 PCB 板大多都是在类似结构上实现。



(a) 版图

(b) 版图所对应的层叠结构







注: 上图是图二结构在 3GHz 激励下顶层导线电流密度的分布状况。从左图中可以看出高频下电流在导线上的传输呈现出边缘效应。而其传输响应在 3GHz 时有大约 0.7dB 的衰减

图 3 互联结构在高频激励时的表现示意图

电流密度分布的显示对于版图完整性设计与分析有着重要的意义。因为通过电 流密度的显示可以直观得观察到信号的寄生耦合位置以及强度,从而帮助版图调试 者有针对性地采取耦合或解耦方案。以上结果以矩量法仿真得到。

对于信号完整性而言,首要任务是保证信号通路在一定负载情况下呈现良好的 匹配状况;同时避免不期望的寄生耦合改变已设计好的匹配状况。利用电磁场仿真 不但可以准确得计算实际版图结构中信号通路的匹配状况,同时也可以计算信号通 路周围结构带来的寄生耦合(如果周围是信号线则通常被称为串扰),其强度可以 直接表征为周围走线或平面上感应所产生的电流密度,从而可以帮助优化版图结 构。



图 4 一个简单的信号完整性分析例子

上图中电流密度分布的位置描述了在特定频点激励下发生串扰耦合的具体部 位,而 S 参数仿真结果则给出了不同频率信号激励下串扰的强度。除改变线距 外,周围其它电磁回路环境的改变同样会造成信号传输及串扰状况的不同。一个典 型的例子是利用层与层之间的屏蔽可以改善原本放在顶层的走线信号传输或串扰性 能。

对于电源完整性而言,期望增加电源与地之间的容性耦合,因为可以帮助滤除 电源中的交流波动。在实际应用中,往往采取加解耦电容的方法。对于电源完整性 设计而言, 电流密度改动的动态显示可以帮助设计者直观了解到电源网络中振荡现 象产生的原因。从而帮助设计者确定加解耦电容的最佳位置。

下图模拟了一种简单的电源传递网络: 电源平面和地平面是规整的矩形,这有助于定性的验证电磁场仿真结果。工作器件与供电电源分别连接在矩形的两个对角上。假设工作器件对于该供电网络的阻抗为 20 欧姆。利用电磁场仿真可以观察电流从端口 1 流入经过该电源传递网络再从端口 2 流出的损耗状况



图 5 简单的电源传递网络仿真

仿真结果如图所示。可以看到上图的结构在 1GHz 频段内出现三个主要谐振区域,分别在 200MHz、500MHz 以及 1GHz 附近。分别用三个谐振频点来激励端口 1 并动态显示电流密度分布的变化趋势,可以直观地发现: 200MHz 附近的谐振主 要是沿矩形的对角方向,并且相对应的特征尺寸为两倍对角线长度(因为过孔的连接); 500MHz 附近的谐振主要是沿矩形的长边方向,相对应的特征尺寸为长边的 长度; 1GHz 附近的谐振主要是沿矩形的短边方向,相对应的特征尺寸则为短边的 长度。



(b) 激励为 166.7MHz 时电流密度分布的 动态显示截图,结果表明该谐振基本沿 矩形对角线方向发生 (c) 激励为 465.3MHz 时电流密度分布的 动态显示截图,结果表明该谐振基本沿 矩形长边方向发生 (d) 激励为 976.9MHz 时电流密度分布的 动态显示截图,结果表明该谐振基本沿 矩形短边方向发生

图 6 仿真结果: S 参数及电流密度分布的动态显示

上述谐振区域的存在对于电源完整性的危害在于:如果工作器件(以典型的 CMOS器件为例)在谐振频点上工作,会产生同样频点的电源电流需求,然而因 为谐振的关系,从供电电源端到器件电源输入端会产生明显的压降,从而可能使工 作器件上实际的工作电压达不到预期值,导致性能恶化甚至无法正常工作。

解决上述问题的方法在于采用某种手段使得电源网络的谐振区远离器件的工作 频率,常用的方法是加解耦电容。通过电流密度分布的显示可以了解振荡原因,从 而采取针对的方法。针对上面这个例子,可以加一个过孔来模拟解耦电容的作用, 并通过改变过孔的位置来观察到谐振模式及谐振点的变化,从而找到最佳的解耦电 容放置处。

以上例子中的谐振现象甚至可以定性直观地预计到,以上所述不同特征尺寸与 不同谐振频点位置的对应关系可以说明这一点,但这是因为假设的电源平面是规整 形状。实际的电源传递网络远比上面的例子要复杂,很难定性预计谐振的模式,但 利用上述仿真的手段,仍然可以沿用类似的方法来确定谐振的原因并采取针对性的 措施。

4 电路完整性设计与分析

从 TTL、GTL 到 HSTL、SSTL 以及 LVDS,目前芯片接口物理标准的演变反映了集成电路工艺的不断进步,同时也反映了高速信号传输要求的不断提高。了解这些接口标准是完整性设计中必要的一环。因为从版图完整性的分析过程不难看出,只有结合互联结构两端的负载特性对版图的仿真结果才具有实际意义,而负载特性是由其连接的电路特性所决定的。随着传输速率的不断增加,翻转速率控制电路、驱动负载控制电路等措施被广泛使用,这些措施为完整性设计者提供了更多地优化空间。在具体的完整性分析中,需要结合这些控制的实际实现方式,因为这些可能变化的控制会影响到电路的负载特性以及波形性能。另外,芯片上解耦电容的实现也是 IO 电路设计者的任务之一。



图 7 简化电路完整性仿真示意图

以上电路仿真图中包括了芯片、封装及 PCB 板信号线互联及电源互联的等效 模型(当然也可以由更精确的模型所替代)。驱动电路和接收电路采用了 IBIS 模型(也可以用 SPICE 模型来替代)。利用该仿真电路我们可以"看到"一个虚拟 系统工作时任一点的信号波形或电源波动状况。

对于信号完整性而言,通常关心的是时钟信号的抖动以及信号波形的上升/下降/保持时间。上述电路进行瞬态仿真后利用 ADS2005A 中内含的眼图工具自动统计出各抖动分量的值。

eye_frontpanel_dds [page26]:16						
Mode C Oscilloscope	Select Dataset circuit2_eye	Select Trace	•	Measurement Settings		
Eye/Mask Measurements	Dataset : circuit2_ Trace : Vout	еуе		Start Time =2.54e-008 Stop Time =5e-007 Data Rate =200000000 Top-Base Definition ="A) Threshold =20 - 80%	uto''	
TX XIX	Mon Oct 10 15:47:23 200	5		Eye Boundary =40 - 60%		
X	2.0			Measurement Result	5	
-	1.5			Eye Height	1.5936460166296	_
Z				Eye Height (00)	4 96674058e-009	-
-				Eve Opening Factor	0.98093140758005	-
-X-	ýe [Eye Signal_to_Noise	52.442255724851	-
	0.5	▋		Eye Duty Cycle Dist	1.2050972e-010	-
XIX]/ 🔪			Eye Duty Cycle Dist(%	2.4101943147093	
	0.0-			Eye Rise Time	2.7991382e-010	
0101	-			Eye Fall Time	2.6684528e-010	
	-0.5			Eye Jitter (PP)	1.3303769e-010	
Color Grade				Eye Jitter (RMS) ∢	5.889865e-011	-

图 8 在接收端口处的仿真结果: 符合规范的眼图以及抖动的统计结果

对于电源完整性而言,通常关心的是某工作器件所承受的实际电源电压波动,即图七中的 Vchip。



(a)芯片端口的电源波动和地弹噪声

(b)封装端口的电源波动和地弹噪声

图 9 同一时间在不同位置"看"到的电源电压波动状况

上图中的结果反映了实际分析中常碰到的问题:对于系统集成设计的验证者而 言,由于无法测到芯片内部的电源端口所以无法"看到"图九(a)中的波动状况; 而此时,在封装外引脚处测得的电源与地是相当稳定的。但最终决定器件正常工作 的电源要求是定义在芯片端口的,如果只依靠封装端口的测量结果是不能反映出此 时的电源完整性状况。此时需要从芯片厂商处得到封装模型来"虚拟测量"(即仿 真)芯片端口处的电源波动及地弹噪声。

针对上述例子,进一步地分别考虑在芯片内部、封装内部以及 PCB 板加一些 解耦电容的效果。下图将用分别扫描解耦电容值的仿真方法来观察对电源完整性的 影响。



图 10 仿真解耦电容效用的简化原理图

仿真的结果如下图所示:



图 11 扫描解耦电容仿真示意图

比对上图(a)和(b)的结果,针对上面这个例子,加在 PCB 板上以及封装内的解 耦电容并没有明显的作用,此时在芯片电路设计时增大 IO 端口处的电容是最有效 地方法。除此之外,从图十一(b)中还可以观察到信号完整性与电源完整性的关联 性,改变不同解耦电容值,影响的不仅仅是电源波动及地弹噪声状况,信号的波形 同时也发生了变化。对于要求较严控制信号通路抖动预算的设计者而言,也需要同 时考虑电源完整性可能对抖动的贡献。

5系统完整性设计与分析

系统完整性设计与分析的必要性首先可以用一个简单的例子来说明:参照图六 (a)的简单电源传递网络仿真结果,并不是在所有的频点上都呈现出高阻抗。此时 电源完整性的问题与激励信号的频谱直接相关:假设在进行系统测试时的激励信号 避开三个谐振区,则不会呈现出高阻抗特性。由此,确定激励信号的频谱分布是分 析与设计的前提。而激励信号的频谱分布根本上是由其数据内容所决定,这些最终 将归结于协议的设计。

一个更加实际的例子是目前电脑硬件接口由并行总线到串行总线的发展趋势, 如从 PCI-X 到 PCI-E 以及从 ATA 到 SATA 等。其中采用的信源及信道编码技术可 以改善信号在特定环境中的传输性能,如时钟扩频、预加重技术等。

另外,结合信号完整性与电源完整性的定义,通常对参考端口的选取需要满足 可测性原则,这对于工程实现或调试有着直接的意义。但对于设计链中不同位置上 的设计者而言,可测性的含义并不相同。对于芯片设计者而言,芯片之间的互联结 构可以设计特定测试芯片然后利用探针台进行测试,但对于板级设计者而言,无法 对手中的成品芯甚至封装中的互联结构特性进行测试。而当信号完整性的参考端口 是定义在信道解码器输出处时,误码率的测试将是非常重要的。如对于扩频时钟的 分析而言,只有在相关解调器的输出处才能比较信号传输的质量。此时,测量的手 段将会用到误码仪,而在无法测试的环境下只能依赖于误码率仿真等手段。 上述的几种情况都要求在仿真分析中能够集成考虑协议算法、电路结构以及互 联结构的影响。目前的仿真工具已经可以做到这一点(如图 12)



图 12 考虑数字预加重时的信号完整性分析

在针对已有系统的分析中,由于系统完整性分析所包含的因素非常多,加之协议建模需要相当的工作量,往往一个比较实用的方法是直接测量协议码流(利用逻辑分析仪等仪器),并将之转入到仿真平台中作为电路的激励。这种方法对于现场调试故障系统时有着直接的意义:因为测试方法可以准确再现故障时的系统应用场景。为此,一个可行的解决方案如下图所示:



图 13 结合测试建模的分析流程

以上分析流程同样也可以用在设计流程中,可以用测试的方法直接获取待分析 接口的协议数据用于电路设计与版图设计的前期验证,只是由于硬件尚未实现时与 仿真结果比对的将是规范或者是以前的经验。

进一步地,以一个 DDRII 的例子来说明上述流程。用逻辑分析仪测试到的 DDRII 协议数据流可以利用软件与仪器的接口直接读入仿真环境,见下图。



图 14 Agilent 16900 逻辑分析仪捕获的 DDRII 数据 (其中,亮显的 datagroup1 是 DQ[7:0]的八位总线)



图 15 利用软件自带的仪器连接功能读入到仿真环境中再现



图 16 利用读入的总线数据作为电路仿真的激励 来分析信号完整性与电源完整性问题





(c)为在芯片连接封装端口处的电源及地波动状况;

该 DDRII 的分析例子假设了这样的一个应用场景:每8个数据线共用一个电源及地网络,该网络简化可表示为图16中的状况。实际情况中,需要用相应的实际模型替换该例子中的简化模型。从设计的角度来看,由于系统工作的信息可以都被包括在该分析流程中,设计者可以方便地改变相应的参数来达到优化的目的。

6 小结

信号完整性与电源完整性系统分析与设计的根本需求来自于数据传输速率的快速增加,从而使得以前微秒(us)量级的边沿或保持时间减少到纳秒(ns)甚至皮秒(ps)。如此高的带宽需求使得仅考虑版图级的解决方案已经很难满足系统正常工作的需求。另外,集成电路的工艺发展使得集成度大大提高,导致芯片上电流密度的急速增加使这个问题更加严重。由此有必要从整个系统设计开始就考虑信号完整性与电源完整性的问题。'

相应地,系统化仿真对于仿真工具也提出了新的挑战,完整的仿真流程、方便的操作手段以及与测量的紧密结合将会成为实现快速有效地解决完整性问题的关键。以上仿真结果在 ADS2005A 中得到。

广告页面



Agilent ADS 中文学习培训课程套装

http://www.mweda.com/eda/agilent.html

ADS – Advanced Design System,由美国 Agilent 公司推出的微波电路和通信系统仿真软件,以其强大的功能成为现今射频电路和系统设计研发过程中最流行的设计软件,是国内高校、科研院所和大型 IT 公司使用最多的软件之一,广泛应用于微波射频电路、通信系统、RFIC 设计等领域。学会 ADS 无疑能提升我们的个人工作能力、提高工作效率,从而大幅提升自己的竞争力和薪酬水平。

ADS 中文学习培训课程套装是迄今为止国内最全面最权威的 ADS 中文培训教程套装,详细 而又全面地讲解了 ADS 在微波射频电路设计、通信系统设计和电磁仿真设计方面的内容。套装 中的中文视频培训课程是由具有多年 ADS 使用经验的微波射频和通信领域资深专家讲解,工程 实践强,且视频演示直观易学,能让您在最短的时间内学会使用 ADS,并把 ADS 真正应用到微 波射频电路和通信系统设计研发工作中去...

01. ADS微波射频电路仿真设计基础中文视频培训教程 (优惠价:¥149 原价:336元)



ADS初级培训视频教程,主要面向从事射频微波设计的技术人员和ADS初 学者。讲述使用ADS进行微波射频电路和系统仿真设计的基本方法;内容包括 ADS的基本操作、原理图输入、各种仿真器的使用、数据显示的操作和使用等。 本套视频教程公分十讲,全长 11 小时 35 分钟,全程中文语音视频讲解... 【点 击了解详情...】

02. ADS Momentum电磁仿真设计中文视频培训教程 (优惠价: ¥ 298 原价: 420 元)



ADS中级培训视频课程,主要讲述如何使用ADS Momentum电磁仿真器进 行微波平面电路设计和优化,以及在ADS中如何进行电磁电路的联合仿真 (EM/Circuit Co-Simulation)。面向对象为对ADS的基本操作有一定了解的,从事微 波射频电路和系统设计的工程技术人员。教程共分八讲,全长 393 分钟,中文 讲解、视频演示,直观易学。 学员完成本课程后,能在最短的时间内熟练掌握 ADS Momentum的使用...【点击了解详情...】

03. ADS射频电路与通信系统高级设计培训中文视频课程 (优惠价:¥158 原价:349元)



ADS高级培训视频教程,主要面向具有一定ADS操使用操作基础、从事微 波射频电路设计和通信电路与系统设计的工程技术人员,以帮助其迅速提高 ADS使用水平,能够熟练使用ADS中的各种高级使用功能和掌握ADS各种高级 使用技巧,提升个人技术实力,加快产品研发流程。本套教程共有 10CD视频教 学光盘,全长 8 小时 45 分钟... 【点击了解详情...】

04. ADS Layout和电磁仿真设计高级培训中文视频教程 (优惠价: ¥99 原价:149元)



ADS高级培训视频课程,主要讲述ADS Layout工作界面、ADS Layout中导入 导出Gerber数据,ADS PCB走线技巧、ADS Momentum电磁仿真设计、ADS EMDS 三维电磁仿真设计等内容;本套教程全长3个小时,视频操作演示、辅以中文字 幕说明,让学员迅速掌握ADS Layout和电磁仿真设计高级设计内容和技巧... 【点 击了解详情...】

