

低压差(LDO)调节器的噪声源

作者: Glenn Morita

为什么噪声源很重要

噪声重要与否, 取决于它对目标电路工作的影响程度。

例如, 一个开关电源在3 MHz时具有显著的输出电压纹波, 如果它为之供电的电路仅有几Hz的带宽, 如温度传感器等, 则该纹波可能不会产生任何影响。但是, 如果该开关电源为RF锁相环(PLL)供电, 结果可能大不相同。

为了成功设计一个鲁棒的系统, 了解噪声源、其频谱特性、降噪策略以及目标电路对该噪声的敏感程度至关重要。

本应用笔记还会力图澄清电源抑制比(PSRR)与内生噪声的区别, 并且说明如何应用数据手册中每个参数的规格。

噪声源

低压差(LDO)调节器, 或者说任何电路的噪声源都可以分为两大类: 内部噪声和外部噪声。内部噪声好比是您头脑中的噪声, 外部噪声则好比是来自喷气式飞机的噪声。

对于电子电路, 内部噪声是指任何电子器件内部产生的噪声, 外部噪声则是指从电路外部传到电路中的噪声。

LDO易于使用, 但PSRR和内生噪声常常令人困惑。许多情况下, 都将二者一起简单地归类为噪声, 这是对性能指标的误用, 因为这两种噪声具有不同的特性, 并且用于降低其对系统性能影响的方法也不同。

图1为LDO的简单框图, 显示了内部噪声源与外部噪声源的区别。误差放大器决定LDO的PSRR, 因而也决定了其抑制输入端噪声的能力。内部噪声则始终出现在LDO的输出端。

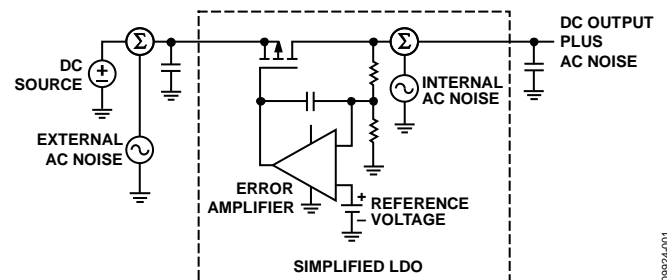


图1. 显示内部和外部噪声源的简化LDO框图

目录

为什么噪声源很重要	1	PSRR与频率的关系	6
噪声源	1	PSRR与负载电流的关系	7
修订历史	2	PSRR与LDO裕量的关系	8
内部噪声	3	改善PSRR	8
外部噪声	3	级联多个LDO以提高PSRR	9
LDO中的噪声	4	LDO总噪声	10
LDO PSRR	6	结束语	10

修订历史

2011年6月—修订版0：初始版

内部噪声

内部噪声有许多来源，各种噪声源都有自己独一无二的特性。图2显示了一个典型器件的噪声如何随频率而变化，以及各类噪声对总噪声的贡献。从 $1/f$ 区到热区的跃迁点称为转折频率。内部噪声主要有以下几类：热噪声、 $1/f$ 噪声、散粒噪声、爆裂或爆米花噪声。

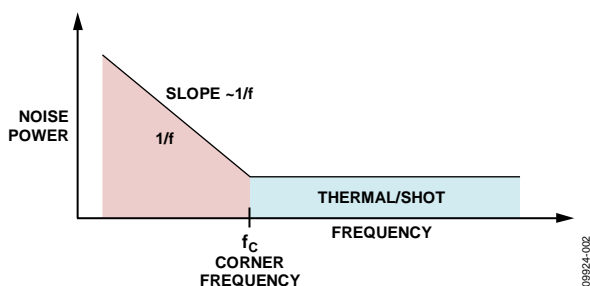


图2. 典型噪声功率与频率的关系

热噪声

在绝对零度以上的任何温度，导体或半导体中的载流子(电子和空穴)会发生扰动，这就是热噪声(亦称约翰逊噪声或白噪声)的来源。热噪声功率与温度成比例。它具有随机性，因而不随频率而变化。

热噪声是一个物理过程，可以通过下式计算：

$$V_n = \sqrt{4kTRB} \quad (1)$$

其中：

k 表示波尔兹曼常数(1.38×10^{-23} J/K)。

T 表示绝对温度($K = 273^\circ\text{C}$)。

R 表示电阻(单位 Ω)。

B 表示观察到噪声的带宽(单位Hz，电阻上测得的均方根电压也是进行测量的带宽的函数)。

例如，一个100 k Ω 电阻在1 MHz带宽和室温下给电路增加的噪声为：

$$V_n = (4 \times 1.38 \times 10^{-23} \times 300 \times 1^5 \times 1^6)^{1/2} = 40.7 \mu\text{V rms} \quad (2)$$

$1/f$ 噪声

$1/f$ 噪声来源于半导体的表面缺陷。 $1/f$ 噪声功率与器件的偏置电流成正比，并且与频率成反比，这一点与热噪声不同。即使频率非常低，该反比特性也成立，然而，当频率高于数千Hz时，关系曲线几乎是平坦的。 $1/f$ 噪声也称为粉红噪声，因为其权重在频谱的低端相对较高。

$1/f$ 噪声主要取决于器件几何形状、器件类型和半导体材料，因此，要创建其数学模型极其困难，通常使用各种情况的经验测试来表征和预测 $1/f$ 噪声。

一般而言，具有埋入结的器件，如双极性晶体管 and JFET 等，其 $1/f$ 噪声往往低于MOSFET等表面器件。

散粒噪声

散粒噪声发生在有势垒的地方，例如PN结中。半导体器件中的电流具有量子特性，电流不是连续的。当电荷载子、空穴和电子跨过势垒时，就会产生散粒噪声。像热噪声一样，散粒噪声也是随机的，不随频率而变化。

爆裂或爆米花噪声

爆裂或爆米花噪声是一种低频噪声，似乎与离子污染有关。爆米花噪声表现为电路的偏置电流或输出电压突然发生偏移，这种偏移持续的时间很短，然后偏置电流或输出电压又突然返回其原始状态。这种偏移是随机的，但似乎与偏置电流成正比，与频率的平方成反比($1/f^2$)。

由于现代半导体工艺技术的洁净度非常高，爆裂噪声几乎已经被消除，不再是器件噪声的一个主要因素。

外部噪声

外部噪声源远多于内部噪声源，包括以下几类：

- 耦合到敏感电路中的电磁场。
- 导致压电材料产生干扰交流电压的机械冲击或振动。
- 来自其他电路，通过电源或设计不佳的PCB布局布线传导或辐射到电路中的噪声。

电磁耦合

电磁场可以通过以下一种或多种方法在电路中感应噪声：辐射耦合、容性耦合、感性耦合和传导耦合。通过适当的PCB布局布线和屏蔽技术，可以降低此类耦合的影响，但这不在本应用笔记的讨论范围之内。

降低LDO噪声

用于降低LDO噪声的方法主要有两种：

- 对基准电压进行滤波
- 降低误差放大器的噪声增益

某些LDO允许使用外部电容来对基准电压进行滤波。事实上，许多所谓的超低噪声LDO都需要使用外部降噪电容来实现其低噪声性能。对基准电压进行外部滤波的缺点是启动时间与滤波电容的大小成比例，图3说明了为什么会如此。连接100 pF电容的节点被引出，以便连接外部电容。

降低误差放大器的噪声增益对启动时间的影响不如对基准电压进行滤波那样大，因而更容易在启动时间与输出噪声之间权衡选择。遗憾的是，对于固定输出LDO，由于无法接入反馈节点，输出噪声一般无法降低。然而，在大多数可调输出LDO中，很容易接入反馈节点。

如果误差放大器的噪声贡献大于基准电压源的贡献，则降低误差放大器的噪声增益可以显著降低LDO的总噪声。确定误差放大器是否是主要噪声来源的一种方法，就是比较特定LDO的固定输出版本与可调输出版本的噪声。如果固定输出LDO的噪声远低于可调输出LDO，则误差放大器是主要噪声源。

图5所示为一个2.5 V输出可调LDO，R1、R2、R3和C1为外部元件。所选的R3用于将放大器的高频增益设置为1.5倍至2倍。某些LDO的相位裕量较低，或者在单位增益下不稳定。所选的C1用于将降噪网络(C1、R1和R3)的低频零点设置在10 Hz至100 Hz范围内，确保1/f区中的噪声得到充分降低。

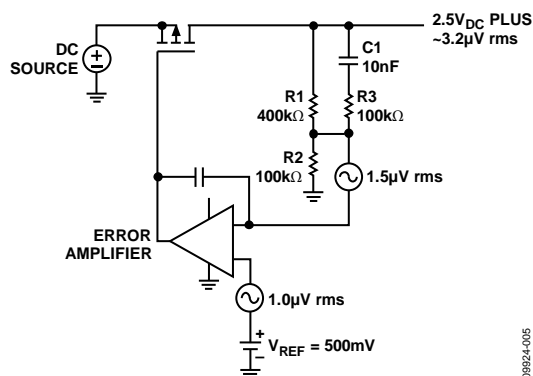


图5. 降低可调输出LDO的噪声增益

图6显示了降噪(NR)网络对高压可调LDO噪声谱密度的影响。从图6可以看出，在20 Hz至2 kHz范围，噪声性能提高大约3倍(~10 dB)。注意，两条曲线在20 kHz以上融合，这

是因为误差放大器的闭环增益达到放大器的开环特性，无法进一步降低噪声增益。

在同一频率范围内，PSRR性能也有改善(更多信息参见“改善PSRR”部分)。

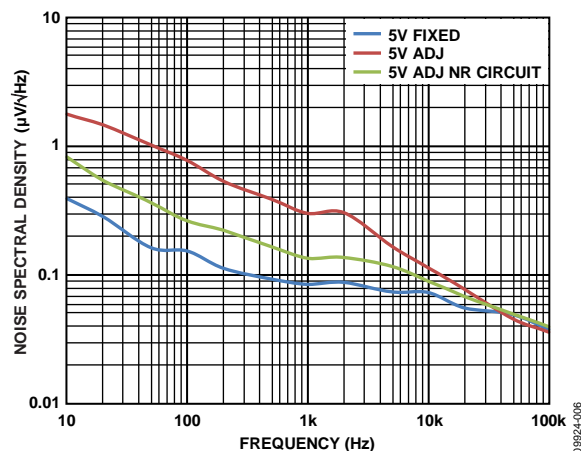


图6. 可调输出LDO的噪声谱密度

LDO数据手册中的噪声规格

通常，LDO数据手册通过两种方式来规定内部噪声：

- 一定带宽内的总积分噪声，用 $\mu\text{V rms}$ 表示(见图7)
- 噪声谱密度曲线，噪声与频率的关系用 $\mu\text{V}/\sqrt{\text{Hz}}$ 表示(见图6)

ADI公司数据手册规定10 Hz至100 kHz带宽内的总积分噪声。图7显示了10 Hz至100 kHz带宽内ADP223在不同输出电压下的总均方根噪声与负载电流的关系。

通常而言，轻负载下的均方根噪声较低，因为LDO的带宽随着静态电流而降低。当负载电流达到数mA时，LDO以全带宽工作，噪声不随负载而变化。

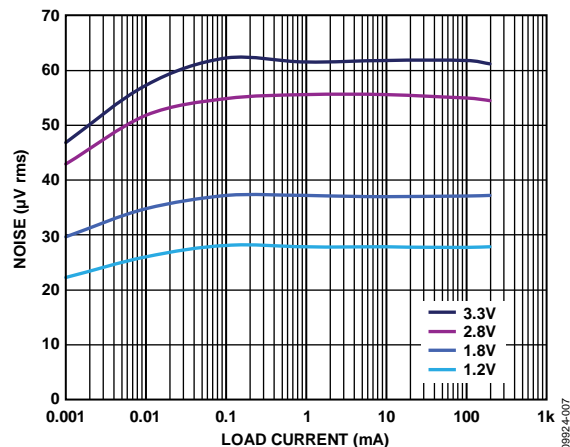


图7. 均方根噪声与负载电流和输出电压的关系(ADP223)

AN-1120

图8所示为ADP223的噪声谱密度图，它显示了10 Hz至100 kHz频率范围内噪声谱密度随输出电压的变化情况。在该带宽内对此图中的数据进行积分可得到均方根噪声。对于任意频率范围，可以使用以下公式来估算均方根噪声：

$$V_n = \sqrt{BW \times (N_{FL}^2 \times N_{FU}^2)} \quad (5)$$

其中：

$$BW = N_{FU} - N_{FL}$$

N_{FL} 为频率下限时噪声(单位 $\mu V/\sqrt{Hz}$)

N_{FU} 为频率上限时的噪声(单位 $\mu V/\sqrt{Hz}$)

例如，对于图8中的1.2 V输出，10 Hz至100 Hz范围内的均方根噪声约为：

$$V_n = \sqrt{(100 - 10) \times (1.18^2 \times 0.8^2)} \quad (6)$$

$$V_n = 8.9 \mu V \text{ rms}$$

噪声谱密度测量在足够高的负载电流下进行，确保LDO以全带宽工作，但又不能过高，以至于引起严重的自热效应。对于最大输出电流为1 A或以下的大多数LDO，10 mA较为适当。

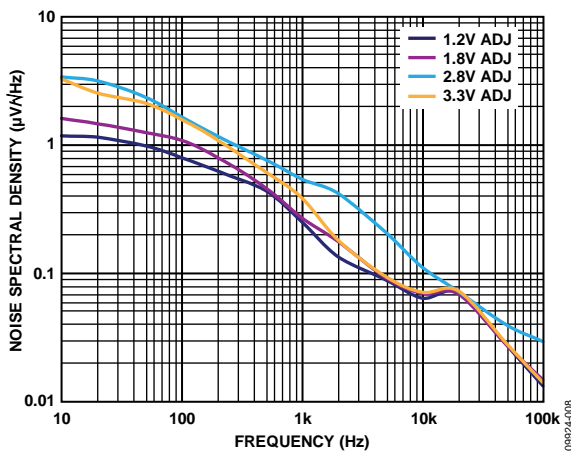


图8. 噪声谱密度与输出电压的关系(ADP223)

比较LDO噪声指标

均方根噪声用单一数值表示，因此它是用于比较不同LDO性能的一个有用指标。然而，进行比较的LDO的噪声指标必须是在相同的测试条件下测得。

例如，在10 Hz至100 kHz范围内，1.2 V输出的ADP223均方根噪声约为27.7 μV rms。如果噪声带宽降到100 Hz至100 kHz，则均方根噪声降至约26.2 μV rms。均方根噪声之所以降低，是因为进行的噪声测量不再包括10 Hz至100 Hz范围内的8.9 μV rms噪声。

$$V_n = \sqrt{(27.7^2 - 8.9^2)} = 26.2 \mu V \text{ rms} \quad (7)$$

此外还必须留意所考虑的LDO的降噪特性。对于需要外部电容进行降噪的LDO，不使用电容时的噪声可能比使用电容时高100倍。在要求小尺寸和低成本的应用中，出于节省PCB面积和成本考虑，可能会选择不需要外部降噪电容，但噪声略高于需要降噪电容的LDO。

LDO PSRR

LDO的PSRR常常与内部噪声相混淆。简单地说，PSRR衡量电路抑制电源输入端出现的外来信号（噪声和纹波），使这些干扰信号不致于破坏电路输出的能力。电路的PSRR定义如下：

$$PSRR = 20 \log(V_{EIN}/V_{EOUT}) \quad (8)$$

其中， V_{EIN} 和 V_{EOUT} 分别是输入端和输出端出现的外来信号。

对于ADC、DAC和放大器等电路，该PSRR适用于向目标电路内部供电的输入端。对于LDO，输入电源引脚为调节输出电压和内部电路供电。

PSRR与频率的关系

PSRR不是通过单一值来定义，因为它与频率相关。如图1所示，LDO由基准电压、误差放大器、MOSFET或双极性晶体管等功率调整元件组成。误差放大器提供直流增益以便调节输出电压。误差放大器的交流增益特性在很大程度上决定了LDO的PSRR。典型LDO在10 Hz时可能具有高达80 dB的PSRR，但在数十kHz时则可能降至仅20 dB。

误差放大器增益带宽与PSRR的关系如图9所示。本例已进行高度简化，输出电容和调整元件寄生效应被忽略。

PSRR等于60 dB开环增益的倒数，直到3 kHz时增益开始滚降。PSRR以20 dB/10倍的速率降低，直到3 MHz时PSRR达到0 dB；对于此后所有更高的频率，PSRR保持0 dB不变。

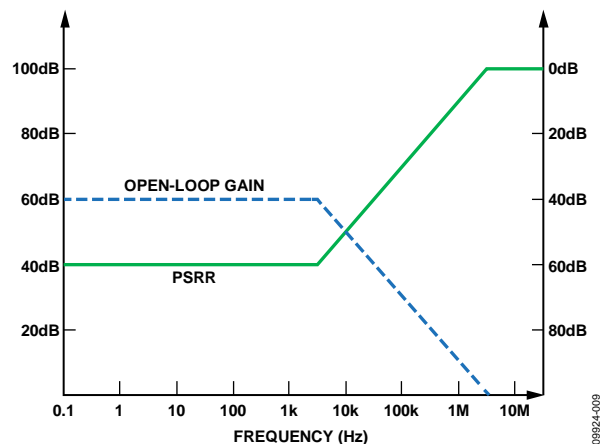


图9. 简化的LDO增益与PSRR的关系

图10的PSRR曲线显示了表征LDO PSRR的三个主要频域：基准电压PSRR区、开环增益区和输出电容区。

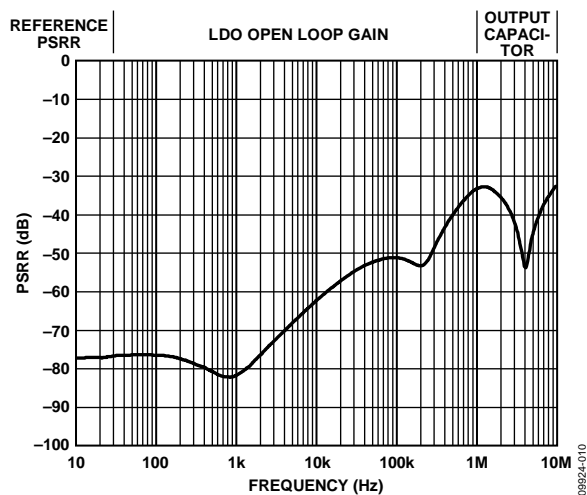


图10. 典型LDO PSRR与频率的关系

基准电压PSRR区取决于基准电压放大器的PSRR和LDO开环增益。理想情况下，基准电压放大器完全不受电源扰动的影 响。实际上，基准电压只需要抑制最高数十Hz的电源噪声，因为误差放大器反馈确保在低频时具有高PSRR。

在大约10 Hz以上的第二区中，PSRR主要由LDO的开环增益决定。此区中的PSRR是误差放大器增益带宽(最高为单位增益频率)的函数。在低频时，误差放大器的交流增益等于直流增益并保持不变，直至达到3 dB滚降频率。在高于3 dB滚降点的频率，误差放大器的交流增益随着频率提高而降低，变化速率通常为20 dB/10倍。

在误差放大器的单位增益频率以上，控制环路的反馈对PSRR无影响，PSRR由输出电容和输入与输出电压之间的任何寄生效应决定。在这些频率，输出电容ESR和ESL以及电路板布局布线会强烈影响PSRR。为了降低高频谐振的影响，必须特别注意布局布线。

PSRR与负载电流的关系

如“PSRR与频率的关系”部分所述，LDO的PSRR取决于误差放大器反馈环路的增益带宽，任何会影响此环路增益的因素都会影响LDO的PSRR。负载电流可以通过两种方式影响PSRR。

在低负载电流下(通常小于50 mA)，调整元件的输出阻抗很高。由于控制环路的负反馈，LDO输出似乎是理想的电流源。输出电容和调整元件形成的极点导致输出阻抗出现在相对较低的频率，并且往往会提高低频时的PSRR。低电流时输出级的高直流增益往往也会提高误差放大器单位增益点以下频率时的PSRR。

在重负载电流下，LDO输出不太像是一个理想电流源，调整元件的输出阻抗相对较低，导致输出级的增益降低。输出级增益的下降使得直流到反馈环路单位增益频率范围内的PSRR降低。图11显示直流增益随着负载电流的降低而显著下降。从200 mA到100 mA，ADP151的直流增益下降超过20 dB。

输出级带宽因为输出极点频率的提高而提高。在高频时，PSRR似乎应当随着环路带宽的提高而提高，但实际上，由于总环路增益的降低，高频PSRR可能没有提高。一般而言，轻负载时的PSRR优于重负载时的PSRR。

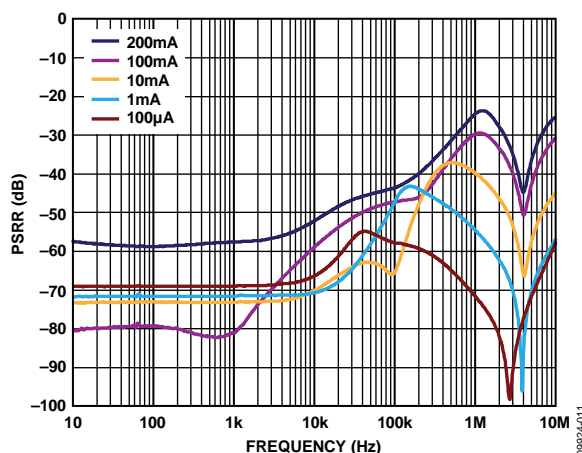


图11. 典型LDO PSRR与负载电流的关系(ADP151)

PSRR与LDO裕量的关系

LDO的PSRR也与输入到输出的压差或裕量有关。对于固定裕量电压，PSRR随着负载电流的提高而降低，这在重负载电流和小裕量电压时尤其明显。图12显示了2.8 V输出ADP151在200 mA负载、500 mV和1 V裕量下的PSRR差异。

随着负载电流提高，调整元件(ADP151的P-MOSFET)脱离饱和状态，进入三极工作区，其增益相应地降低，这导致LDO的总环路增益降低，因而PSRR下降。裕量越小，则增益降幅越大。在某些小裕量电压，控制环路根本没有增益，PSRR降至0。

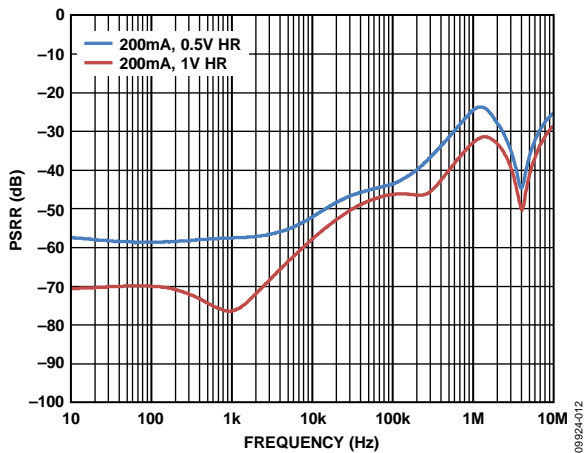
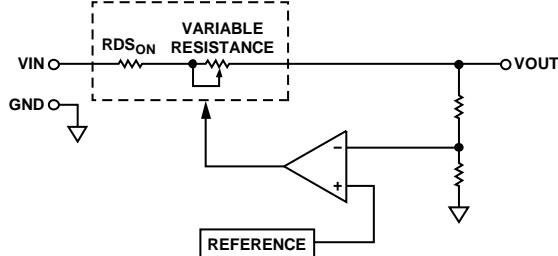


图12. 典型LDO PSRR与裕量的关系(ADP151)

降低环路增益的另一个因素是调整元件具有一个非零电阻，或称 $R_{DS\ ON}$ 。 $R_{DS\ ON}$ 包括MOSFET导通电阻、片内互连电阻和线焊电阻。 $R_{DS\ ON}$ 通过LDO的压差电压估算。例如，WLCSP封装的ADP151在200 mA负载下的最差情况压差电压为200 mV，这意味着 $R_{DS\ ON}$ 约为1.0 Ω 。图13显示了调整元件和 $R_{DS\ ON}$ 的简化原理图。



NOTES

1. ERROR AMP CONTROLS VALUE OF VARIABLE RESISTOR TO REGULATE OUTPUT VOLTAGE.
2. AT LOW HEADROOM VOLTAGE, THE VARIABLE RESISTOR IS NEARLY 0 Ω .

图13. 简化的LDO显示调整元件电阻

负载电流引起的 $R_{DS\ ON}$ 上的任何压降都会导致调整元件有效部分的裕量降低相应的量。例如，如果调整元件是一个1 Ω 器件，负载电流为200 mA，则裕量将降低200 mV。当LDO在1 V或更低的裕量电压下工作时，估算LDO PSRR时必须考虑此压降。

改善PSRR

在既定的负载电流下，LDO的PSRR可以通过多种方式加以改善：

- 让LDO在至少1 V的裕量下工作。某些LDO，如ADP151等，能够在低至500 mV的裕量下很好地工作。
- 使用最大负载电流额定值至少比预期负载大1.5倍的LDO。
- 在LDO的输入端或输出端增加外部滤波。
- 如果裕量足够，级联两个或更多LDO。

增加外部滤波以提高PSRR

增加外部滤波可以大大改善LDO电路的PSRR，但是，其代价是电路更复杂，并且裕量和效率会降低。根据应用不同，可以将额外滤波添加到LDO的输入端(前置滤波)或输出端(后置滤波)。

后置滤波常常用于LDO输出端存在显著低频噪声的场合，如ADP151等现代低噪声LDO不再需要后置滤波。后置滤波的缺点是滤波器电感的电阻会引起额外的负载调整误差。

当必须抑制高频噪声时，如开关转换器的输出电压纹波等，增加前置滤波更合适，而且它不会影响负载调整。

图14显示一个LDO电路同时采用前置滤波和后置滤波，然而，通常情况下仅使用一个外部滤波器。

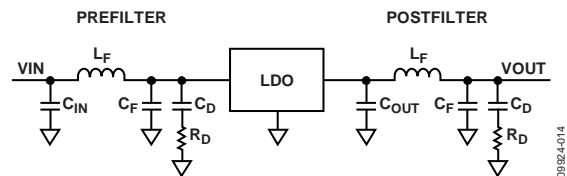


图14. 采用外部前置滤波和后置滤波的LDO

滤波器的主要元件是 L_F 和 C_F ，用于设置滤波器的转折频率。 C_D 和 R_D 消除 L_F 和 C_F 的谐振。 C_{IN} 和 C_{OUT} 是用于LDO的典型输入和输出电容，但 C_{IN} 不是必需的。

C_F 、 L_F 、 C_D 和 R_D 的值可以通过以下方程式来确定：

$$1/(2\pi \times \sqrt{L_F \times C_F}) = \text{Corner Frequency} \quad (9)$$

$$C_D = 10 \times C_F \quad (10)$$

$$R_D = \sqrt{L_F/C_F} \quad (11)$$

例如，假设必须将一个开关转换器的1 MHz纹波降低至少30 dB，100 kHz至200 kHz的转折频率应当足够。

根据方程式9，假设 $C_F = 1 \mu\text{F}$ 、 $L_F = 1 \mu\text{H}$ ，则 $f_C = 160 \text{ kHz}$ 。根据方程式10， $C_D = 10 \mu\text{F}$ ；根据方程式11， $R_D = 1 \Omega$ 。

图15显示了示例滤波器的响应。1 MHz时的衰减约为33 dB，最大峰化约为0.7 dB(81 kHz时)。

电感 L_F 的直流电阻应尽可能低，以使裕量降幅最小(对于后置滤波器，则使负载调整误差最小)。电感的饱和电流也必须至少像电路的最大预期负载电流一样高。

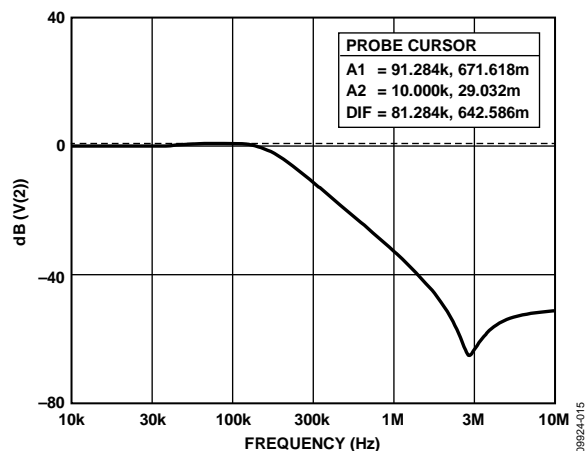


图15. 示例纹波滤波器的响应

级联多个LDO以提高PSRR

在裕量充足的应用中，级联多个LDO(如ADP151等)可以大大提高PSRR，同时保持ADP151的低输出噪声特性。图16显示两个级联LDO的原理图。旁路电容 C_{IN} 、 C_{OUT} 和 C_O 等于ADP151数据手册的推荐值，即 $1 \mu\text{F}$ 。

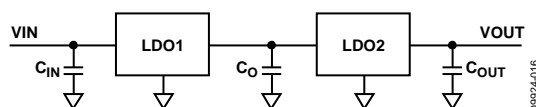


图16. 级联LDO

所选的LDO1输出确保LDO2上的裕量至少为500 mV。为获得最佳性能，LDO1上的裕量至少也应为500 mV。图17比较了一个1.8 V ADP151与两个级联ADP151的PSRR。两种情况下的负载电流和裕量均分别为200 mA和1 V。从图17可以清楚地看出，级联两个LDO可以将宽频率范围内的PSRR提高多达30 dB。

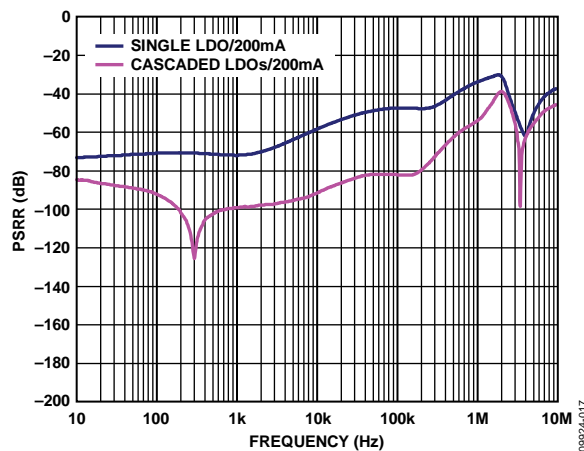


图17. 一个LDO和级联LDO的PSRR

比较LDO PSRR指标

比较LDO的PSRR指标时，应确保测量是在相同的测试条件下进行。许多旧式LDO仅说明120 Hz或1 kHz时的PSRR，而未提及裕量电压或负载电流。至少电气技术规格表中的PSRR应针对不同的频率列出。为使比较有意义，最好应使用不同负载和裕量电压下的PSRR典型工作性能曲线。

输出电容也会影响高频时的LDO PSRR。例如， $1 \mu\text{F}$ 电容的阻抗是 $10 \mu\text{F}$ 电容的10倍。在频率高于误差放大器的0 dB交越频率时，电源噪声的衰减与输出电容有关，此时的容值特别重要。比较PSRR数值时，输出电容的类型和值必须相同，否则比较无效。

LDO总噪声

内部噪声和PSRR均构成LDO总输出噪声的一部分。根据应用不同，内部噪声和PSRR二者之一的贡献可能很重要，或者二者的贡献均很重要。当PSRR和内生噪声对应用的整体性能均有影响时，就无法应用噪声的单一数值。

一个典型应用是利用开关转换器为RF PLL供电。为了抑制来自开关转换器的纹波，输出通过一个LDO进行调节。LDO的内部噪声会轻微调制PLL的电源，从而在PLL的输出端引起相位噪声。PLL的相位噪声由VCO频率偏移引起，与电源电压有关，表示为 $\Delta f/\Delta V$ ，常常称为VCO的推移增益。

LDO的PSRR可以降低开关转换器在LDO单位增益频率以下的噪声。超出LDO的单位增益频率时，开关转换器噪声由LDO输出电容或LDO之后的无源滤波进行衰减。未经充分衰减的开关转换器频率谐波表现为PLL频率任一端上的杂散。

结束语

一般而言，LDO噪声包括两部分：内部或内生噪声以及外部或外生噪声。

热噪声和 $1/f$ 噪声是主要的内生噪声源，与LDO的设计和半导体技术有关。

外部噪声有许多来源，但最常见的是LDO输入电源的噪声。

由于LDO具有高增益以确保良好的线路和负载调整性能，因此它能够衰减来自输入电源的噪声和纹波，这就是LDO的PSRR。LDO的带宽有限，因此其PSRR随着频率提高而降低。LDO带宽之外的噪声无法通过LDO本身进行衰减，可以利用无源滤波器来降低。

注释

注释